

PIC16F946
数据手册

带有 LCD 驱动器
采用纳瓦技术的
64 引脚 8 位 CMOS 闪存单片机

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 "牢不可破"的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
ISO/TS 16949:2002

Microchip 位于美国亚利桑那州 Chandler 和 Tempe、位于俄勒冈州 Gresham 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均通过了 ISO/TS-16949:2002 认证。公司在 PICmicro® 8 位单片机、 KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



PIC16F946

带有 LCD 驱动器、采用纳瓦技术的 64 引脚 8 位 CMOS 闪存单片机

高性能 RISC CPU：

- 仅需学习 35 条指令：
  - 除跳转指令外的所有指令都是单周期的
- 工作速度：
  - 振荡器 / 时钟的输入频率为 DC—20 MHz
  - 指令周期为 DC—200 ns
- 程序存储器读取 （Program Memory Read，PMR）功能
- 中断功能
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式

单片机的特性：

- 高精度内部振荡器：
  - 出厂时精度校准为 ±1%
  - 可用软件选择的频率范围为 32 kHz 到 8 MHz
  - 可用软件调节
  - 双速启动模式
  - 适用于关键应用的晶振故障检测
  - 工作时可进行时钟模式切换以节能
- 节能的休眠模式
- 宽工作电压范围 （2.0V 到 5.5V）
- 工业级和扩展级温度范围
- 上电复位 （Power-on Reset， POR）
- 上电延时定时器 （Power-up Timer， PWRT）和振荡器起振定时器 （Oscillator Start-up Timer，OST）
- 带软件控制选择的欠压复位 （Brown-out Reset，BOR）
- 带片上振荡器 （振荡器频率可由软件选择，当预分频比最大时其标称值为 268 秒）并且可软件使能的增强型低电流看门狗定时器 （Watchdog Timer， WDT）
- 带上拉的主复位，可复用为输入引脚
- 可编程代码保护
- 高耐用性闪存 /EEPROM 单元：
  - 闪存可经受 10 万次写操作
  - EEPROM 可经受 100 万次写操作
  - 闪存 / 数据 EEPROM 保存时间：>40 年

低功耗特性：

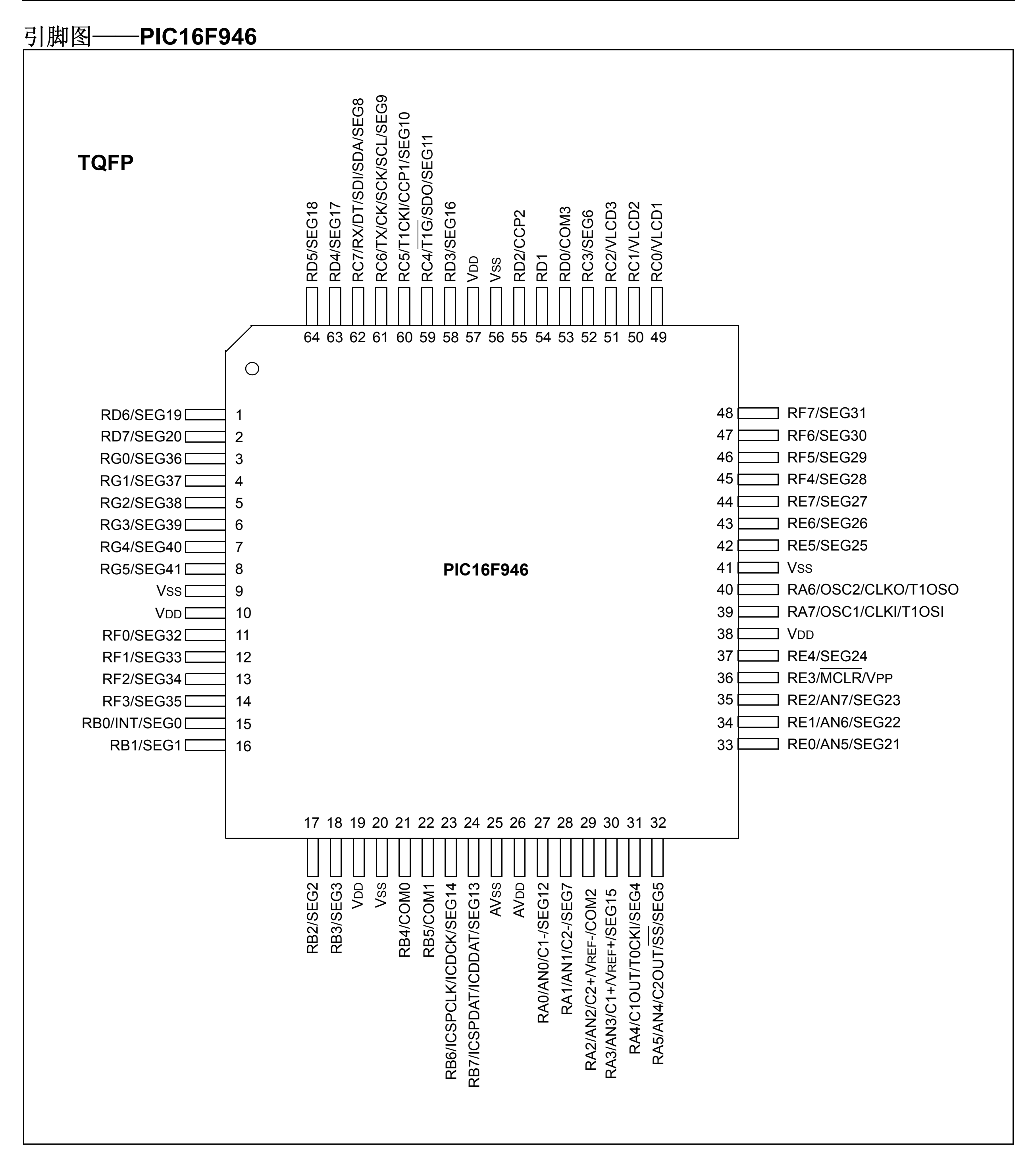
- 待机电流：
  - 当电压为 2.0V 时，典型值 <100 nA
- 工作电流：
  - 当频率为 32 kHz、电压为 2.0V 时，典型值为 8.5 µA
  - 当频率为 1 MHz、电压为 2.0V 时，典型值为 100 µA
- 看门狗定时器电流：
  - 当电压为 2.0V 时，典型值为 1 µA

外设特性：

- 液晶显示模块：
  - 最大可驱动 168 像素
  - 可选时钟源
  - 4 个公共端
- 最多 53 个 I/O 引脚和 1 个仅输入的引脚：
  - 高灌 / 拉电流可直接驱动 LED
  - 引脚电平变化中断
  - 独立的可编程弱上拉
- 通过两个引脚进行在线串行编程 （In-Circuit Serial Programming™， ICSP™）
- 模拟比较器模块带有：
  - 两个模拟比较器
  - 可编程的片上参考电压 （CVREF）模块 （占 VDD 的百分比）
  - 可从外部访问的比较器输入和输出
- A/D 转换器：
  - 10 位分辨率和 8 个通道
- Timer0：带 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1：
  - 带有预分频器的 16 位定时器 / 计数器
  - 外部门控信号输入模式
  - 如果选择了 INTOSCIO 或 LP 模式，可选择使用 OSC1 和 OSC2 作为 Timer1 的振荡器
- Timer2：带 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器
- 可寻址通用同步 / 异步收发器 （Addressable Universal Synchronous Asynchronous Receiver Transmitter， AUSART）
- 2 个捕捉、比较和 PWM 模块：
  - 16 位比较模块，最大分辨率为 12.5 ns
  - 16 位比较模块，最大分辨率为 200 ns
  - 10 位 PWM 模块，最大频率为 20 kHz
- 具有 I²C™ 工作模式的同步串行端口 （Synchronous Serial Port， SSP）

器件	程序存储器	数据存储器		I/O	10 位 A/D 转换器（通道数）	LCD（段驱动器）	CCP	8/16 位定时器
	闪存（字）	SRAM（字节）	EEPROM（字节）					
PIC16F946	8K	336	256	53	8	42	2	2/1

引脚图——**PIC16F946**



目录

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 **CTRC@microchip.com**，或将本数据手册后附的 《**读者反馈表**》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

http://www.microchip.com

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A是DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 http://www.microchip.com
- 当地 Microchip 销售办事处 （见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本 （包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 **www.microchip.com** 上注册。

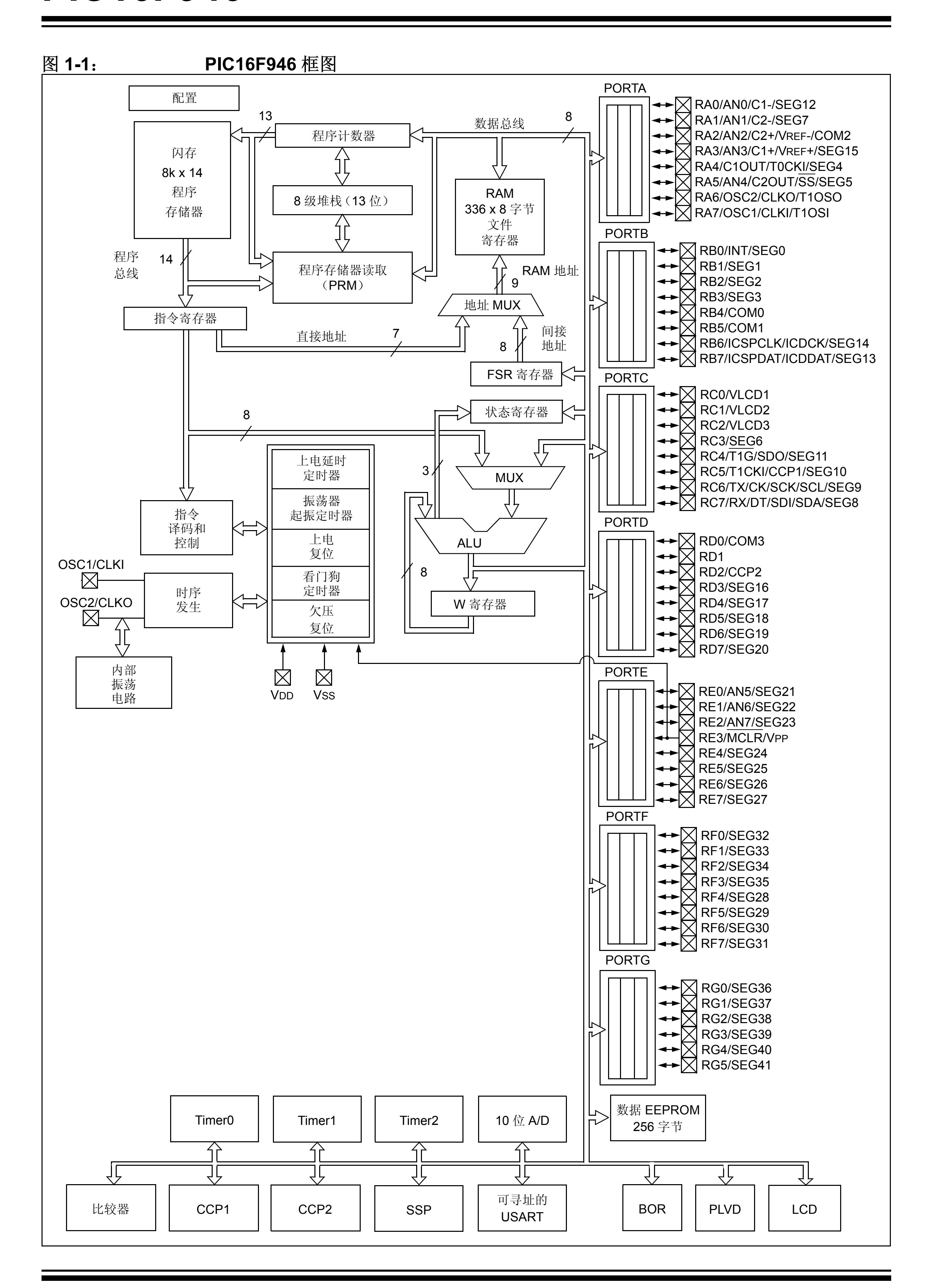
注：

1.0 器件概述

本文档包含 PIC16F946 器件的特定信息。如需更多信息请参见可从 Mcrochip 网站下载的《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。该参考手册可视为本数据手册的补充文档，如需更好地了解器件架构和外设模块的操作，强烈建议阅读此参考手册。

本数据手册涉及 PIC16F946 器件。该器件采用 64 引脚封装。图 1-1 为该器件的框图，表 1-1 给出了其引脚配置说明。

图 1-1： PIC16F946 框图



 初稿

表 **1-1**： **PIC16F946** 引脚配置说明

名称	功能	输入类型	输出类型	说明
RA0/AN0/C1-/SEG12	RA0	TTL	CMOS	通用 I/O。
	AN0	AN	—	模拟输入通道 0/ 比较器 1 反相输入端。
	C1-	AN	—	比较器 1 反相输入端。
	SEG12	—	AN	LCD 模拟输出。
RA1/AN1/C2-/SEG7	RA1	TTL	CMOS	通用 I/O。
	AN1	AN	—	模拟输入通道 1/ 比较器 2 反相输入端。
	C2-	AN	—	比较器 2 反相输入端。
	SEG7	—	AN	LCD 模拟输出。
RA2/AN2/C2+/VREF-/COM2	RA2	TTL	CMOS	通用 I/O。
	AN2	AN	—	模拟输入通道 2/ 比较器 2 正相输入端。
	C2+	AN	—	比较器 2 正相输入端。
	VREF-	AN	—	外部参考电压负端。
	COM2	—	AN	LCD 模拟输出。
RA3/AN3/C1+/VREF+/SEG15	RA3	TTL	CMOS	通用 I/O。
	AN3	AN	—	模拟输入通道 3/ 比较器 1 正相输入端。
	C1+	AN	—	比较器 1 正相输入端。
	VREF+	AN	—	外部参考电压正端
	SEG15	—	AN	LCD 模拟输出。
RA4/C1OUT/T0CKI/SEG4	RA4	TTL	CMOS	通用 I/O。
	C1OUT	—	CMOS	比较器 1 输出。
	T0CKI	ST	—	Timer0 时钟输入。
	SEG4	—	AN	LCD 模拟输出。
RA5/AN4/C2OUT/$\overline{SS}$/SEG5	RA5	TTL	CMOS	通用 I/O。
	AN4	AN	—	模拟输入通道 4。
	C2OUT	—	CMOS	比较器 2 输出。
	$\overline{SS}$	TTL	—	从器件选择输入。
	SEG5	—	AN	LCD 模拟输出。
RA6/OSC2/CLKO/T1OSO	RA6	TTL	CMOS	通用 I/O。
	OSC2	—	XTAL	晶振 / 谐振器。
	CLKO	—	CMOS	Tosc/4 参考时钟。
	T1OSO	—	XTAL	Timer1 振荡器输出。
RA7/OSC1/CLKI/T1OSI	RA7	TTL	CMOS	通用 I/O。
	OSC1	XTAL	—	晶振 / 谐振器。
	CLKI	ST	—	时钟输入。
	T1OSI	XTAL	—	Timer1 振荡器输入。
RB0/INT/SEG0	RB0	TTL	CMOS	通用 I/O。可单独使能上拉功能。
	INT	ST	—	外部中断引脚。
	SEG0	—	AN	LCD 模拟输出。
RB1/SEG1	RB1	TTL	CMOS	通用 I/O。可单独使能上拉功能。
	SEG1	—	AN	LCD 模拟输出。
RB2/SEG2	RB2	TTL	CMOS	通用 I/O。可单独使能上拉功能。
	SEG2	—	AN	LCD 模拟输出。

图注： AN = 模拟输入或输出　CMOS = CMOS 兼容输入或输出　D = 直接
TTL = TTL 兼容输入　ST = 具备 CMOS 电平的施密特触发器输入
HV = 高电压　XTAL = 晶振

表 **1-1**： **PIC16F946** 引脚配置说明 （续）

名称	功能	输入类型	输出类型	说明
RB3/SEG3	RB3	TTL	CMOS	通用 I/O。可单独使能上拉功能。
	SEG3	—	AN	LCD 模拟输出。
RB4/COM0	RB4	TTL	CMOS	通用 I/O。可单独控制的电平变化中断。可单独使能上拉功能。
	COM0	—	AN	LCD 模拟输出。
RB5/COM1	RB5	TTL	CMOS	通用 I/O。可单独控制的电平变化中断。可单独使能上拉功能。
	COM1	—	AN	LCD 模拟输出。
RB6/ICSPCLK/ICDCK/SEG14	RB6	TTL	CMOS	通用 I/O。可单独控制的电平变化中断。可单独使能上拉功能。
	ICSPCLK	ST	—	ICSP™ 时钟。
	ICDCK	ST	—	ICD 时钟 I/O。
	SEG14	—	AN	LCD 模拟输出。
RB7/ICSPDAT/ICDDAT/SEG13	RB7	TTL	CMOS	通用 I/O。可单独控制的电平变化中断。可单独使能上拉功能。
	ICSPDAT	ST	CMOS	ICSP 数据 I/O。
	ICDDAT	ST	CMOS	ICD 数据 I/O。
	SEG13	—	AN	LCD 模拟输出。
RC0/VLCD1	RC0	ST	CMOS	通用 I/O。
	VLCD1	AN	—	LCD 模拟输入。
RC1/VLCD2	RC1	ST	CMOS	通用 I/O。
	VLCD2	AN	—	LCD 模拟输入。
RC2/VLCD3	RC2	ST	CMOS	通用 I/O。
	VLCD3	AN	—	LCD 模拟输入。
RC3/SEG6	RC3	ST	CMOS	通用 I/O。
	SEG6	—	AN	LCD 模拟输出。
RC4/$\overline{\text{T1G}}$/SDO/SEG11	RC4	ST	CMOS	通用 I/O。
	$\overline{\text{T1G}}$	ST	—	Timer1 门控信号输入。
	SDO	—	CMOS	串行数据输出。
	SEG11	—	AN	LCD 模拟输出。
RC5/T1CKI/CCP1/SEG10	RC5	ST	CMOS	通用 I/O。
	T1CKI	ST	—	Timer1 时钟输入。
	CCP1	ST	CMOS	捕捉 1 输入 / 比较 1 输出 /PWM 1 输出。
	SEG10	—	AN	LCD 模拟输出。
RC6/TX/CK/SCK/SCL/SEG9	RC6	ST	CMOS	通用 I/O。
	TX	—	CMOS	USART 异步串行发送。
	CK	ST	CMOS	USART 同步串行时钟。
	SCK	ST	CMOS	SPI 时钟。
	SCL	ST	CMOS	I^2C™ 时钟。
	SEG9	—	AN	LCD 模拟输出。

图注： AN = 模拟输入或输出　CMOS = CMOS 兼容输入或输出　D = 直接
TTL = TTL 兼容输入　ST = 具备 CMOS 电平的施密特触发器输入
HV = 高电压　XTAL = 晶振

初稿

表 **1-1**： **PIC16F946** 引脚配置说明 （续）

名称	功能	输入类型	输出类型	说明
RC7/RX/DT/SDI/SDA/SEG8	RC7	ST	CMOS	通用 I/O。
	RX	ST	—	USART 异步串行接收。
	DT	ST	CMOS	USART 同步串行数据。
	SDI	ST	CMOS	SPI 数据输入。
	SDA	ST	CMOS	I^2C™ 数据。
	SEG8	—	AN	LCD 模拟输出。
RD0/COM3	RD0	ST	CMOS	通用 I/O。
	COM3	—	AN	LCD 模拟输出。
RD1	RD1	ST	CMOS	通用 I/O。
RD2/CCP2	RD2	ST	CMOS	通用 I/O。
	CCP2	ST	CMOS	捕捉 2 输入 / 比较 2 输出 /PWM 2 输出。
RD3/SEG16	RD3	ST	CMOS	通用 I/O。
	SEG16	—	AN	LCD 模拟输出。
RD4/SEG17	RD4	ST	CMOS	通用 I/O。
	SEG17	—	AN	LCD 模拟输出。
RD5/SEG18	RD5	ST	CMOS	通用 I/O。
	SEG18	—	AN	LCD 模拟输出。
RD6/SEG19	RD6	ST	CMOS	通用 I/O。
	SEG19	—	AN	LCD 模拟输出。
RD7/SEG20	RD7	ST	CMOS	通用 I/O。
	SEG20	—	AN	LCD 模拟输出。
RE0/AN5/SEG21	RE0	ST	CMOS	通用 I/O。
	AN5	AN	—	模拟输入通道 5。
	SEG21	—	AN	LCD 模拟输出。
RE1/AN6/SEG22	RE1	ST	CMOS	通用 I/O。
	AN6	AN	—	模拟输入通道 6。
	SEG22	—	AN	LCD 模拟输出。
RE2/AN7/SEG23	RE2	ST	CMOS	通用 I/O。
	AN7	AN	—	模拟输入通道 7。
	SEG23	—	AN	LCD 模拟输出。
RE3/$\overline{MCLR}$/VPP	RE3	ST	—	仅数字输入。
	$\overline{MCLR}$	ST	—	带有内部上拉功能的主复位引脚。
	VPP	HV	—	编程电压。
RE4/SEG24	RE4	ST	CMOS	通用 I/O。
	SEG24	—	AN	LCD 模拟输出。
RE5/SEG25	RE5	ST	CMOS	通用 I/O。
	SEG25	—	AN	LCD 模拟输出。
RE6/SEG26	RE6	ST	CMOS	通用 I/O。
	SEG26	—	AN	LCD 模拟输出。
RE7/SEG27	RE7	ST	CMOS	通用 I/O。
	SEG27	—	AN	LCD 模拟输出。
RF0/SEG32	RF0	ST	CMOS	通用 I/O。
	SEG32	—	AN	LCD 模拟输出。

图注： AN = 模拟输入或输出　CMOS = CMOS 兼容输入或输出　D = 直接
TTL = TTL 兼容输入　ST = 具备 CMOS 电平的施密特触发器输入
HV = 高电压　XTAL = 晶振

表 1-1： PIC16F946 引脚配置说明 （续）

名称	功能	输入类型	输出类型	说明
RF1/SEG33	RF1	ST	CMOS	通用 I/O。
	SEG33	—	AN	LCD 模拟输出。
RF2/SEG34	RF2	ST	CMOS	通用 I/O。
	SEG34	—	AN	LCD 模拟输出。
RF3/SEG35	RF3	ST	CMOS	通用 I/O。
	SEG35	—	AN	LCD 模拟输出。
RF4/SEG28	RF4	ST	CMOS	通用 I/O。
	SEG28	—	AN	LCD 模拟输出。
RF5/SEG29	RF5	ST	CMOS	通用 I/O。
	SEG29	—	AN	LCD 模拟输出。
RF6/SEG30	RF6	ST	CMOS	通用 I/O。
	SEG30	—	AN	LCD 模拟输出。
RF7/SEG31	RF7	ST	CMOS	通用 I/O。
	SEG31	—	AN	LCD 模拟输出。
RG0/SEG36	RG0	ST	CMOS	通用 I/O。
	SEG36	—	AN	LCD 模拟输出。
RG1/SEG37	RG1	ST	CMOS	通用 I/O。
	SEG37	—	AN	LCD 模拟输出。
RG2/SEG38	RG2	ST	CMOS	通用 I/O。
	SEG38	—	AN	LCD 模拟输出。
RG3/SEG39	RG3	ST	CMOS	通用 I/O。
	SEG39	—	AN	LCD 模拟输出。
RG4/SEG40	RG4	ST	CMOS	通用 I/O。
	SEG10	—	AN	LCD 模拟输出。
RG5/SEG41	RG5	ST	CMOS	通用 I/O。
	SEG41	—	AN	LCD 模拟输出。
VDD	VDD	D	—	单片机电源。
VSS	VSS	D	—	单片机接地参考点。

图注： AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 D = 直接
TTL = TTL 兼容输入 ST = 具备 CMOS 电平的施密特触发器输入
HV = 高电压 XTAL = 晶振

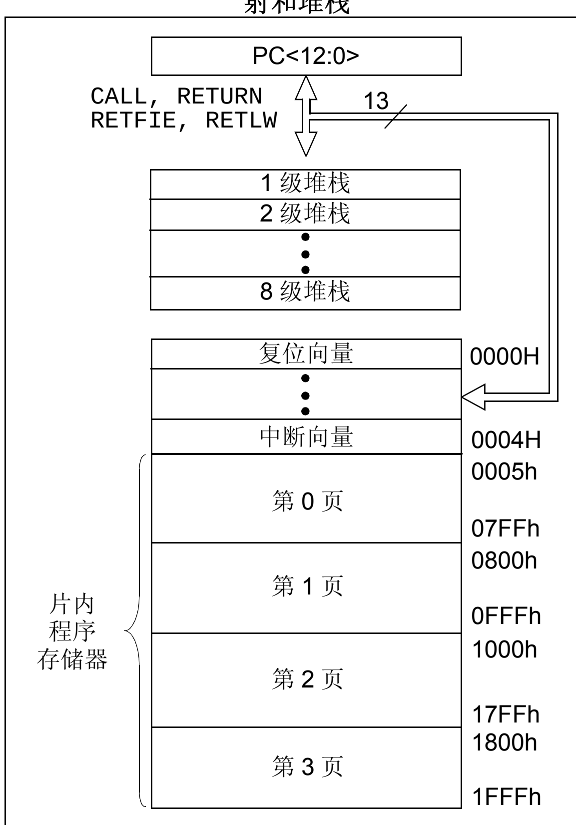
 初稿

2.0 存储器构成

2.1 程序存储器构成

PIC16F946 具有一个 13 位程序计数器，能寻址 8k x 14 的程序存储器空间 （0000h-1FFFh）。复位向量地址是 0000h，中断向量地址是 0004h。

图 2-1： PIC16F946 的程序存储器映射和堆栈



2.2 数据存储器构成

数据存储器分为若干存储区（Bank），其中包含通用寄存器 （General Purpose Register， GPR）和特殊功能寄存器 （Special Function Register， SFR）。 RP0 和 RP1 位为存储区选择位。

RP0	RP1

（STATUS<6:5>）

= 00: → Bank 0

= 01: → Bank 1

= 10: → Bank 2

= 11: → Bank 3

每个存储区扩展到地址 7Fh （128 字节）。每个存储区中地址较低的单元被保留给特殊功能寄存器。在特殊功能寄存器上方是通用寄存器，它们以静态 RAM 的方式实现。所有实现的存储区均包含特殊功能寄存器。某些经常使用的特殊功能寄存器还会从一个存储区映射到另一个存储区，从而可减少代码开销和加快访问速度。

2.2.1 通用文件寄存器

在 PIC16F946 器件中文件寄存器是按 336 x 8 的形式构成的。可直接访问每个寄存器或通过文件选择寄存器（File Select Register，FSR）间接访问每个存储器（见**第 2.5 节 “间接寻址、INDF 和 FSR 寄存器”**）。

2.2.2 特殊功能寄存器

特殊功能寄存器是 CPU 和外设用于控制器件操作的寄存器 （见表 2-1、 2-2、 2-3 和 2-4）。这些寄存器都实现为静态 RAM。

特殊功能寄存器可分为两类：内核与外设。本章仅讲述与“内核”有关的特殊功能寄存器。那些与外设功能部件的操作有关的特殊功能寄存器将在相应的外设功能部件章节中讲述。

图 2-2： PIC16F946 特殊功能寄存器

Bank 0	寄存器地址	Bank 1	寄存器地址	Bank 2	寄存器地址	Bank 3	寄存器地址
间接地址 [1]	00h	间接地址 [1]	80h	间接地址 [1]	100h	间接地址 [1]	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h	TRISF	185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h	LCDCON	107h	TRISG	187h
PORTD	08h	TRISD	88h	LCDPS	108h	PORTF	188h
PORTE	09h	TRISE	89h	LVDCON	109h	PORTG	189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDATL	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADRL	10Dh	EECON2 [1]	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh		18Eh
TMR1H	0Fh	OSCCON	8Fh	EEADRH	10Fh		18Fh
T1CON	10h	OSCTUNE	90h	LCDDATA0	110h	LCDDATA12	190h
TMR2	11h	ANSEL	91h	LCDDATA1	111h	LCDDATA13	191h
T2CON	12h	PR2	92h	LCDDATA2	112h	LCDDATA14	192h
SSPBUF	13h	SSPADD	93h	LCDDATA3	113h	LCDDATA15	193h
SSPCON	14h	SSPSTAT	94h	LCDDATA4	114h	LCDDATA16	194h
CCPR1L	15h	WPUB	95h	LCDDATA5	115h	LCDDATA17	195h
CCPR1H	16h	IOCB	96h	LCDDATA6	116h	LCDDATA18	196h
CCP1CON	17h	CMCON1	97h	LCDDATA7	117h	LCDDATA19	197h
RCSTA	18h	TXSTA	98h	LCDDATA8	118h	LCDDATA20	198h
TXREG	19h	SPBRG	99h	LCDDATA9	119h	LCDDATA21	199h
RCREG	1Ah		9Ah	LCDDATA10	11Ah	LCDDATA22	19Ah
CCPR2L	1Bh		9Bh	LCDDATA11	11Bh	LCDDATA23	19Bh
CCPR2H	1Ch	CMCON0	9Ch	LCDSE0	11Ch	LCDSE3	19Ch
CCP2CON	1Dh	VRCON	9Dh	LCDSE1	11Dh	LCDSE4	19Dh
ADRESH	1Eh	ADRESL	9Eh	LCDSE2	11Eh	LCDSE5	19Eh
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh
通用寄存器 96 字节	20h–7Fh	通用寄存器 80 字节	A0h–EFh	通用寄存器 80 字节	120h–16Fh	通用寄存器 80 字节	1A0h–1EFh
		快速操作存储区 70h-7Fh	F0h–FFh	快速操作存储区 70h-7Fh	170h–17Fh	快速操作存储区 70h-7Fh	1F0h–1FFh

■ 未使用的数据存储单元，读为 0。

注 1： 这不是物理寄存器。

表 2-1： PIC16F946 特殊功能寄存器汇总， BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值 [1]
Bank 0											
00h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 （不是物理寄存器）								xxxx xxxx	xxxx xxxx
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
02h	PCL	程序计数器 （Program Counter， PC）的低字节								0000 0000	0000 0000
03h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu
04h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuuu
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	uuuu uuuu
06h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	uuuu uuuu
08h	PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
09h	PORTE	RE7	RE6	RE5	RE4	RE3	RE2	RE1	RE0	xxxx xxxx	uuuu uuuu
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	---0 0000
0Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
0Eh	TMR1L	16 位 TMR1 低字节的保持寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 高字节的保持寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
11h	TMR2	Timer2 模块寄存器								0000 0000	0000 0000
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
13h	SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	uuuu uuuu
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
15h	CCPR1L	捕捉 / 比较 /PWM 寄存器 1 （LSB）								xxxx xxxx	uuuu uuuu
16h	CCPR1H	捕捉 / 比较 /PWM 寄存器 1 （MSB）								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
19h	TXREG	USART 发送数据寄存器								0000 0000	0000 0000
1Ah	RCREG	USART 接收数据寄存器								0000 0000	0000 0000
1Bh [2]	CCPR2L	捕捉 / 比较 /PWM 寄存器 2 （LSB）								xxxx xxxx	uuuu uuuu
1Ch [2]	CCPR2H	捕捉 / 比较 /PWM 寄存器 2 （MSB）								xxxx xxxx	uuuu uuuu
1Dh [2]	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
1Eh	ADRESH	A/D 结果寄存器的高字节								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/$\overline{DONE}$	ADON	0000 0000	0000 0000

图注： - = 未用单元 （读为 0）， u = 不变， x = 未知， q = 取值视条件而定，阴影单元 = 未用

注 1： 其他 （非上电）复位包括正常工作时的 $\overline{MCLR}$ 复位和看门狗定时器复位。

表 2-2： PIC16F946 特殊功能寄存器汇总， BANK 1

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值 (1)
Bank 1											
80h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 （不是物理寄存器）								xxxx xxxx	xxxx xxxx
81h	OPTION_REG	$\overline{RBPU}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
82h	PCL	程序计数器 （PC）的低字节								0000 0000	0000 0000
83h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu
84h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuuu
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
86h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
87h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
88h	TRISD	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	1111 1111	1111 1111
89h	TRISE	TRISE7	TRISE6	TRISE5	TRISE4	TRISE3(3)	TRISE2	TRISE1	TRISE0	1111 1111	1111 1111
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	---0 0000
8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
8Eh	PCON	—	—	—	SBOREN	—	—	$\overline{POR}$	$\overline{BOR}$	---1 --qq	---u --uu
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS(2)	HTS	LTS	SCS	-110 q000	-110 x000
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
92h	PR2	Timer2 周期寄存器								1111 1111	1111 1111
93h	SSPADD	同步串行端口 （I^2C 模式）地址寄存器								0000 0000	0000 0000
94h	SSPSTAT	SMP	CKE	D/$\overline{A}$	P	S	R/$\overline{W}$	UA	BF	0000 0000	0000 0000
95h	WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	1111 1111
96h	IOCB	IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—	0000 ----	0000 ----
97h	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	SPBRG7	SPBRG6	SPBRG5	SPBRG4	SPBRG3	SPBRG2	SPBRG1	SPBRG0	0000 0000	0000 0000
9Ah	—	未用								—	—
9Bh	—	未用								—	—
9Ch	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
9Dh	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000
9Eh	ADRESL	A/D 结果寄存器的低字节								xxxx xxxx	uuuu uuuu
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	-000 ---

图注： - = 未用单元 （读为 0）， u = 不变， x = 未知， q = 取值视条件而定，阴影单元 = 未用

注 1： 其他 （非上电）复位包括正常工作时的 $\overline{MCLR}$ 复位和看门狗定时器复位。

2： OSTS 位的值取决于器件配置字寄存器 （CONFIG）的值。请参见**第 4.0 节 “时钟源”**。

3： 只读位； TRISE 始终为 1。

表 2-3： PIC16F946 特殊功能寄存器汇总， BANK 2

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR和BOR时的值	所有其他复位时的值 (1)
Bank 2											
100h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 （不是物理寄存器）								xxxx xxxx	xxxx xxxx
101h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
102h	PCL	程序计数器 （PC）的低字节								0000 0000	0000 0000
103h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu
104h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuuu
105h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	---0 1000
106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
108h	LCDPS	WFT	BIASMD	LCDA	WA	LP3	LP2	LP1	LP0	0000 0000	0000 0000
109h	LVDCON	—	—	IRVST	LVDEN	—	LVDL2	LVDL1	LVDL0	--00 -100	--00 -100
10Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	---0 0000
10Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
10Ch	EEDATL	EEDATL7	EEDATL6	EEDATL5	EEDATL4	EEDATL3	EEDATL2	EEDATL1	EEDATL0	0000 0000	0000 0000
10Dh	EEADRL	EEADRL7	EEADRL6	EEADRL5	EEADRL4	EEADRL3	EEADRL2	EEADRL1	EEADRL0	0000 0000	0000 0000
10Eh	EEDATH	—	—	EEDATH5	EEDATH4	EEDATH3	EEDATH2	EEDATH1	EEDATH0	--00 0000	--00 0000
10Fh	EEADRH	—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0	---0 0000	---0 0000
110h	LCDDATA0	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0	xxxx xxxx	uuuu uuuu
111h	LCDDATA1	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0	xxxx xxxx	uuuu uuuu
112h	LCDDATA2	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0	xxxx xxxx	uuuu uuuu
113h	LCDDATA3	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1	xxxx xxxx	uuuu uuuu
114h	LCDDATA4	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1	xxxx xxxx	uuuu uuuu
115h	LCDDATA5	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1	xxxx xxxx	uuuu uuuu
116h	LCDDATA6	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2	xxxx xxxx	uuuu uuuu
117h	LCDDATA7	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2	xxxx xxxx	uuuu uuuu
118h	LCDDATA8	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2	xxxx xxxx	uuuu uuuu
119h	LCDDATA9	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3	xxxx xxxx	uuuu uuuu
11Ah	LCDDATA10	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3	xxxx xxxx	uuuu uuuu
11Bh	LCDDATA11	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3	xxxx xxxx	uuuu uuuu
11Ch	LCDSE0(2)	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
11Dh	LCDSE1(2)	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu
11Eh	LCDSE2(2)	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu
11Fh	—	未用								—	—

图注： - = 未用单元 （读为 0）， u = 不变， x = 未知， q = 取值视条件而定，阴影单元 = 未用

注 1： 其他 （非上电）复位包括正常工作时的 $\overline{MCLR}$ 复位和看门狗定时器复位。

2： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时不变。

表 2-4： PIC16F946 特殊功能寄存器汇总， BANK 3

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值 [1]
Bank 3											
180h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 （不是物理寄存器）								xxxx xxxx	xxxx xxxx
181h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
182h	PCL	程序计数器 （PC）的低字节								0000 0000	0000 0000
183h	STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C	0001 1xxx	000q quuu
184h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuuu
185h	TRISF	TRISF7	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0	1111 1111	1111 1111
186h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
187h	TRISG	—	—	TRISG5	TRISG4	TRISG3	TRISG2	TRISG1	TRISG0	--11 1111	--11 1111
188h	PORTF	RF7	RF6	RF5	RF4	RF3	RF2	RF1	RF0	xxxx xxxx	uuuu uuuu
189h	PORTG	—	—	RG5	RG4	RG3	RG2	RG1	RG0	--xx xxxx	--uu uuuu
18Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	---0 0000
18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
18Ch	EECON1	EEPGD	—	—	—	WRERR	WREN	WR	RD	0--- x000	0--- q000
18Dh	EECON2	EEPROM 控制寄存器 2 （不是物理寄存器）								---- ----	---- ----
190h	LCDDATA12	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0	xxxx xxxx	uuuu uuuu
191h	LCDDATA13	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SE33 COM0	SEG32 COM0	xxxx xxxx	uuuu uuuu
192h	LCDDATA14	—	—	—	—	—	—	SEG41 COM0	SEG40 COM0	---- --xx	---- --uu
193h	LCDDATA15	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1	xxxx xxxx	uuuu uuuu
194h	LCDDATA16	SEG39 COM1	SEG38 COM1	SEG37 COM1	SEG36 COM1	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1	xxxx xxxx	uuuu uuuu
195h	LCDDATA17	—	—	—	—	—	—	SEG41 COM1	SEG40 COM1	---- --xx	---- --uu
196h	LCDDATA18	SEG31 COM2	SEG30 COM2	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2	xxxx xxxx	uuuu uuuu
197h	LCDDATA19	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2	xxxx xxxx	uuuu uuuu
198h	LCDDATA20	—	—	—	—	—	—	SEG41 COM2	SEG40 COM2	---- --xx	---- --uu
199h	LCDDATA21	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3	xxxx xxxx	uuuu uuuu
19Ah	LCDDATA22	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3	SEG35 COM3	SEG34 COM3	SEG33 COM3	SEG32 COM3	xxxx xxxx	uuuu uuuu
19Bh	LCDDATA23	—	—	—	—	—	—	SEG41 COM3	SEG40 COM3	---- --xx	---- --uu
19Ch	LCDSE3[2]	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	uuuu uuuu
19Dh	LCDSE4[2]	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	uuuu uuuu
19Eh	LCDSE5[2]	—	—	—	—	—	—	SE41	SE40	---- --00	---- --uu
19Fh	—	未用								—	—

图注： - = 未用单元 （读为 0）， u = 不变， x = 未知， q = 取值视条件而定，阴影单元 = 未用

注 1： 其他 （非上电）复位包括正常工作时的 MCLR 复位和看门狗定时器复位。

2： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时不变。

2.2.2.1 状态寄存器

如寄存器 2-1 所示，状态 （Status）寄存器包含：

- ALU 的算术运算状态
- 复位状态
- 数据存储器 （SRAM）的存储区选择位

和任何其他寄存器一样，状态寄存器也可以作为任何指令的目标寄存器。如果一条影响 Z、 DC 或 C 位的指令以状态寄存器作为目标寄存器，将禁止写这三位。根据器件逻辑，这些位会被置 1 或清零。此外，也不能写 $\overline{\text{TO}}$ 和 $\overline{\text{PD}}$ 位。因此，当执行一条把状态寄存器作为目标寄存器的指令后，状态寄存器的结果可能和预想的不同。

例如，执行 `CLRF STATUS` 会清零该寄存器的高三位并将 Z 位置 1。从而使状态寄存器的值为 `000u u1uu`（其中 u 表示不变）。

因此，建议仅使用 `BCF`、 `BSF`、 `SWAPF` 和 `MOVWF` 指令来改变状态寄存器，因为这些指令不影响任何状态位。欲知其他不会影响状态位的指令，请参见**第 17.0 节“指令集综述”**）。

> 注 1：在减法运算中， C 和 DC 位分别作为$\overline{\text{借位}}$和半借位标志位。具体示例参见 `SUBLW` 和 `SUBWF` 指令。

寄存器 2-1： STATUS——状态寄存器 （地址：03h、83h、 103h 或 183h）

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C
bit 7							bit 0

bit 7 **IRP**：寄存器存储区选择位 （用于间接寻址）
`1` = Bank 2 或 3 （100h-1FFh）
`0` = Bank 0 或 1 （00h-FFh）

bit 6-5 **RP<1:0>**：寄存器存储区选择位 （用于直接寻址）
`00` = Bank 0 （00h-7Fh）
`01` = Bank 1 （80h-FFh）
`10` = Bank 2 （100h-17Fh）
`11` = Bank 3 （180h-1FFh）

bit 4 **$\overline{\text{TO}}$**：超时状态位
`1` = 在上电后，执行了 `CLRWDT` 指令或 `SLEEP` 指令
`0` = 发生了 WDT 超时

bit 3 **$\overline{\text{PD}}$**：掉电标志位
`1` = 上电复位后或执行了 `CLRWDT` 指令
`0` = 执行了 `SLEEP` 指令

bit 2 **Z**：零标志位
`1` = 算术运算或逻辑运算的结果为零
`0` = 算术运算或逻辑运算的结果不为零

bit 1 **DC**：半进位 / $\overline{\text{借位}}$标志位 （`ADDWF`、 `ADDLW`、 `SUBLW` 和 `SUBWF` 指令）[(1)]
`1` = 结果的第 4 个低位向高位发生了进位
`0` = 结果的第 4 个低位未向高位发生进位

bit 0 **C**：进位 / $\overline{\text{借位}}$标志位 （`ADDWF`、 `ADDLW`、 `SUBLW` 和 `SUBWF` 指令）[(1)]
`1` = 结果的最高位发生了进位
`0` = 结果的最高位未发生进位

> 注 1：对于$\overline{\text{借位}}$，极性是相反的。减法是通过加上第二个操作数的二的补码 （Two's Complement）来实现的。对于移位指令 （`RRF` 和 `RLF`），此位的值来自源寄存器的最高位或最低位。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.2 选项寄存器

选项（Option）寄存器是可读写的寄存器，包含可对以下各项进行配置的各种配置位：

- TMR0/WDT 预分频器
- 外部 RB0/INT 中断
- TMR0
- PORTB 上弱上拉

注：	要为 TMR0 寄存器指定 1:1 的预分频比，应将 PSA 位（OPTION_REG<3>）置 1，以将预分频器分配给 WDT。请参见第 **5.4 节 “预分频器”**。

寄存器 2-2： OPTION_REG —— 选项寄存器（地址：81h 或 181h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

bit 7 **$\overline{\text{RBPU}}$**：PORTB 上拉使能位
1 = 禁止 PORTB 上拉
0 = 由各个端口锁存值使能 PORTB 上拉

bit 6 **INTEDG**：中断边沿选择位
1 = 在 RB0/INT/SEG0 引脚的上升沿触发中断
0 = 在 RB0/INT/SEG0 引脚的下降沿触发中断

bit 5 **T0CS**：TMR0 时钟源选择位
1 = RA4/C1OUT/T0CKI/SEG4 引脚上信号的跳变
0 = 内部指令周期时钟（CLKO）

bit 4 **T0SE**：TMR0 时钟源边沿选择位
1 = 在 RA4/C1OUT/T0CKI/SEG4 引脚电平发生由高到低的跳变时递增
0 = 在 RA4/C1OUT/T0CKI/SEG4 引脚电平发生由低到高的跳变时递增

bit 3 **PSA**：预分频器分配位
1 = 将预分频器分配给 WDT
0 = 将预分频器分配给 Timer0 模块

bit 2-0 **PS<2:0>**：预分频器分频比选择位

位值	TMR0 分频比	WDT 分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.3 中断控制寄存器

中断控制（INTCON）寄存器是可读写的寄存器，包含 TMR0 寄存器溢出， PORTB 电平变化和外部 RB0/INT/SEG0 引脚中断的各种允许和标志位。

> **注：** 当有中断条件产生时，不管相应的中断允许位或全局允许位 GIE（INTCON<7>）的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-3： INTCON ——中断控制寄存器 （地址：0Bh、 8Bh、 10Bh 或 18Bh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
bit 7							bit 0

bit 7 **GIE**：全局中断允许位
1 = 允许所有未屏蔽的中断
0 = 禁止所有中断

bit 6 **PEIE**：外设中断允许位
1 = 允许所有未屏蔽的外设中断
0 = 禁止所有外设中断

bit 5 **T0IE**：TMR0 溢出中断允许位
1 = 允许 TMR0 中断
0 = 禁止 TMR0 中断

bit 4 **INTE**：RB0/INT/SEG0 外部中断允许位
1 = 允许 RB0/INT/SEG0 外部中断
0 = 禁止 RB0/INT/SEF0 外部中断

bit 3 **RBIE**：PORTB 电平变化中断允许位 [(1)]
1 = 允许 PORTB 电平变化中断
0 = 禁止 PORTB 电平变化中断

bit 2 **T0IF**：TMR0 溢出中断标志位 [(2)]
1 = TMR0 寄存器已经溢出 （必须用软件清零）
0 = TMR0 寄存器没有溢出

bit 1 **INTF**：RB0/INT/SEG0 外部中断标志位
1 = 发生了 RB0/INT/SEG0 外部中断 （必须用软件清零）
0 = 未发生 RB0/INT/SEG0 外部中断

bit 0 **RBIF**：PORTB 电平变化中断标志位
1 = 至少一个 PORTB <7:4> 引脚的电平状态发生了改变 （必须用软件清零）
0 = 没有一个 PORTB <7:4> 引脚的电平状态发生改变

注 **1**：必须同时使能 IOCB 寄存器。
2：当 Timer0 计满回零时， T0IF 位置 1。复位时 Timer0 的状态不会改变，它应该在清零 T0IF 位之前被初始化。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含中断允许位，如寄存器 2-1 所示。

注：	要允许任何一个外设中断，必须将 PEIE （INTCON<6>）位置 1。

寄存器 2-4： PIE1——外设中断允许寄存器 1 （地址：8Ch）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit 7							bit 0

bit 7 **EEIE**：EE 写完成中断允许位
1 = 允许
0 = 禁止

bit 6 **ADIE**：A/D 转换器中断允许位
1 = 允许
0 = 禁止

bit 5 **RCIE**：USART 接收中断允许位
1 = 允许
0 = 禁止

bit 4 **TXIE**：USART 发送中断允许位
1 = 允许
0 = 禁止

bit 3 **SSPIE**：同步串行端口 （SSP）中断允许位
1 = 允许
0 = 禁止

bit 2 **CCP1IE**：CCP1 中断允许位
1 = 允许
0 = 禁止

bit 1 **TMR2IE**：TMR2 与 PR2 匹配中断允许位
1 = 允许
0 = 禁止

bit 0 **TMR1IE**：TMR1 溢出中断允许位
1 = 允许
0 = 禁止

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.5 PIE2 寄存器

PIE2 寄存器包含中断允许位，如寄存器 2-5 所示。

注：	要允许任何一个外设中断，必须将 PEIE（INTCON<6>）位置 1。

寄存器 2-5： PIE2——外设中断允许寄存器 2 （地址：8Dh）

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0
OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE
bit 7							bit 0

bit 7 **OSFIE**：振荡器故障中断允许位
1 = 允许
0 = 禁止

bit 6 **C2IE**：Comparator 2 中断允许位
1 = 允许比较器 2 中断
0 = 禁止比较器 2 中断

bit 5 **C1IE**：Comparator 1 中断允许位
1 = 允许比较器 1 中断
0 = 禁止比较器 1 中断

bit 4 **LCDIE**：LCD 模块中断允许位
1 = 允许 LCD 中断
0 = 禁止 LCD 中断

bit 3 未用：读为 0

bit 2 **LVDIE**：低压检测中断允许位
1 = 允许 LVD 中断
0 = 禁止 LVD 中断

bit 1 未用：读为 0

bit 0 **CCP2IE**：CCP2 中断允许位 （仅 16F914/917 系列器件有该位）
1 = 允许 CCP2 中断
0 = 禁止 CCP2 中断

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.6 PIR1 寄存器

PIR1 寄存器包含中断标志位，如寄存器 2-6 所示。

> **注：** 当有中断条件产生时，不管相应的中断允许位或全局中断允许位 GIE （INTCON<7>）的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-6： PIR1——外设中断请求寄存器 1 （地址：0Ch）

R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit 7							bit 0

bit 7 **EEIF**：EE 写操作中断标志位
1 = 写操作完成 （必须用软件清零）
0 = 写操作尚未完成或尚未启动

bit 6 **ADIF**：A/D 转换器中断标志位
1 = A/D 转换完成 （必须用软件清零）
0 = A/D 转换未完成

bit 5 **RCIF**：USART 接收中断标志位
1 = USART 接收缓冲器满 （可通过读 RCREG 将缓冲器清零）
0 = USART 接收缓冲器不满

bit 4 **TXIF**：USART 发送中断标志位
1 = USART 发送缓冲器为空 （可通过写 TXREG 将缓冲器清零）
0 = USART 发送缓冲器已满

bit 3 **SSPIF**：同步串行端口 （SSP）中断标志位
1 = 发送 / 接收完成 （必须用软件清零）
0 = 等待发送 / 接收

bit 2 **CCP1IF**：CCP1 中断标志位
捕捉模式：
1 = 发生了 TMR1 寄存器捕捉 （必须用软件清零）
0 = 未发生 TMR1 寄存器捕捉
比较模式：
1 = 发生了 TMR1 寄存器比较匹配 （必须用软件清零）
0 = 未发生 TMR1 寄存器比较匹配
PWM 模式：
在此模式下未使用

bit 1 **TMR2IF**：TMR2 与 PR2 匹配中断标志位
1 = 发生了 TMR2 与 PR2 的匹配 （必须用软件清零）
0 = 未发生 TMR2 与 PR2 的匹配

bit 0 **TMR1IF**：TMR1 溢出中断标志位
1 = TMR1 寄存器已经溢出 （必须用软件清零）
0 = TMR1 寄存器未溢出

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

 初稿

2.2.2.7 PIR2 寄存器

PIR2 寄存器包含中断标志位，如寄存器 2-7 所示。

> **注：** 当有中断条件产生时，不管相应的中断允许位或全局中断允许位 GIE （INTCON<7>）的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-7： PIR2——外设中断请求寄存器 2 （地址：0Dh）

R/W-0	R/W-0	R-0	R-0	U-0	R/W-0	U-0	R/W-0
OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF
bit 7							bit 0

bit 7 **OSFIF**：振荡器故障中断标志位
1 = 系统振荡器发生故障，时钟输入切换为 INTOSC （必须用软件清零）
0 = 系统时钟正常运行

bit 6 **C2IF**：比较器 2 中断标志位
1 = 比较器输出 （C2OUT 位）发生了改变 （必须用软件请零）
0 = 比较器输出 （C2OUT 位）未发生改变

bit 5 **C1IF**：比较器 1 中断标志位
1 = 比较器输出 （C1OUT 位）发生了改变 （必须用软件请零）
0 = 比较器输出 （C1OUT 位）未发生改变

bit 4 **LCDIF**：LCD 模块中断标志位
1 = 产生了 LCD 中断
0 = 未产生 LCD 中断

bit 3 **未用**：读为 0

bit 2 **LVDIF**：低压检测 （Low Voltage Detect， LVD）中断标志位
1 = 产生了 LVD 中断
0 = 未产生 LVD 中断

bit 1 **未用**：读为 0

bit 0 **CCP2IF**：CCP2 中断标志位 （仅 16F914/917 系列器件有该位）
<u>捕捉模式：</u>
1 = 发生了 TMR1 寄存器捕捉 （必须用软件清零）
0 = 未发生 TMR1 寄存器捕捉
<u>比较模式：</u>
1 = 发生了 TMR1 寄存器比较匹配 （必须用软件清零）
0 = 未发生 TMR1 寄存器比较匹配
<u>PWM 模式：</u>
在此模式下未使用

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.8 电源控制寄存器

电源控制 （PCON）寄存器 （见寄存器 2-8）包含区分以下复位的标志位：

- 上电复位 （Power-on Reset， POR）
- 欠压复位 （Brown-out Reset， BOR）
- 看门狗定时器复位 （WDT）
- 外部 MCLR 复位

PCON 寄存器也用于软件控制 BOR 的使能。

PCON 寄存器中的位如寄存器 2-8 所示。

寄存器 2-8： PCON——电源控制寄存器 （地址：8Eh）

U-0	U-0	U-0	R/W-1	U-0	U-0	R/W-0	R/W-x
—	—	—	SBOREN	—	—	POR	BOR
bit 7							bit 0

bit 7-5 未用：读为 0

bit 4 **SBOREN**：软件欠压复位使能位 [1]
1 = 使能欠压复位
0 = 禁止欠压复位

bit 3-2 未用：读为 0

bit 1 **POR**：上电复位状态位
1 = 未发生上电复位
0 = 发生了上电复位 （必须在上电复位发生后用软件置 1）

bit 0 **BOR**：欠压复位状态位
1 = 未发生欠压复位
0 = 发生了欠压复位 （必须在欠压复位发生后用软件置 1）

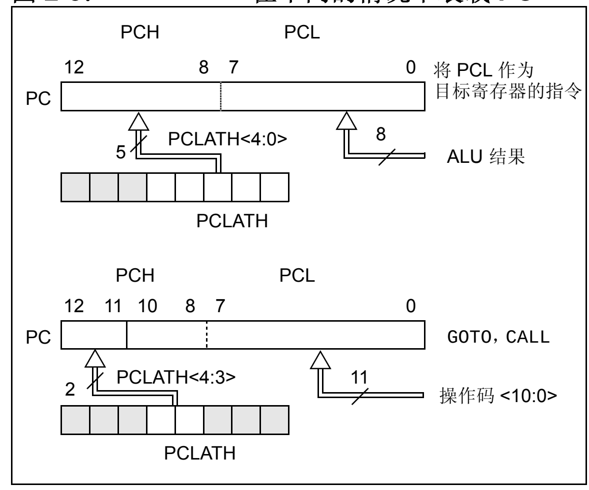
注 1：当配置字寄存器中的 BOREN<1:0> = 01 时允许使用该位对欠压复位进行控制。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

2.3 PCL 和 PCLATH

程序计数器（Program Counter，PC）为 13 位宽。它的低字节来自可读写的 PCL 寄存器。高字节（PC<12:8>）来自 PCLATH，不可直接读写。任何复位都将清零 PC。图 2-3 给出的是装载 PC 的两种情况。图 2-3 中上面的示例给出了在写 PCL （PCLATH<4:0> → PCH）时，装载 PC 的过程。图 2-3 中下面的示例给出了在执行 CALL 或 GOTO 指令时（PCLATH<4:3> → PCH）装载 PC 的过程。

图 2-3： 在不同的情况下装载 PC



2.3.1 计算 GOTO

计算 GOTO 是通过向程序计数器加一个偏移量（ADDWF PCL）实现的。当通过使用计算 GOTO 执行表读操作时，必须注意表地址是否超出 PCL 的存储边界（每块 256 字节）。请参见应用笔记 AN556 *"Implementing a Table Read"*（DS00556）

2.3.2 堆栈

PIC16F946 器件具有一个 8 级深 13 位宽的硬件堆栈（见图 2-1）。该堆栈既不占用程序存储空间也不占用数据存储空间，并且栈指针不能读写。当执行 CALL 指令或由于中断导致程序跳转时，PC 的值会被压入（Push）堆栈。当执行 RETURN、RETLW 或 RETFIE 指令时，PC 值从堆栈弹出（Pop）。PCLATH 的值不受压栈或出栈操作的影响。

此堆栈是作为循环缓冲器使用的。也就是说，压栈 8 次之后，第 9 次压栈时进栈的数据将覆盖第 1 次压栈存储的数据。而第 10 次压栈时进栈的数据将覆盖第 2 次压栈存储的数据，依此类推。

> 注 1：没有用于表示堆栈上溢或堆栈下溢条件的状态位。
>
> 2：没有称为 PUSH 或 POP 的指令或助记符。这些都是在执行 CALL、RETURN、RETLW 和 RETFIE 指令或跳转到中断地址向量时发生的操作。

2.4 程序存储器分页

PIC16F946 器件能够寻址一块连续的 8K 字的程序存储区。而 CALL 和 GOTO 指令仅提供 11 位的地址，允许在任一 2K 的程序存储器页内进行跳转。当执行 CALL 或 GOTO 指令时，地址的高两位由 PCLATH<4:3> 提供。当执行这两条指令时，用户必须确保已正确设置了页选择位，从而可以对想访问的程序存储器页进行寻址。若执行了一条从 CALL 指令（或中断）返回的指令，将从堆栈弹出整个 13 位 PC。因此，执行 RETURN 指令（该指令会使地址从堆栈弹出）不需要操作 PCLATH<4:3> 位。

> 注： 执行 RETURN 或 RETFIE 指令之后，PCLATH 寄存器的内容不变。要执行后续的子程序调用或 GOTO 指令，用户必须重写 PCLATH 寄存器。

例 2-1 给出了调用程序存储器第 1 页中子程序的示例。此例假设 PCLATH 寄存器由中断服务程序保存和恢复（如果使用中断）。

例 2-1： 在第 0 页中调用第 1 页中的子程序

```
        ORG 0x500
        BCF PCLATH,4
        BSF PCLATH,3   ;Select page 1
                       ;(800h-FFFh)
        CALL SUB1_P1   ;Call subroutine in
        :              ;page 1 (800h-FFFh)
        :
        ORG 0x900      ;page 1 (800h-FFFh)
SUB1_P1
        :              ;called subroutine
                       ;page 1 (800h-FFFh)
        :
        RETURN         ;return to
                       ;Call subroutine
                       ;in page 0
                       ;(000h-7FFh)
```

2.5 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是物理寄存器。对 INDF 寄存器进行寻址将导致间接寻址。

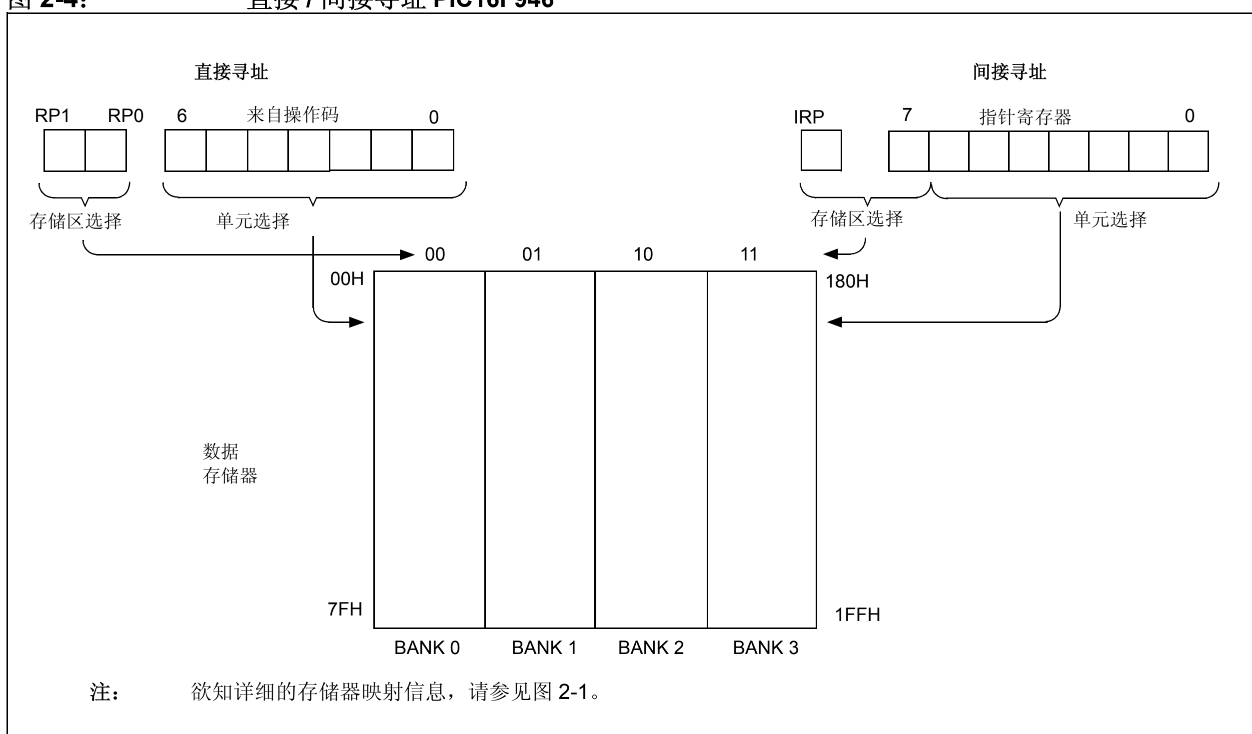
使用 INDF 寄存器可以实现间接寻址。任何使用 INDF 寄存器的指令实际上访问的是由指针寄存器（FSR）所指向的寄存器。间接读 INDF 本身会返回 00h。而使用间接寻址对 INDF 寄存器进行写操作将导致执行一个空操作（虽然可能会影响状态位）。有效的 9 位地址是通过连接 8 位 FSR 寄存器和 IRP 位（STATUS<7>）获得的，如图 2-4 所示。

例 2-2 给出了使用间接寻址清零 RAM 单元 20h-2Fh 的简单程序。

例 2-2： 间接寻址

```
    MOVLW   0x20    ;initialize pointer
    MOVWF   FSR     ;to RAM
NEXTCLRF    INDF    ;clear INDF register
    INCF    FSR     ;inc pointer
    BTFSS   FSR,4   ;all done?
    GOTO    NEXT    ;no clear next
CONTINUE            ;yes continue
```

图 2-4： 直接 / 间接寻址 PIC16F946



注： 欲知详细的存储器映射信息，请参见图 2-1。

 初稿

3.0 I/O 端口

该器件包括 4 个 8 位端口寄存器和与之相关的 TRIS 寄存器以及一个 4 位端口：

- PORTA 和 TRISA
- PORTB 和 TRISB
- PORTC 和 TRISC
- PORTD 和 TRISD
- PORTE 和 TRISE
- PORTF 和 TRISF
- PORTG 和 TRISG

3.1 PORTA 和 TRISA 寄存器

PORTA 是 8 位宽的双向端口。 PORTA 对应的数据方向寄存器是 TRISA （寄存器 3-2）。将 TRISA 置 1 （= 1）可以让相应 PORTA 引脚作为输入引脚 （即将相应的输出驱动器置于高阻态）。将 TRISA 位清零（= 0）可以让相应 PORTA 引脚作为输出引脚 （即将输出锁存器的内容放入选定的引脚上）。例 3-1 显示初始化 PORTA 的方法。

可以将 PORTA 的五个引脚配置为模拟输入。其中，在器件上电时，RA5 和 RA<3:0> 被配置为模拟输入引脚，用户必须对其进行重新配置才可将其用作普通 I/O 引脚。这可以通过将相应的值写入 CMCON0 和 ANSEL 寄存器来完成 （见例 3-1）。

读 PORTA 寄存器 （寄存器 3-1）读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读－修改－写操作。因此，写一个端口就意味着读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。

即使在 PORTA 引脚用作模拟输入时，TRISA 寄存器仍然控制 PORTA 引脚的方向。当将 PORTA 引脚用作模拟输入时，用户必须确保 TRISA 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

> 注 1：必须对 CMCON0 （9Ch）寄存器进行初始化来将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0。
>
> 2：载有 LCD 信号的模拟线 （即， SEGx 和 COMy，其中 x 和 y 分别为段和公共端标识符）与器件引脚直接相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-1： 初始化 PORTA

```
BCF     STATUS,RP0      ;Bank 0
BCF     STATUS,RP1      ;
CLRF    PORTA           ;Init PORTA
BSF     STATUS,RP0      ;Bank 1
BCF     STATUS,RP1      ;
MOVLW   07h             ;Set RA<2:0> to
MOVWF   CMCON0          ;digital I/O
CLRF    ANSEL           ;Make all PORTA I/O
MOVLW   F0h             ;Set RA<7:4> as inputs
MOVWF   TRISA           ;and set RA<3:0>
                        ; as outputs
BCF     STATUS,RP0      ;Bank 0
BCF     STATUS,RP1      ;
```

寄存器 3-1： PORTA——PORTA 寄存器 （地址：05h）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0
bit 7							bit 0

bit 7-0 **RA<7:0>**：PORTA I/O 引脚位
1 = 端口引脚电平 >V_{IH}
0 = 端口引脚电平 <V_{IL}

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-2： TRISA——PORTA 三态寄存器 （地址：85h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
bit 7							bit 0

bit 7-0 **TRISA<7:0>**：PORTA 三态控制位
1 = PORTA 引脚被配置为输入 （三态）
0 = PORTA 引脚被配置为输出

注： TRISA<7:6> 在 XT、 HS 和 LP 振荡模式下始终读为 1。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位的值	1 = 置 1	0 = 清零	x = 未知

3.1.1 引脚说明和框图

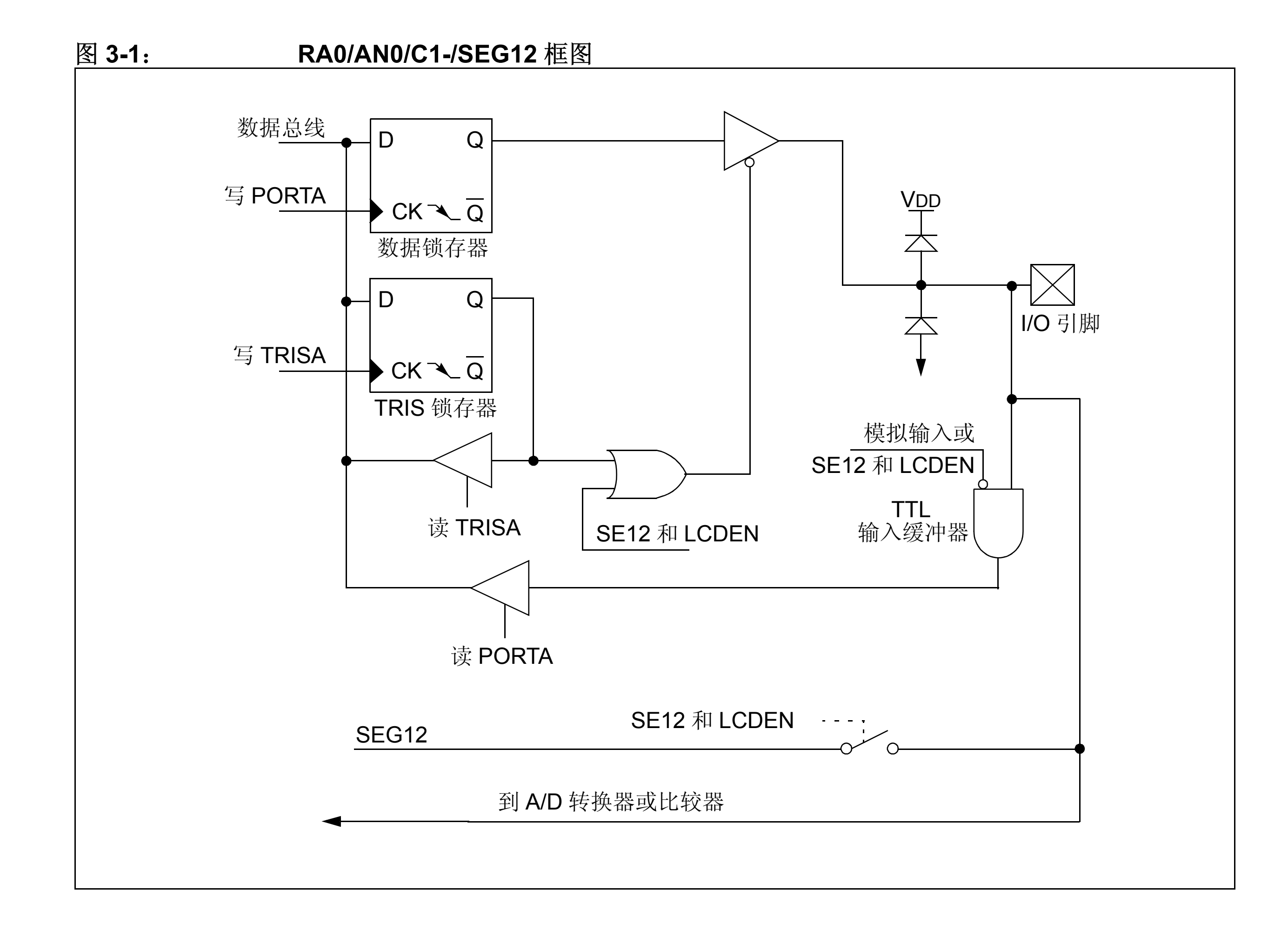
每个 PORTA 引脚都与其他功能复用。这里将简要介绍这些引脚及其复用功能。欲知有关各个功能的具体信息，请参见此数据手册中的相应章节。

3.1.1.1 RA0/AN0/C1-/SEG12

图 3-1 是该引脚的框图。 RA0/AN0/C1-/SEG12 引脚可以被配置为以下功能之一：

- 通用 I/O
- A/D 转换器的模拟输入
- 比较器 1 的模拟输入
- LCD 的模拟输出

图 3-1： RA0/AN0/C1-/SEG12 框图

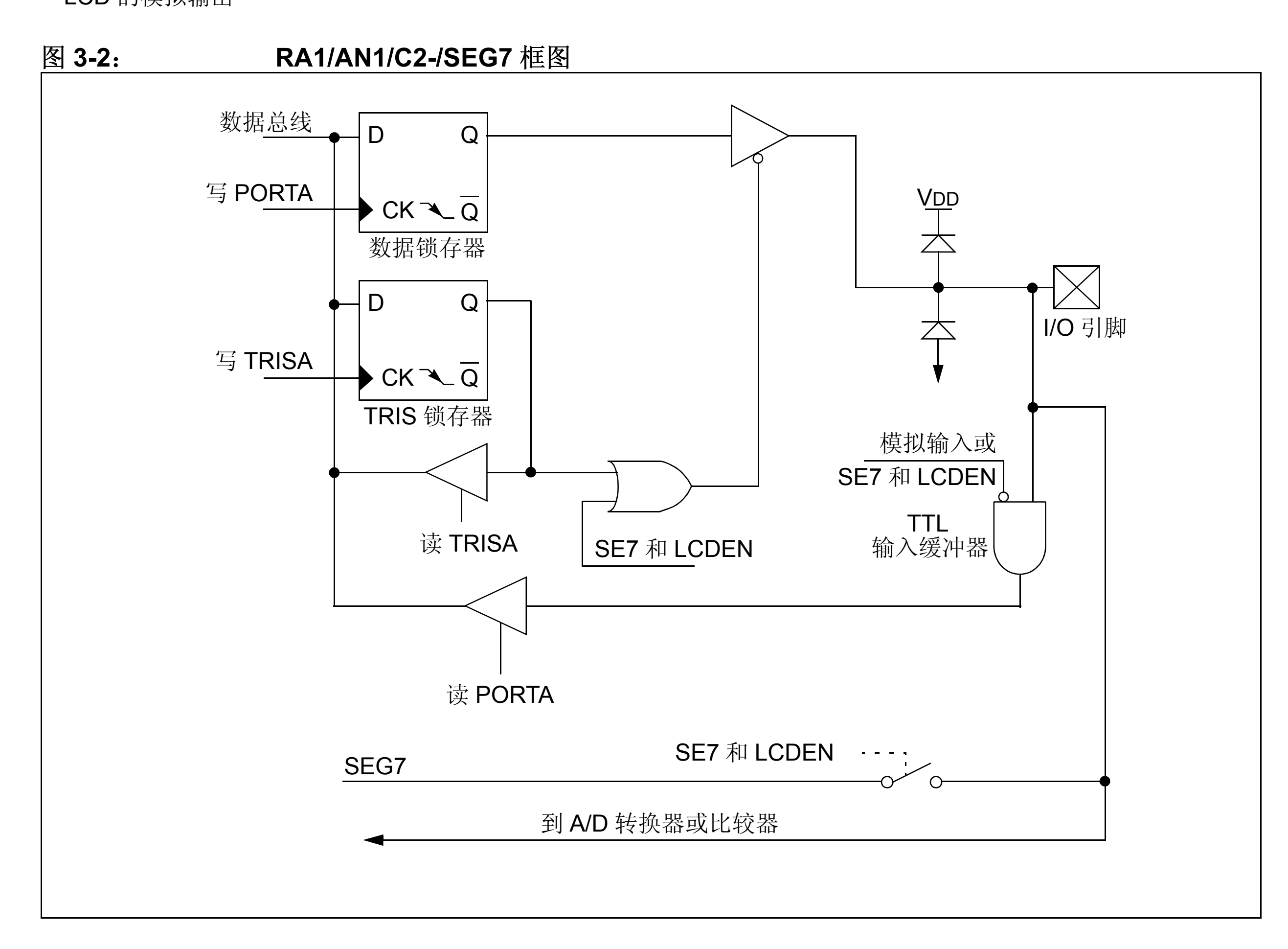


3.1.1.2 RA1/AN1/C2-/SEG7

图 3-2 是该引脚的框图。RA1/AN1/C2-/SEG7 引脚可以被配置为以下功能之一：

- 通用 I/O
- A/D 转换器的模拟输入
- 比较器 2 的模拟输入
- LCD 的模拟输出

图 3-2： RA1/AN1/C2-/SEG7 框图



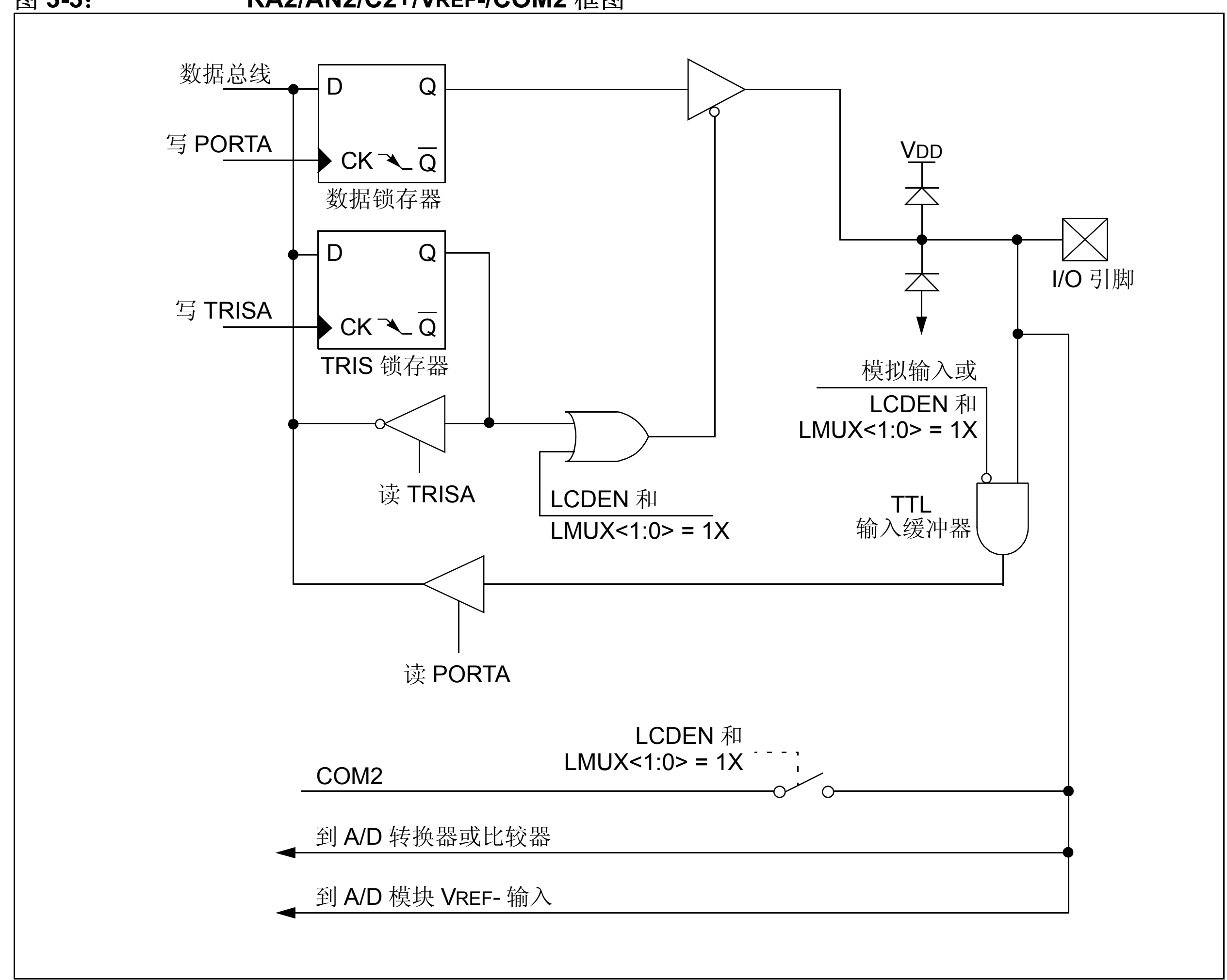
 初稿

3.1.1.3 RA2/AN2/C2+/VREF-/COM2

图 3-3 是该引脚的框图。 RA2/AN2/C2+/VREF-/COM2 引脚可以被配置为以下功能之一：

- 通用 I/O
- A/D 转换器的模拟输入
- 比较器 2 的模拟输入
- A/D 转换器的参考电压输入
- LCD 的模拟输出

图 3-3： RA2/AN2/C2+/VREF-/COM2 框图

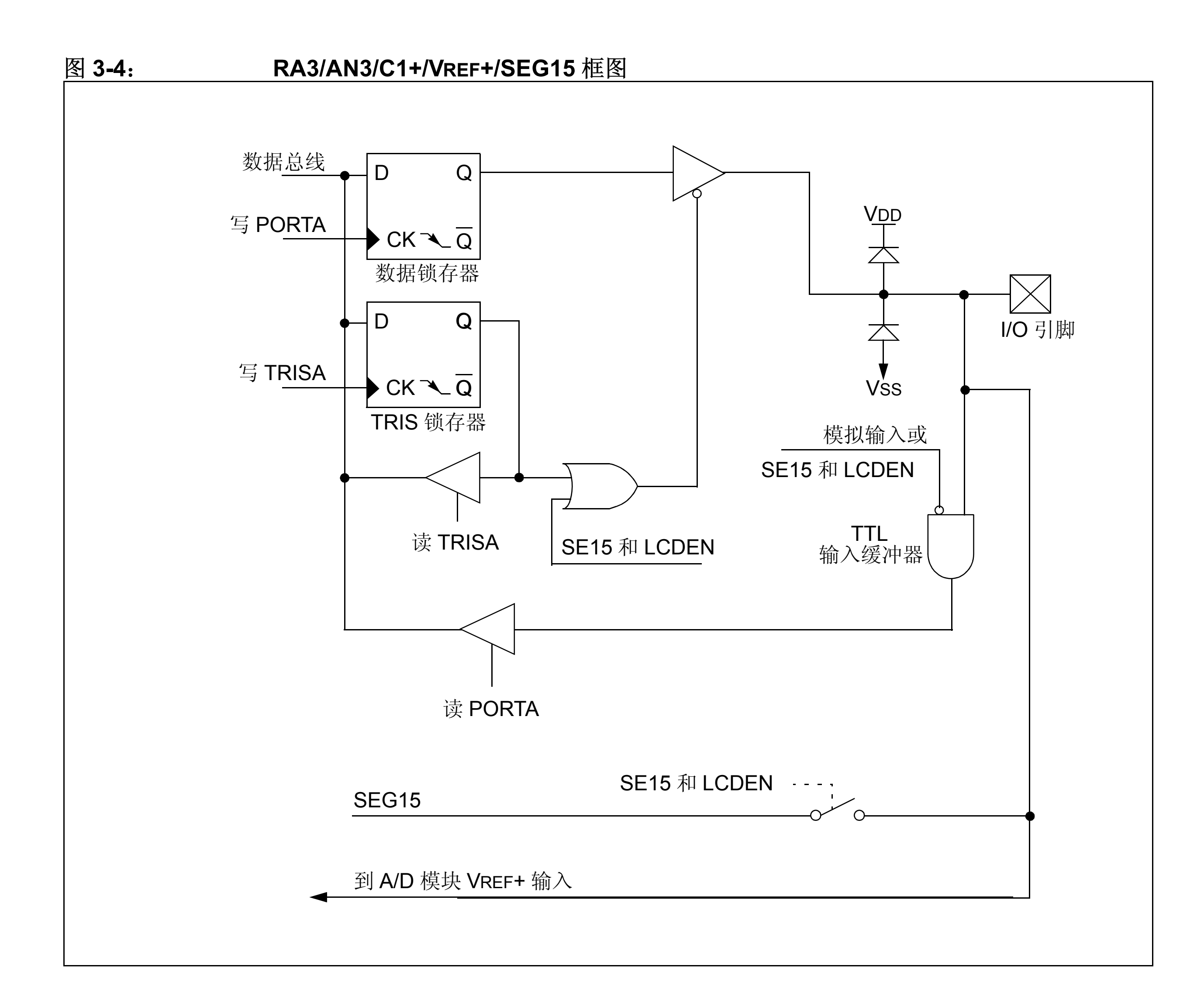


3.1.1.4 RA3/AN3/C1+/VREF+/SEG15

图 3-4 是该引脚的框图。RA3/AN3/C1+/VREF+/COM3/SEG15 引脚可以被配置为以下功能之一：

- 通用输入
- A/D 转换器的模拟输入
- A/D 转换器的参考电压输入
- LCD 的模拟输出

图 3-4： RA3/AN3/C1+/VREF+/SEG15 框图



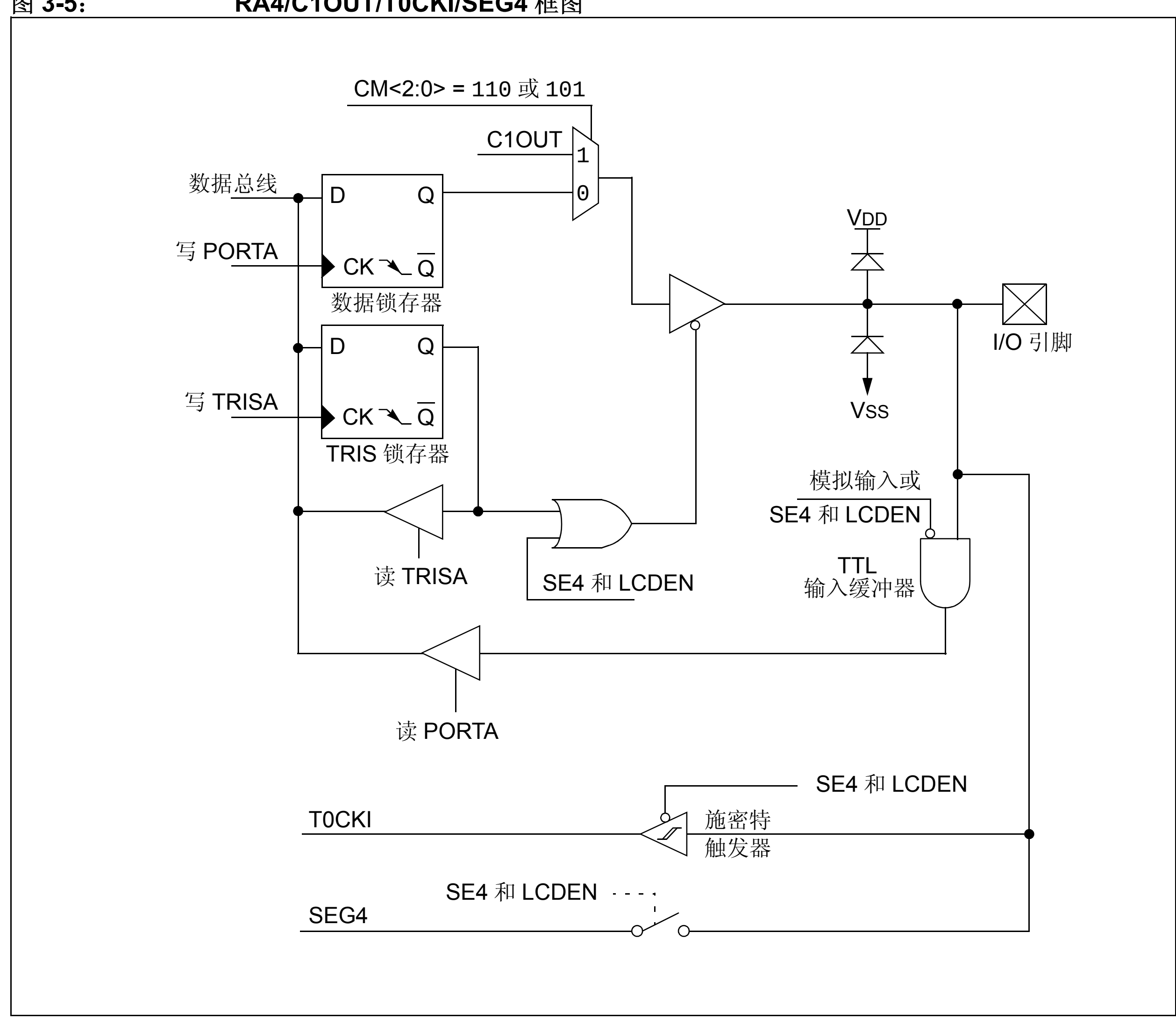
 初稿

3.1.1.5 RA4/C1OUT/T0CKI/SEG4

图 3-5 是该引脚的框图。RA4/C1OUT/T0CKI/SEG4 引脚可以被配置为以下功能之一：

- 通用 I/O
- 比较器 1 的数字输出
- TMR0 的时钟输入
- LCD 的模拟输出

图 3-5： RA4/C1OUT/T0CKI/SEG4 框图

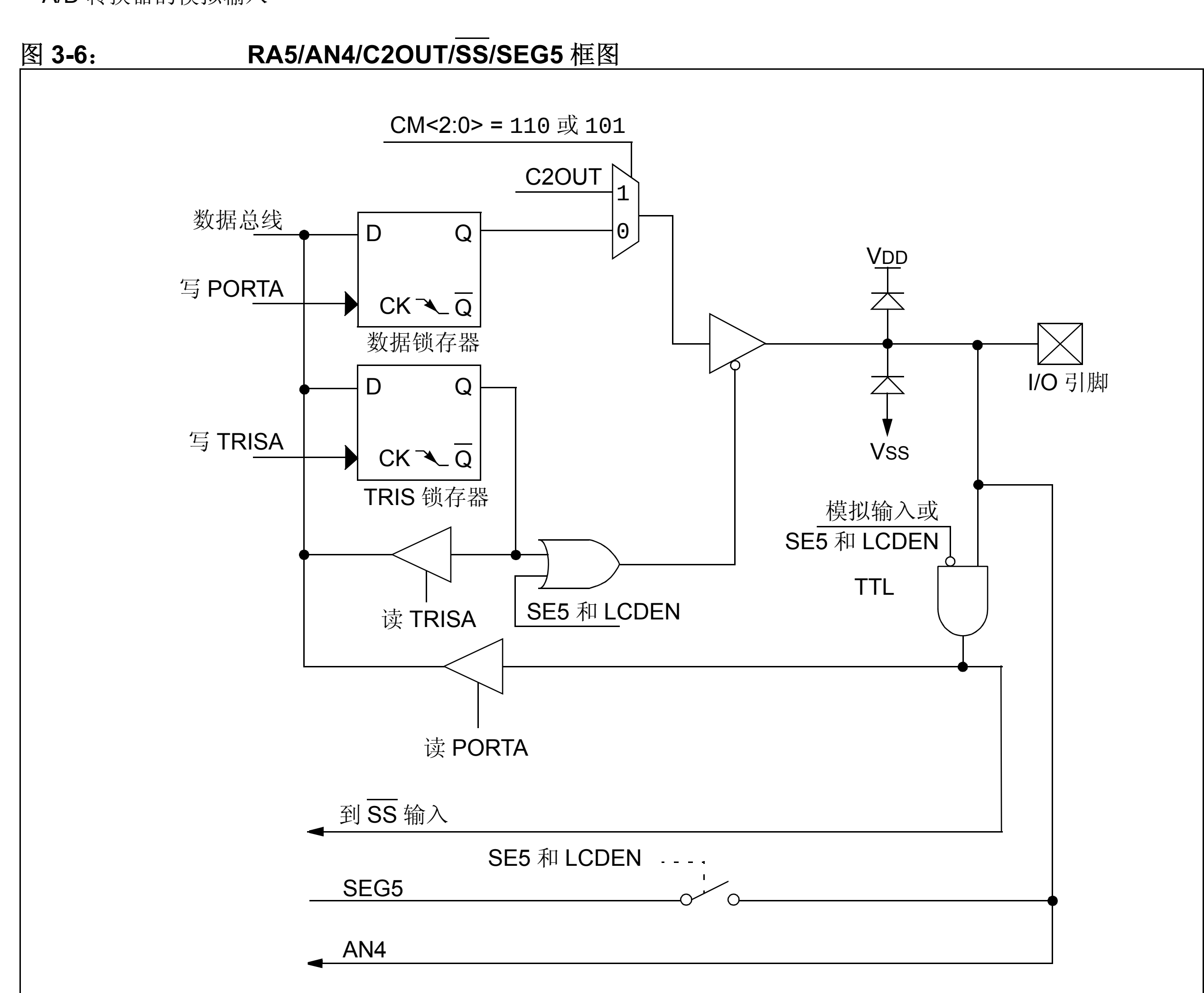


3.1.1.6 RA5/AN4/C2OUT/$\overline{SS}$/SEG5

图 3-6 是该引脚的框图。 RA5/AN4/C2OUT/$\overline{SS}$/SEG5 引脚可以被配置为以下功能之一：

- 通用 I/O
- 比较器 2 的数字输出
- 从器件选择输入
- LCD 的模拟输出
- A/D 转换器的模拟输入

图 3-6： RA5/AN4/C2OUT/$\overline{SS}$/SEG5 框图



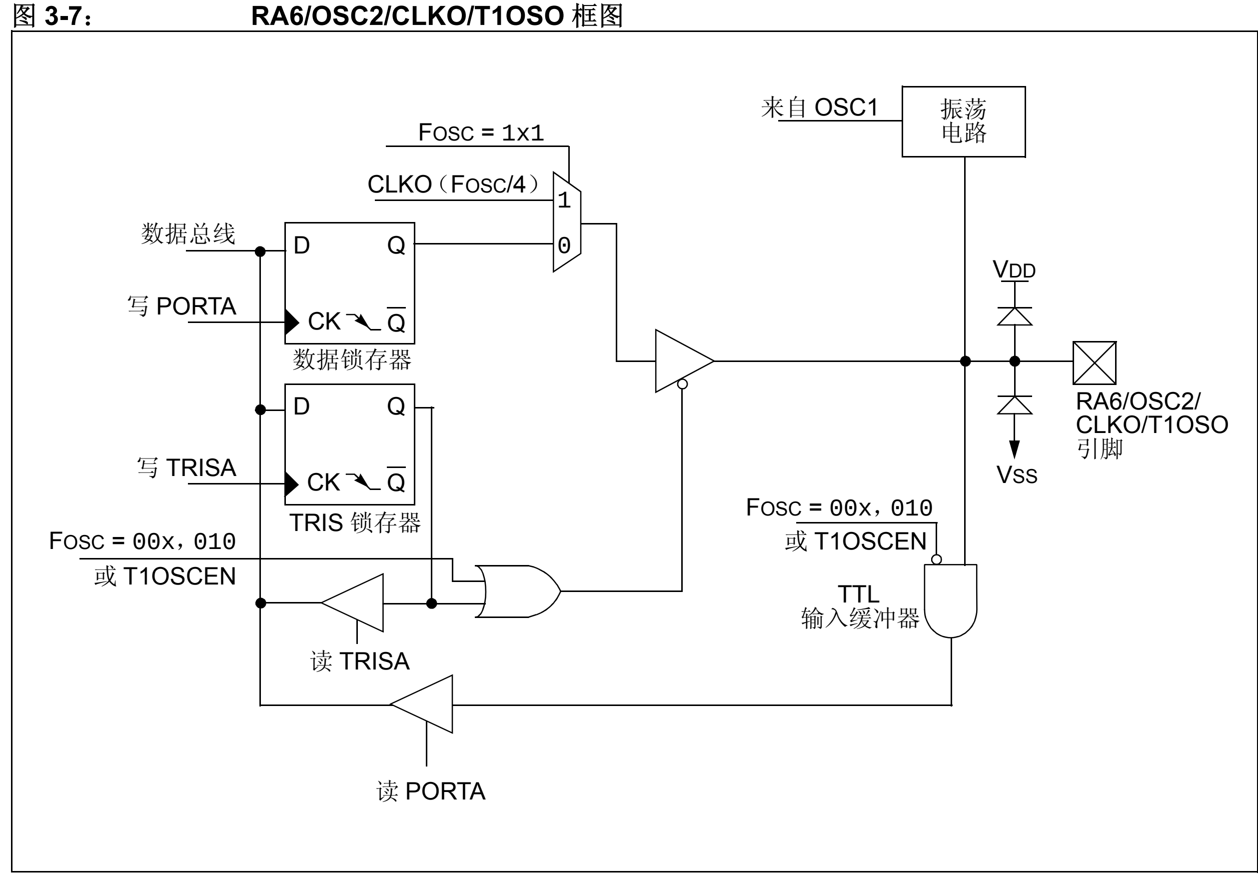
 初稿

3.1.1.7 RA6/OSC2/CLKO/T1OSO

图 3-7 是该引脚的框图。 RA6/OSC2/CLKO/T1OSO 引脚可以被配置为以下功能之一：

- 通用 I/O
- 连接晶振 / 谐振器
- 时钟输出
- 连接 TMR1 振荡器

图 3-7： RA6/OSC2/CLKO/T1OSO 框图



3.1.1.8 RA7/OSC1/CLKI/T1OSI

图 3-8 是该引脚的框图。 RA7/OSC1/CLKI/T1OSI 引脚可以被配置为以下功能之一：

- 通用 I/O
- 连接晶振 / 谐振器
- 时钟输入
- 连接 TMR1 振荡器

图 3-8： RA7/OSC1/CLKI/T1OSI 框图

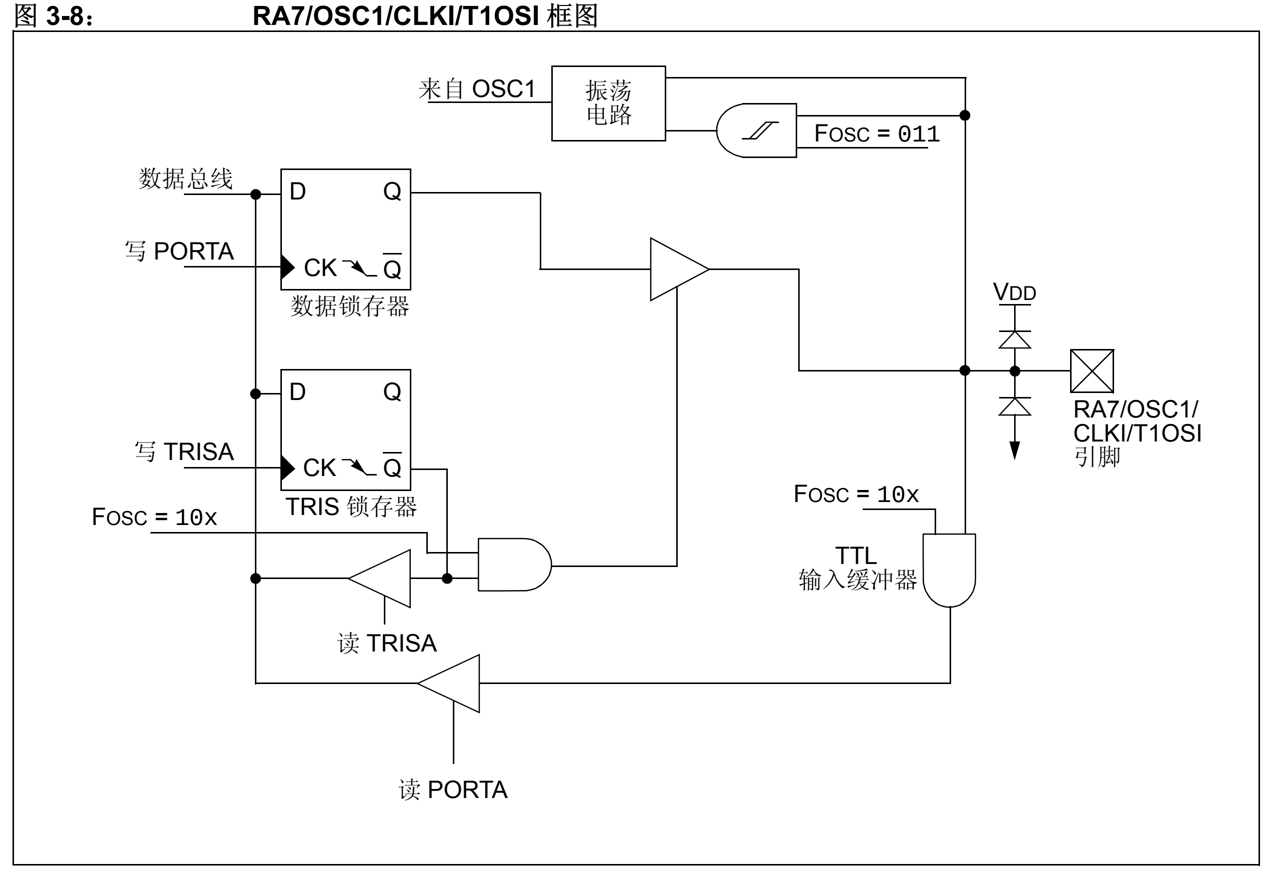


表 3-1： 与 PORTA 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON	0000 0000	0000 0000
81h/181h	OPTION_REG	$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
9Ch	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
11Ch	LCDSE0(1)	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
11Dh	LCDSE1(1)	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTA 模块不使用阴影单元。
注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。

3.2 PORTB 和 TRISB 寄存器

PORTB 是通用 I/O 端口，其功能与 PIC16F914 的类似。所有 PORTB 引脚都具有弱上拉功能，其中 PORTB<7:4> 还具有在输入电平发生改变时产生中断的功能。

PORTB 也用作串行闪存编程接口。

> **注：** 载有 LCD 信号的模拟线（即，SEGx 和 COMy，其中 x 和 y 分别为段和公共端标识符）直接与器件引脚相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-2： 初始化 PORTB

```
BCF     STATUS,RP0 ;Bank 0
BCF     STATUS,RP1 ;
CLRF    PORTB      ;Init PORTB
BSF     STATUS,RP0 ;Bank 1
BCF     STATUS,RP1 ;
MOVLW   FFh        ;Set RB<7:0> as inputs
MOVWF   TRISB      ;
BCF     STATUS,RP0 ;Bank 0
BCF     STATUS,RP1 ;
```

3.3 其他 PORTB 引脚功能

RB<7:6> 可分别用作器件进行串行编程和在线调试时的数据和时钟信号。还可将 RB0 配置为外部中断输入。

3.3.1 弱上拉

每个 PORTB 引脚都有单独可配置的内部弱上拉。控制位 WPUB<7:0> 使能或禁止每个弱上拉。参见寄存器 3-6。当将端口引脚配置为输出时，其弱上拉会自动切断。在上电复位时，弱上拉由 RBPU 位（OPTION_REG<7>）禁止。

3.3.2 电平变化中断

四个 PORTB 引脚可以被单独配置为电平变化中断引脚。控制位 IOCB<7:4> 为每个引脚允许或禁止该中断功能。参见寄存器 3-5。上电复位时引脚上的电平变化中断功能被禁止。

对于已允许电平变化中断的引脚，则将该引脚上的值与上次读 PORTB 时锁存的旧值进行比较。将与上次读操作 “不匹配” 的输出一起进行逻辑或运算，运算结果将 INTCON 寄存器中的 PORTB 电平变化中断标志位（RBIF）置 1 （寄存器 2-3）。

该中断可将器件从休眠中唤醒。用户可在中断服务程序中通过以下方式清除中断：

a) 对 PORTB 进行读 / 写操作。这将结束引脚电平不匹配条件。

b) 将标志位 RBIF 清零。

电平不匹配条件会继续将 RBIF 标志位置 1。读或写 PORTB 将结束这种不匹配条件并将标志位 RBIF 清零。保持最后一次读取值的锁存器不受 MCLR 和欠压复位的影响。在这些复位之后，如果出现电平不匹配，RBIF 标志位将继续被置 1。

> **注：** 如果在执行读取操作时（Q2 周期的开始）I/O 引脚的电平发生变化，则 RBIF 中断标志位可能不会被置 1。此外，由于对端口的读或写影响到该端口的所有位，所以在电平变化中断模式下使用多个引脚的时候必须特别小心。在处理一个引脚电平变化的时候可能不会注意到另一个引脚上的电平变化。

寄存器 3-3： PORTB——PORTB 寄存器 （地址：06h 或 106h）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0
bit 7							bit 0

bit 7-0 **RB<7:0>**：PORTB I/O 引脚位
1 = 端口引脚电平 $>V_{IH}$
0 = 端口引脚电平 $<V_{IL}$

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-4： TRISB——PORTB 三态寄存器 （地址：86h 或 186h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
bit 7							bit 0

bit 7-0 **TRISB<7:0>**：PORTB 三态控制位
1 = PORTB 引脚被配置为输入 （三态）
0 = PORTB 引脚被配置为输出

注： TRISB<7:6> 在 XT、 HS 和 LP 振荡模式下始终读为 1。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-5： IOCB——PORTB 电平变化中断寄存器 （地址：96h）

R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—
bit 7							bit 0

bit 7-4 **IOCB<7:4>**：电平变化中断位
1 = 允许电平变化中断
0 = 禁止电平变化中断

bit 3-0 未用：读为 0

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-6： WPUB——弱上拉寄存器 （地址：95h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0
bit 7							bit 0

bit 7-0 **WPUB<7:0>**：弱上拉寄存器位
1 = 使能上拉
0 = 禁止上拉

注 **1**：为了使能各个上拉必须使能全局 $\overline{\text{RBPU}}$。
2：如果引脚处于输出模式，将自动禁止弱上拉。（TRISB<7:0> = 0）。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

3.3.3 引脚说明和框图

每个 PORTB 引脚都与其他功能复用。这里将简要介绍这些引脚及其复用功能。欲知有关各个功能的具体信息，如 LCD 或中断，请参见此数据手册中的相应章节。

3.3.3.1 RB0/INT/SEG0

图 3-9 是该引脚的框图。RB0/INT/SEG0 引脚可以被配置为以下功能之一：

- 通用 I/O
- 外部边沿触发中断
- LCD 的模拟输出

3.3.3.2 RB1/SEG1

图 3-9 是该引脚的框图。RB1/SEG1 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.3.3.3 RB2/SEG2

图 3-9 是该引脚的框图。RB2/SEG2 引脚可以被配置为以下功能之一：

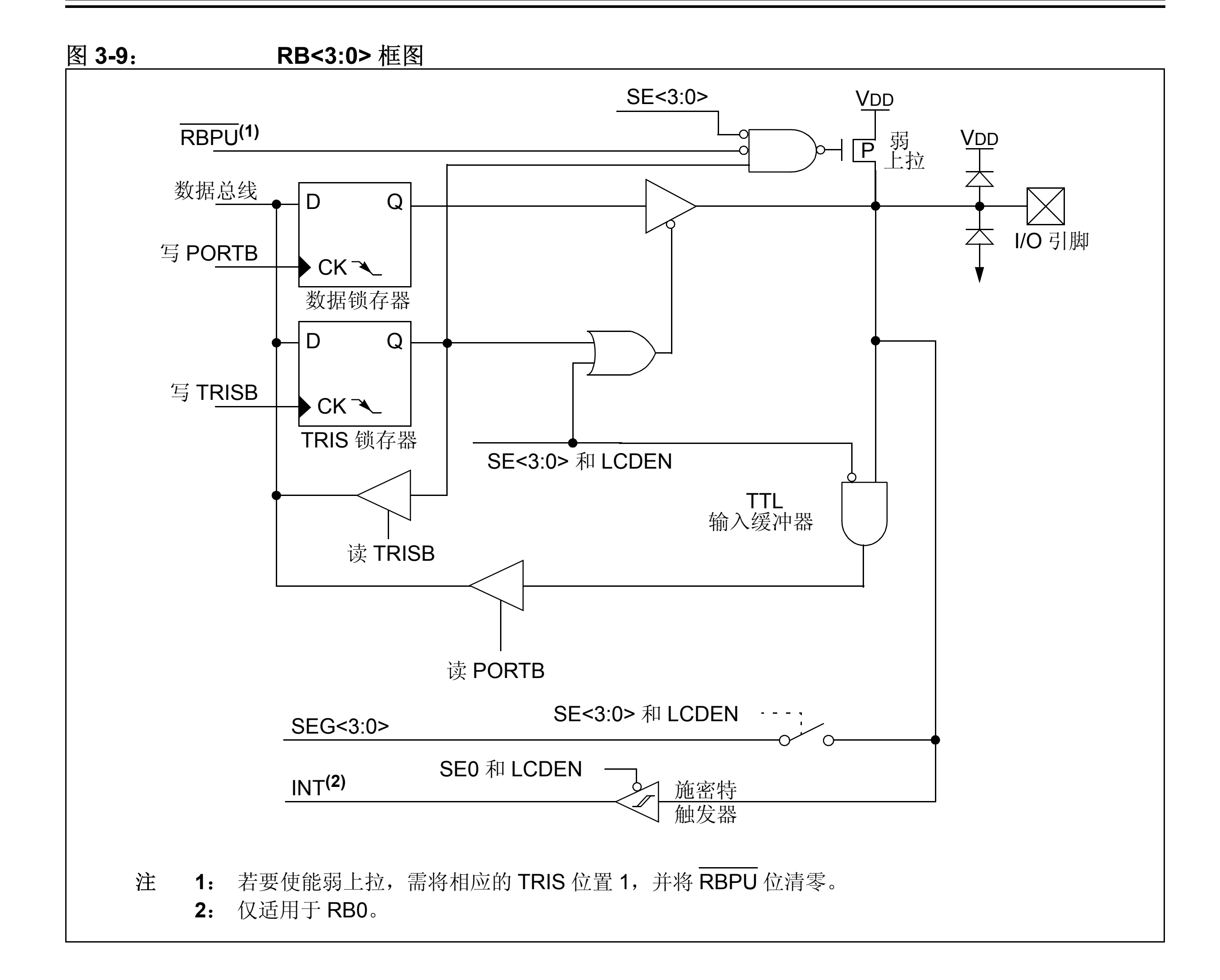
- 通用 I/O
- LCD 的模拟输出

3.3.3.4 RB3/SEG3

图 3-9 是该引脚的框图。RB3/SEG3 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-9： RB<3:0> 框图



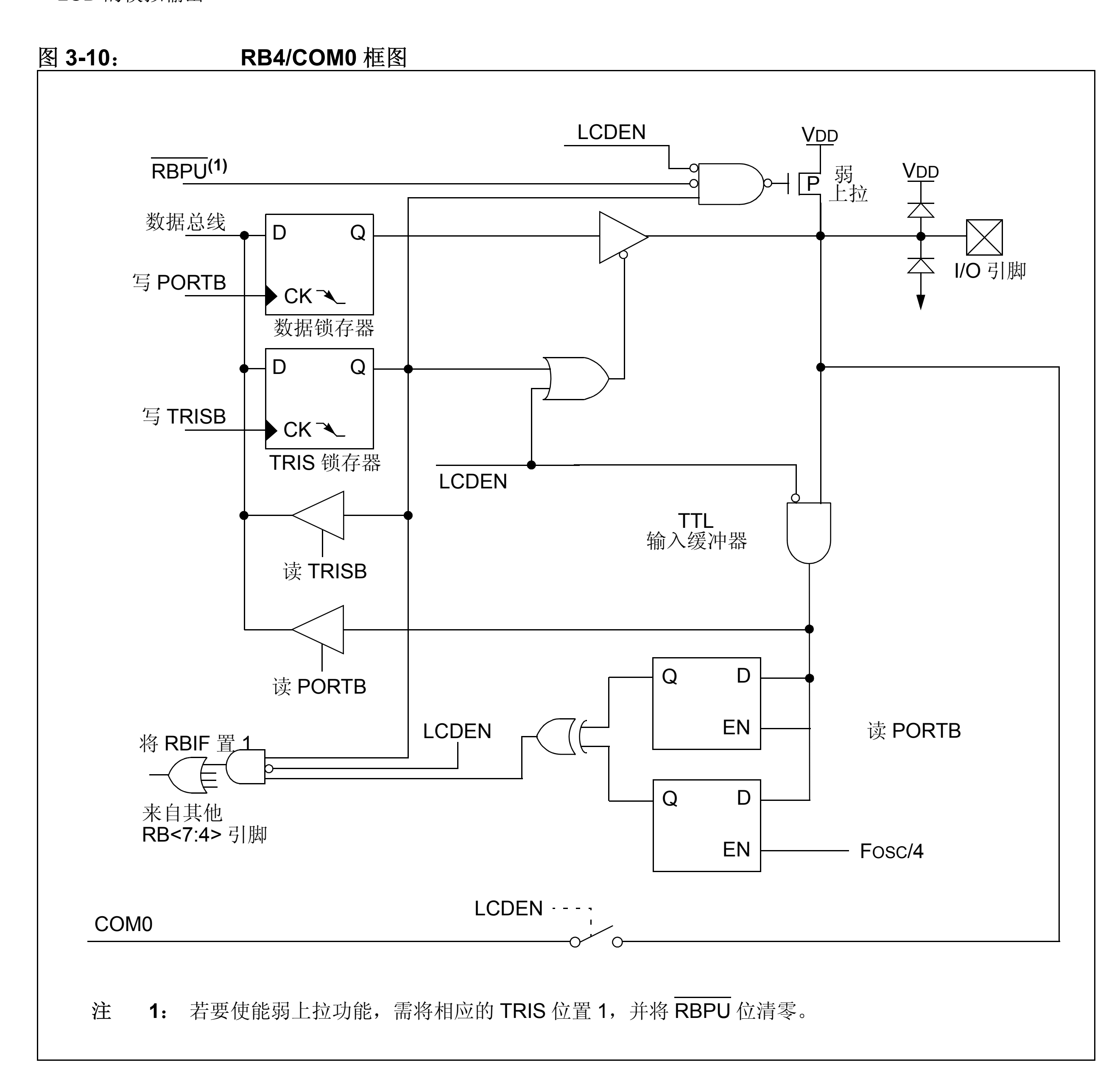
注 **1：** 若要使能弱上拉，需将相应的 TRIS 位置 1，并将 RBPU 位清零。
2： 仅适用于 RB0。

3.3.3.5 RB4/COM0

图 3-10 是该引脚的框图。RB4/COM0 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-10： RB4/COM0 框图



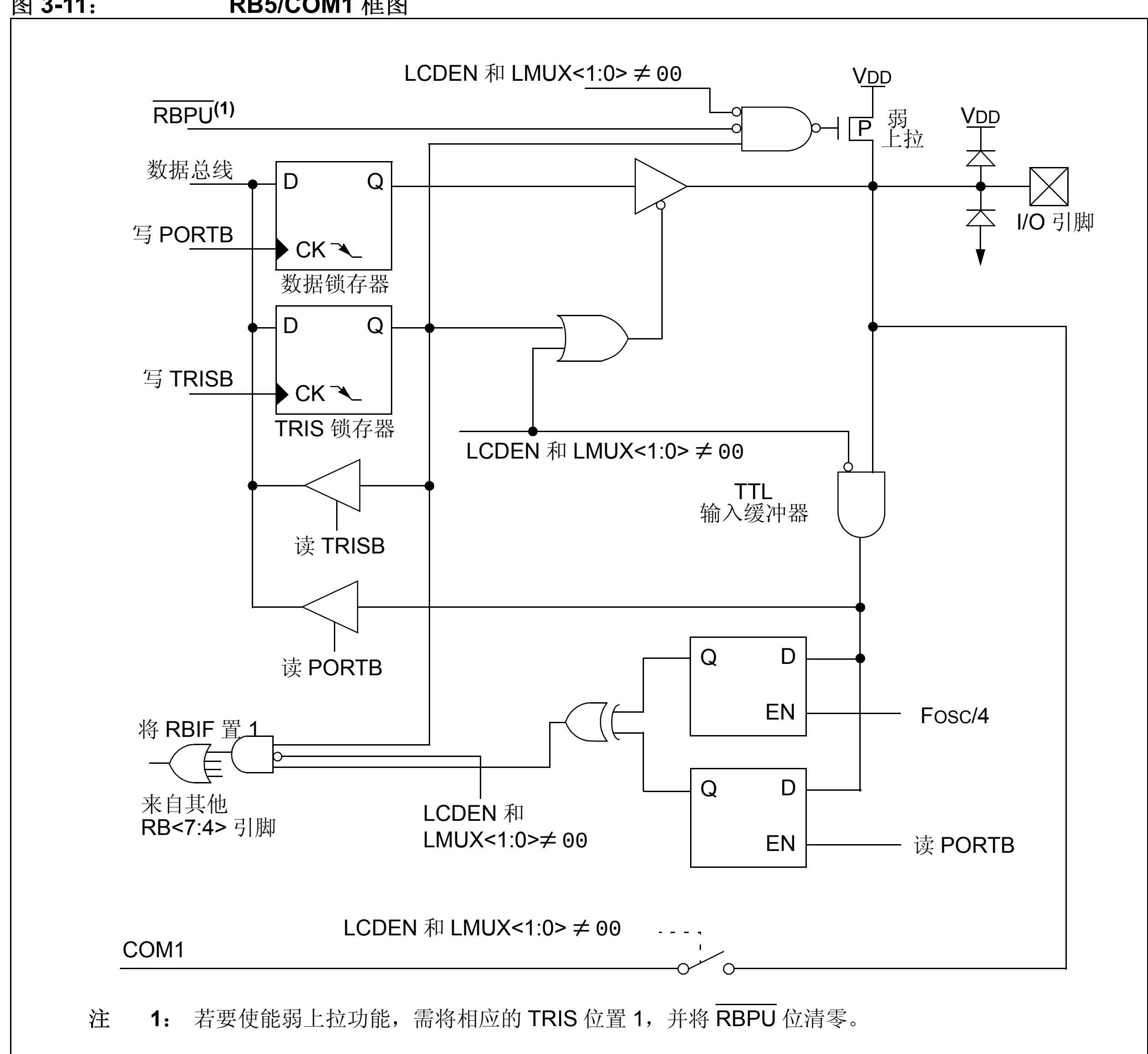
注 1： 若要使能弱上拉功能，需将相应的 TRIS 位置 1，并将 $\overline{\text{RBPU}}$ 位清零。

3.3.3.6 RB5/COM1

图 3-11 是该引脚的框图。 RB5/COM1 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-11： RB5/COM1 框图



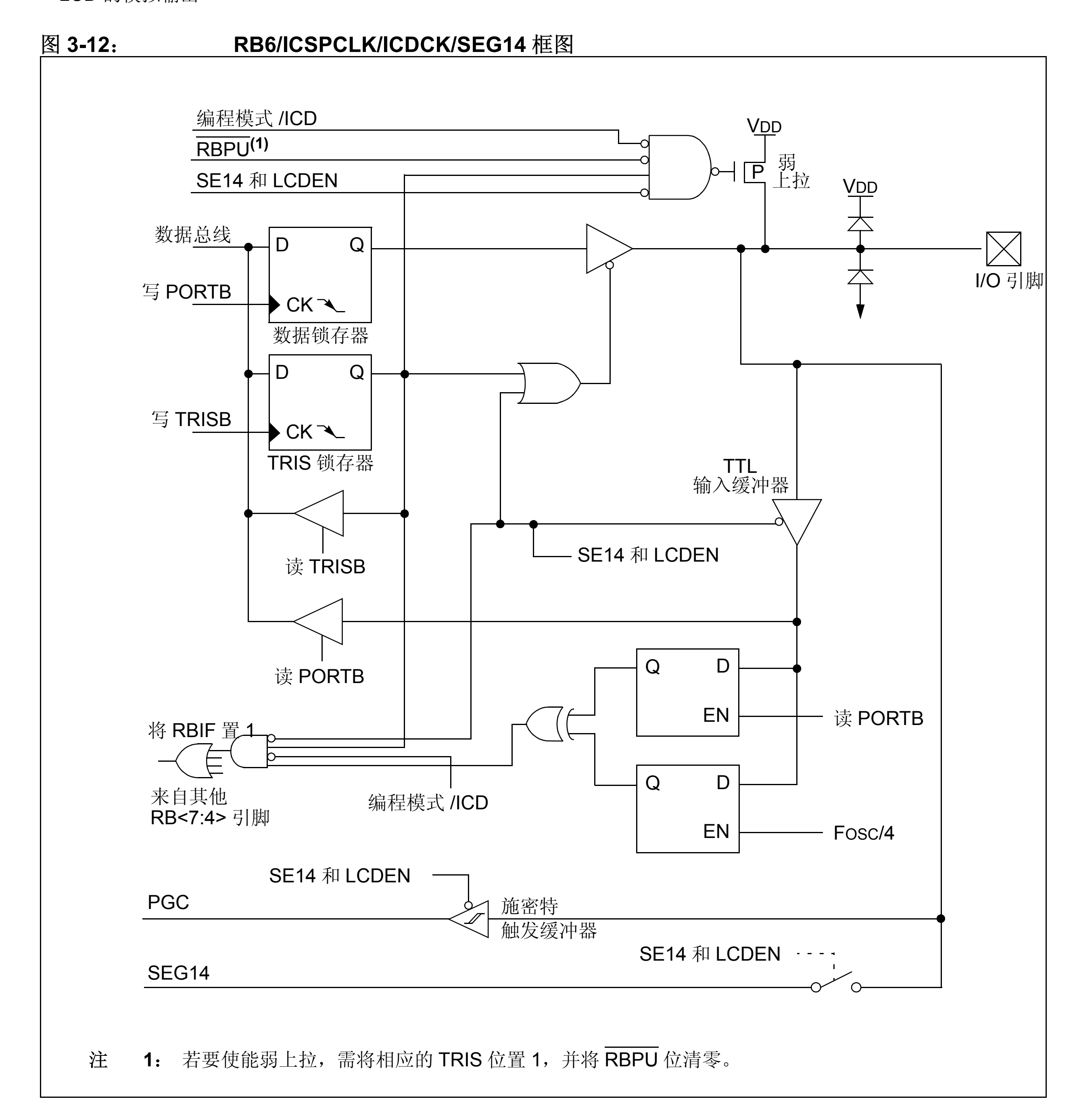
注 1： 若要使能弱上拉功能，需将相应的 TRIS 位置 1，并将 RBPU 位清零。

3.3.3.7 RB6/ICSPCLK/ICDCK/SEG14

图 3-12 是该引脚的框图。 RB6/ICSPCLK/ICDCK/SEG14 引脚可以被配置为以下功能之一：

- 通用 I/O
- 在线串行编程时钟
- ICD 时钟 I/O
- LCD 的模拟输出

图 3-12： RB6/ICSPCLK/ICDCK/SEG14 框图



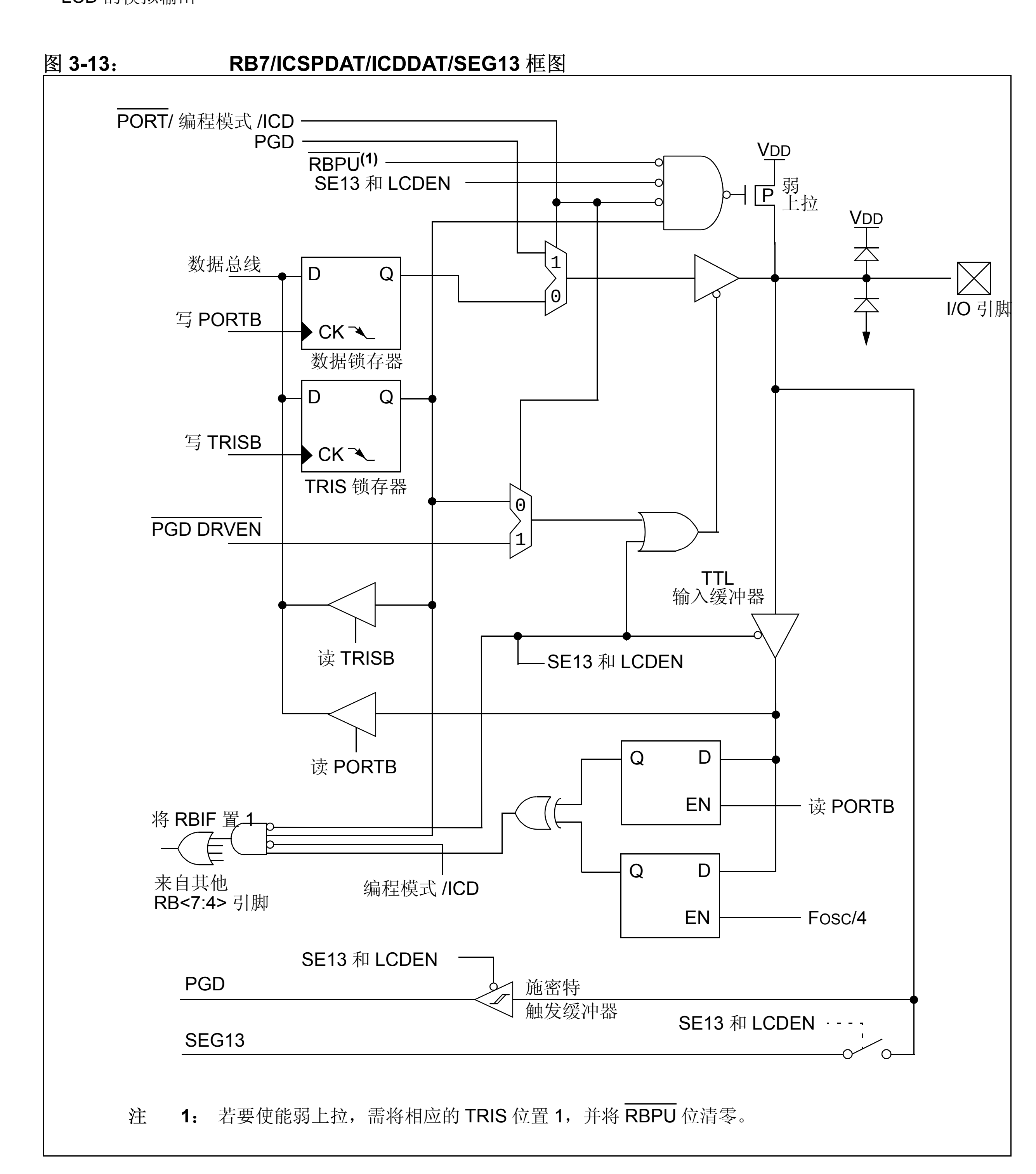
注 1： 若要使能弱上拉，需将相应的 TRIS 位置 1，并将 RBPU 位清零。

3.3.3.8 RB7/ICSPDAT/ICDDAT/SEG13

图 3-13 是该引脚的框图。 RB7/ICSPDAT/ICDDAT/SEG13 引脚可以被配置为以下功能之一：

- 通用 I/O
- 在线串行编程 I/O
- ICD 数据 I/O
- LCD 的模拟输出

图 3-13： RB7/ICSPDAT/ICDDAT/SEG13 框图



注 1： 若要使能弱上拉，需将相应的 TRIS 位置 1，并将 RBPU 位清零。

表 3-2： 与 PORTB 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
06h/106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
86h/186h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
0Bh/8Bh/10Bh/18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
95h	WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	1111 1111
96h	IOCB	IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—	0000 ----	0000 ----
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
11Ch	LCDSE0[1]	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
11Dh	LCDSE1[1]	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTB 不使用阴影单元。
注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。

3.4 PORTC 和 TRISC 寄存器

PORTC 是一个 8 位宽的双向端口。PORTC 与几种外设功能复用。 PORTC 引脚都有施密特触发输入缓冲器。

所有 PORTC 引脚都有锁存位 （PORTC 寄存器）。它们被写入时会修改 PORTC 锁存器的内容；因此，如果相应的TRISC 位被配置为输出，将修改在该引脚上驱动输出的值。

注：	载有 LCD 信号的模拟信号线 （即， SEGx 和 VLCDy，其中 x 和 y 分别为段和 LCD 偏置电压标识符）直接与器件引脚相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-3： 初始化 PORTC

```
BCF     STATUS,RP0 ;Bank 0
BCF     STATUS,RP1 ;
CLRF    PORTC      ;Init PORTC
BSF     STATUS,RP0 ;Bank 1
BCF     STATUS,RP1 ;
MOVLW   FFh        ;Set RC<7:0> as inputs
MOVWF   TRISC      ;
BCF     STATUS,RP0 ;Bank 2
BSF     STATUS,RP1 ;
CLRF    LCDCON     ;Disable VLCD<3:1>
                   ;inputs on RC<2:0>
BCF     STATUS,RP0 ;Bank 0
BCF     STATUS,RP1 ;
```

寄存器 3-7： PORTC——PORTC 寄存器 （地址：07h）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0
bit 7							bit 0

bit 7-0 **RC<7:0>**：PORTC I/O 引脚位
1 = 端口引脚电平 >V_{IH}
0 = 端口引脚电平 <V_{IL}

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-8： TRISC——PORTC 三态寄存器 （地址：87h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
bit 7							bit 0

bit 7-0 **TRISC<7:0>**：PORTC 三态控制位
1 = PORTC 引脚被配置为输入 （三态）
0 = PORTC 引脚被配置为输出

注： TRISC<7:6> 在 XT、 HS 和 LP 振荡模式下始终读为 1。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

3.4.1 引脚说明及框图

每个PORTC引脚都与其他功能复用。这里将简要介绍这些引脚及其复用功能。欲知有关各个功能的具体信息，比如LCD或SSP，请参见此数据手册中的相应章节。

3.4.1.1 RC0/VLCD1

图3-14是该引脚的框图。RC0/VLCD1引脚可以被配置为以下功能之一：

- 通用I/O
- LCD偏置电压的模拟输入

3.4.1.2 RC1/VLCD2

图3-15是该引脚的框图。RC1/VLCD2引脚可以被配置为以下功能之一：

- 通用I/O
- LCD偏置电压的模拟输入

3.4.1.3 RC2/VLCD3

图3-16是该引脚的框图。RC2/VLCD3引脚可以被配置为以下功能之一：

- 通用I/O
- LCD偏置电压的模拟输入

图3-14： RC0/VLCD1框图

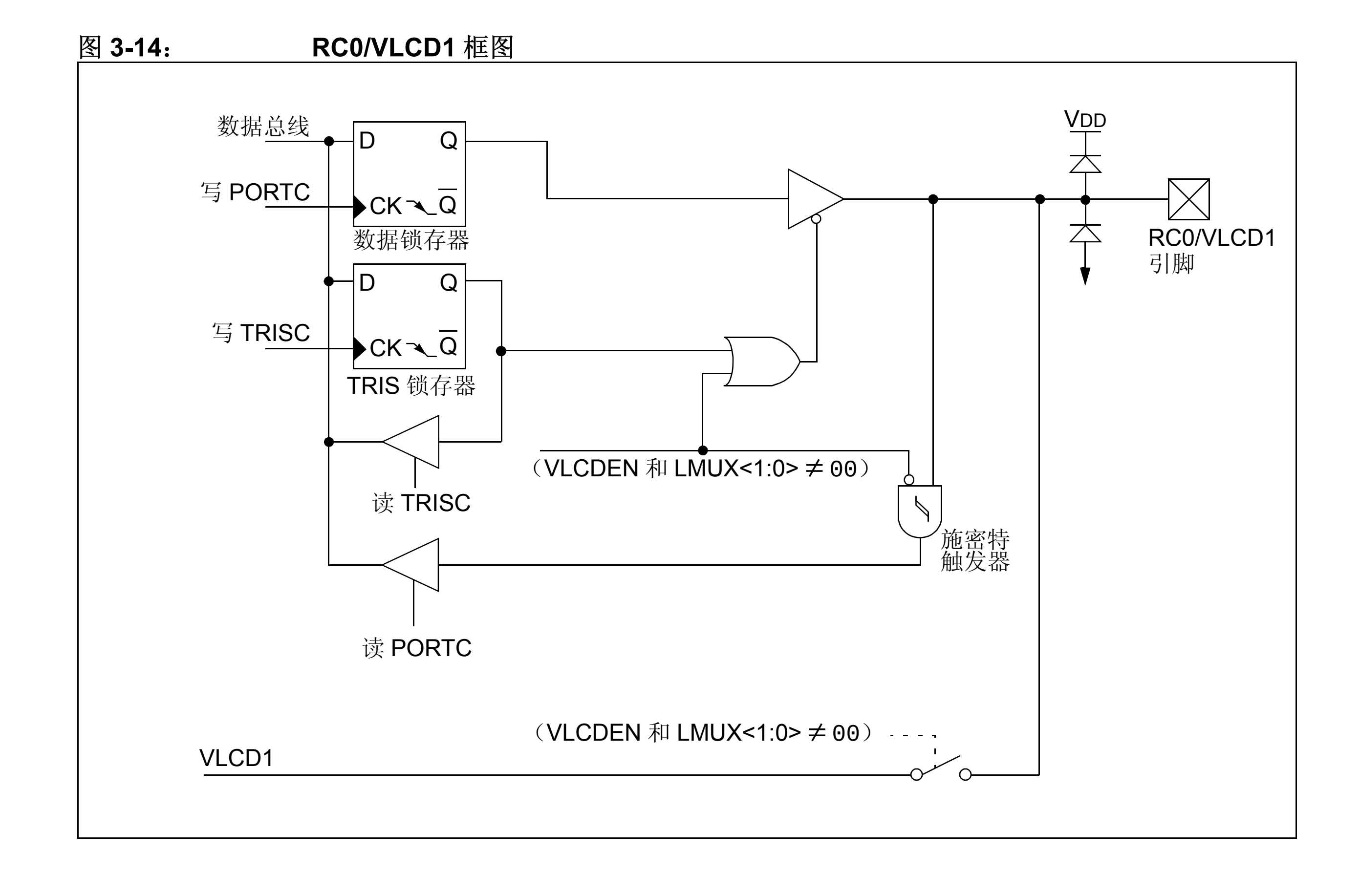


图 3-15： RC1/VLCD2 框图

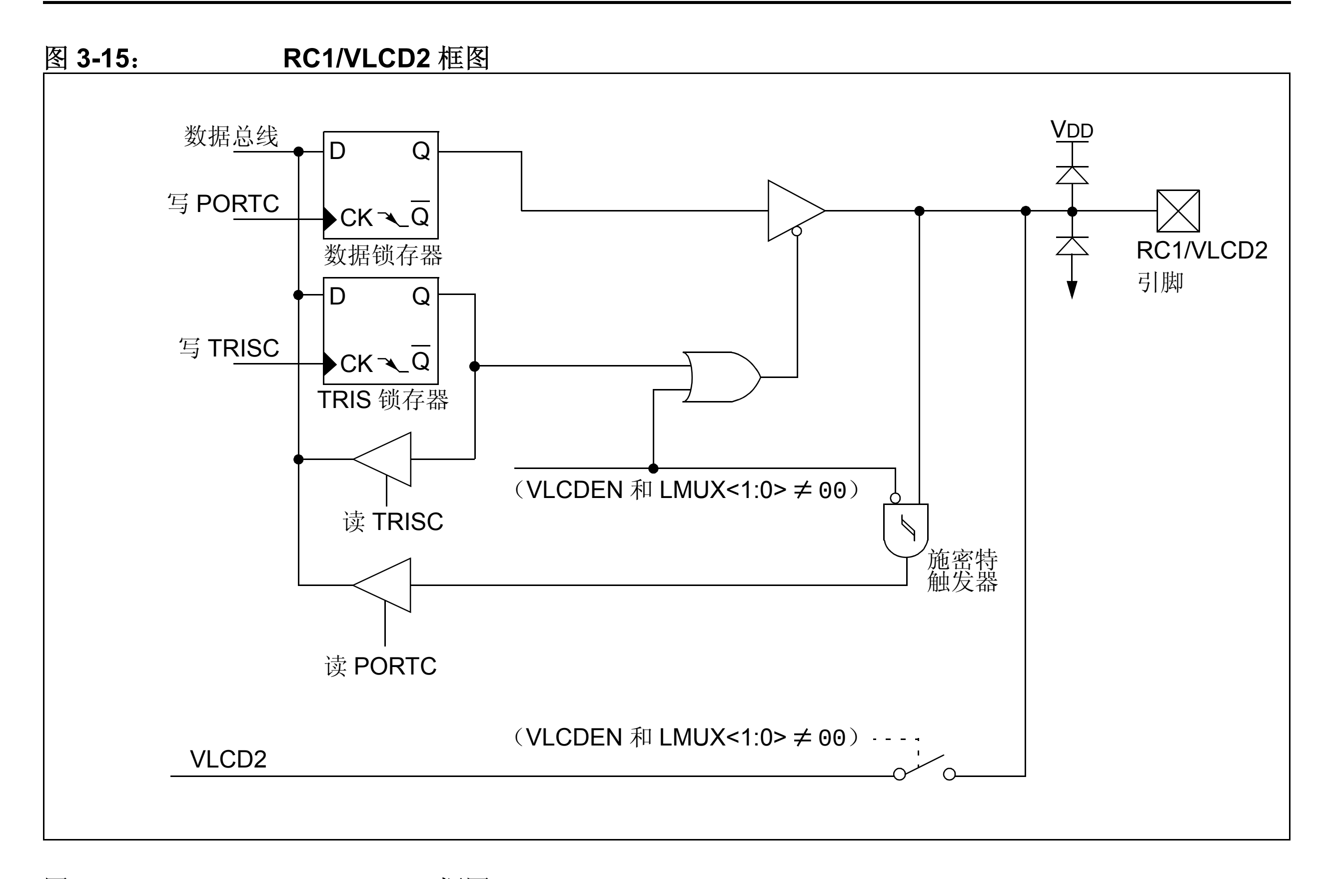
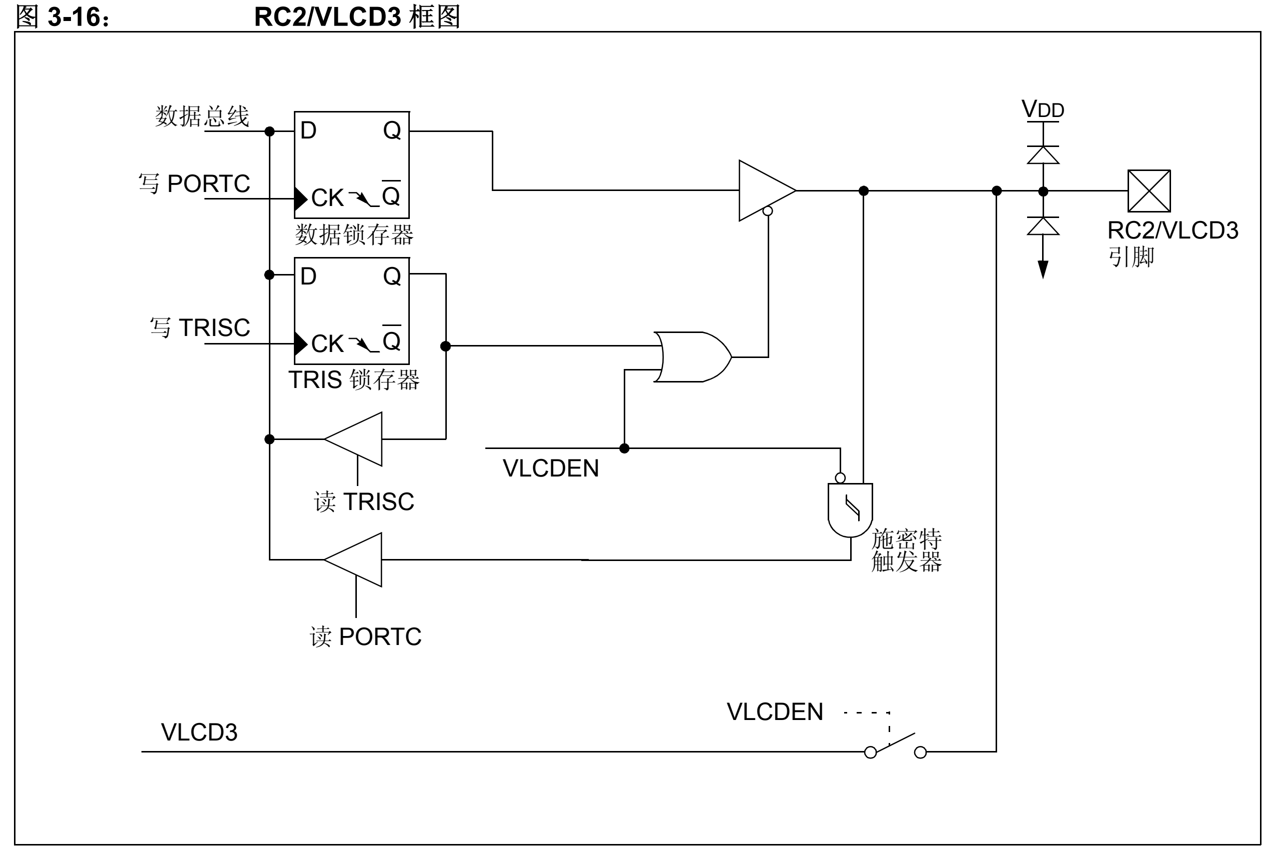


图 3-16： RC2/VLCD3 框图

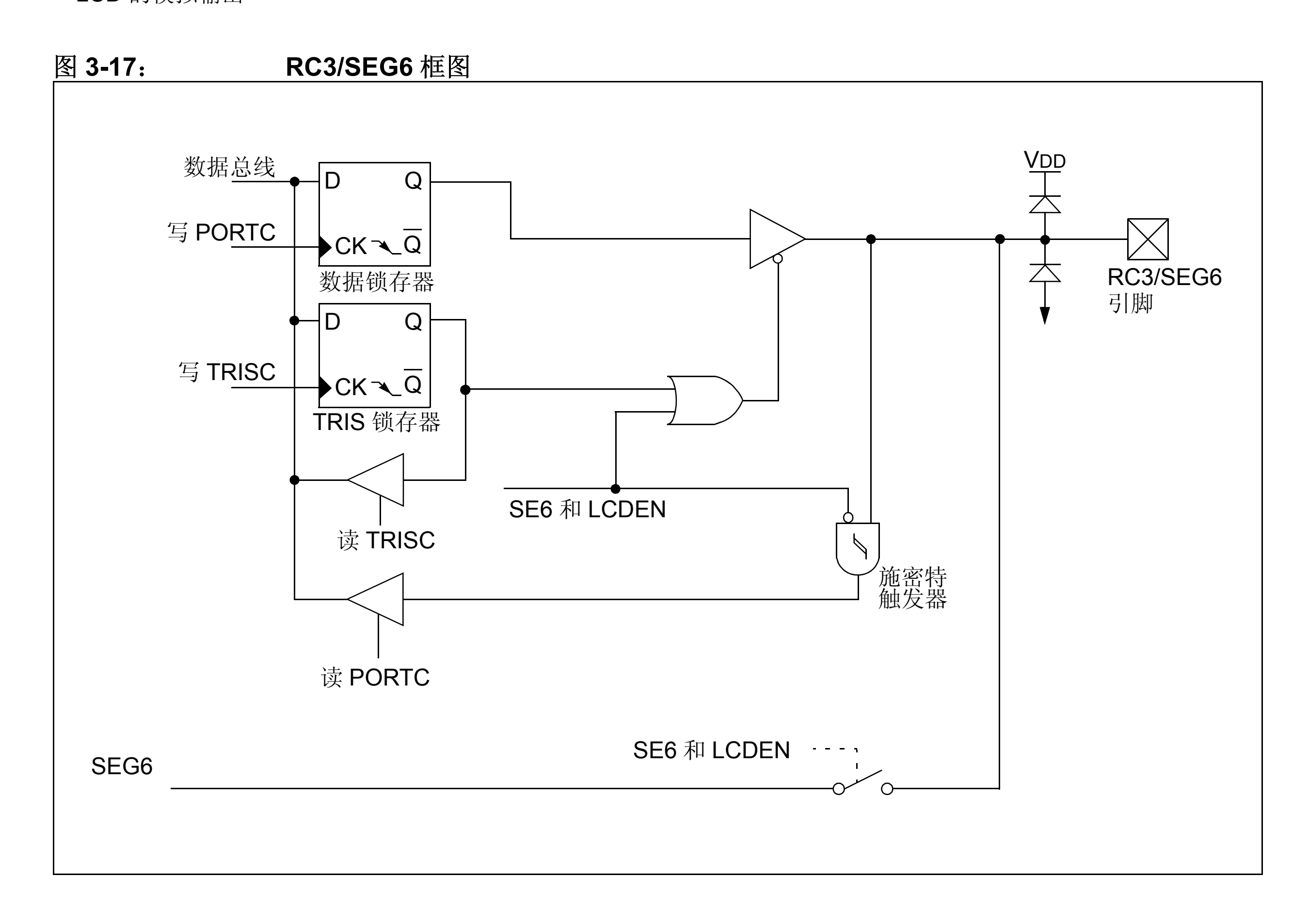


3.4.1.4 RC3/SEG6

图 3-17 是该引脚的框图。 RC3/SEG6 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-17： RC3/SEG6 框图



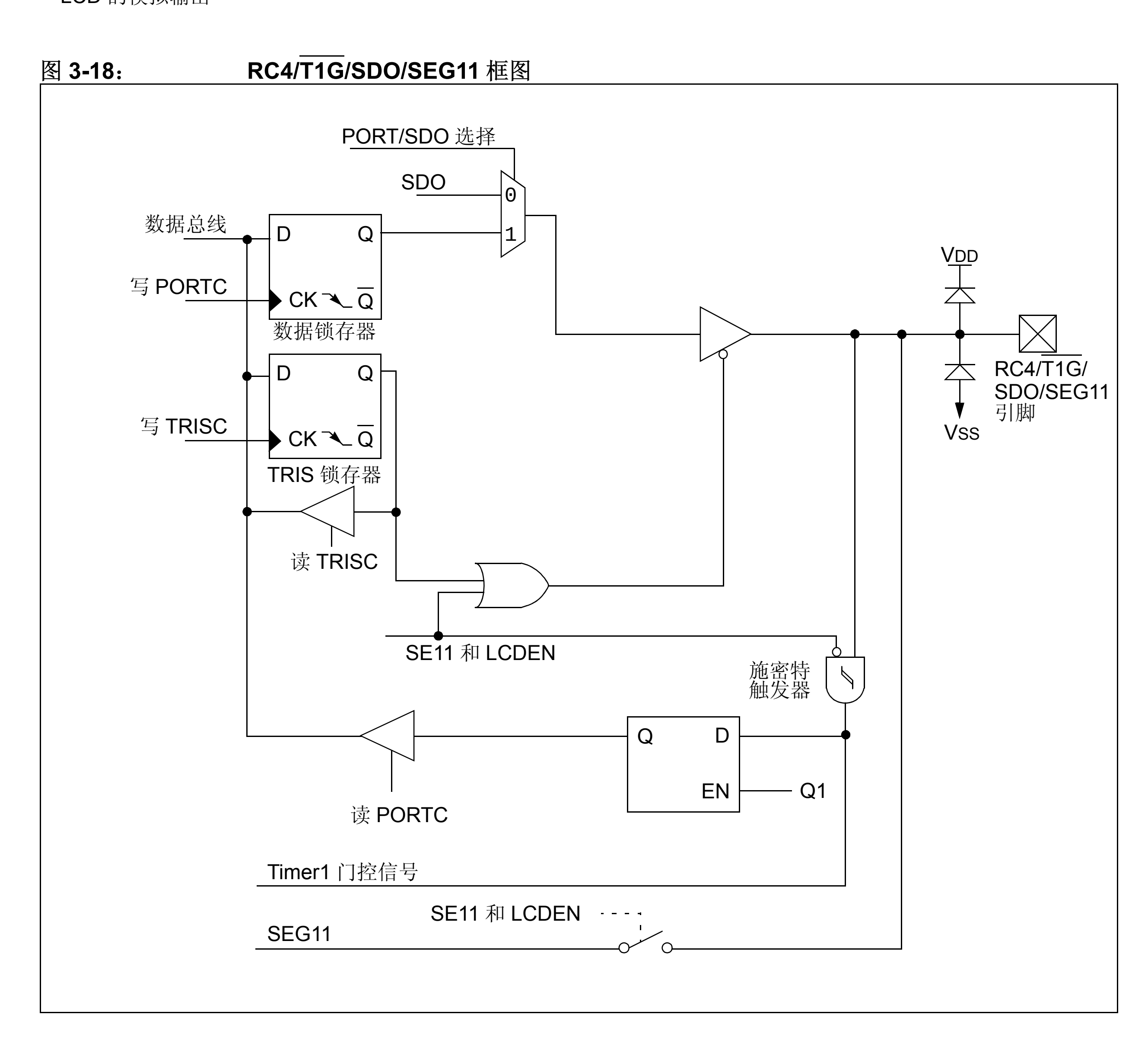
 初稿

3.4.1.5 RC4/T1G/SDO/SEG11

图 3-18 是该引脚的框图。RC4//T1G/SDO/SEG11 引脚可以被配置为以下功能之一：

- 通用 I/O
- TMR1 的门控信号输入
- 串行数据输出
- LCD 的模拟输出

图 3-18： RC4/T1G/SDO/SEG11 框图

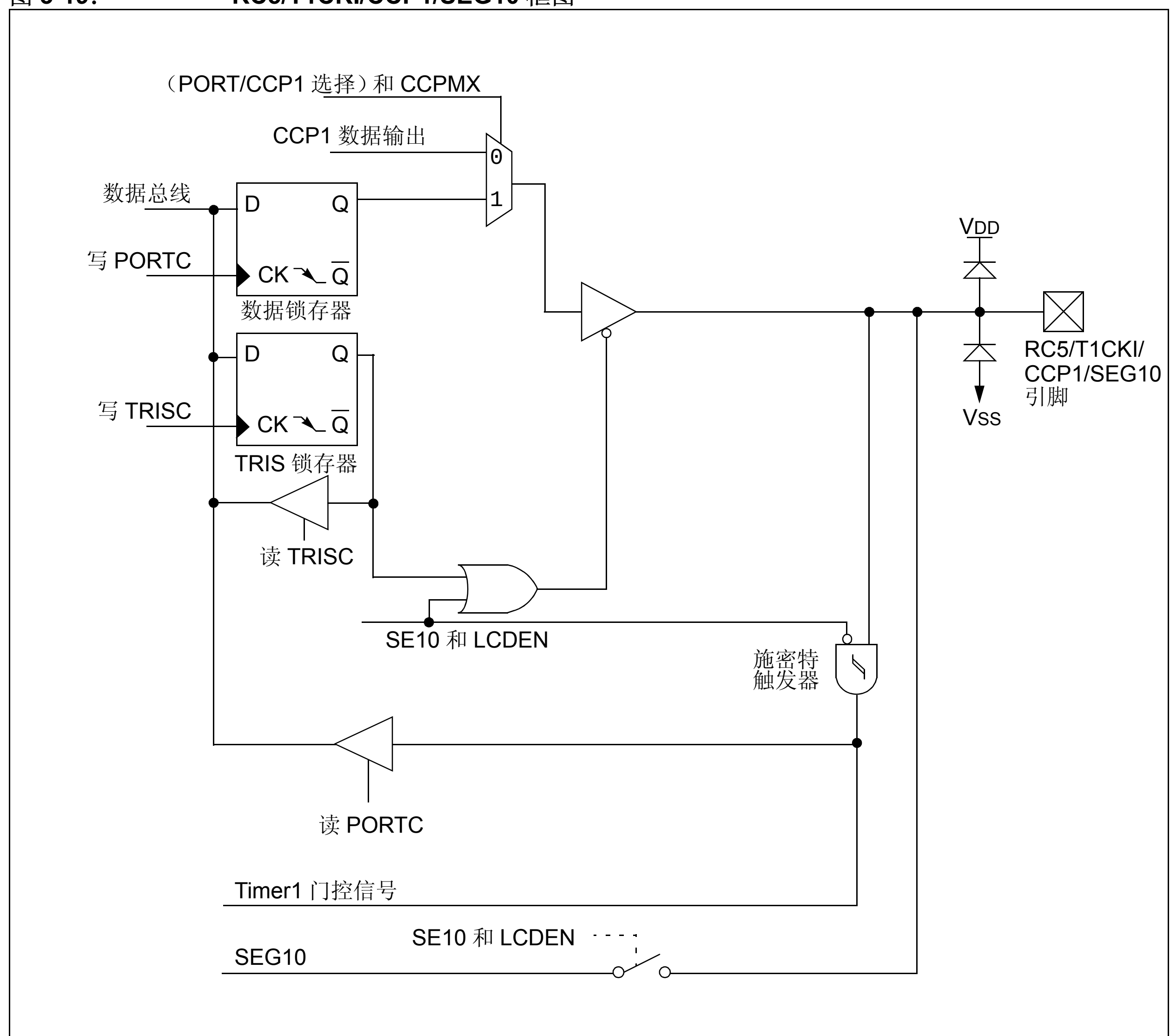


3.4.1.6 RC5/T1CKI/CCP1/SEG10

图 3-19 是该引脚的框图。RC5/T1CKI/CCP1/SEG10 引脚可以被配置为以下功能之一：

- 通用 I/O
- TMR1 的时钟输入
- 捕捉输入、比较输出或 PWM 输出
- LCD 的模拟输出

图 3-19： RC5/T1CKI/CCP1/SEG10 框图



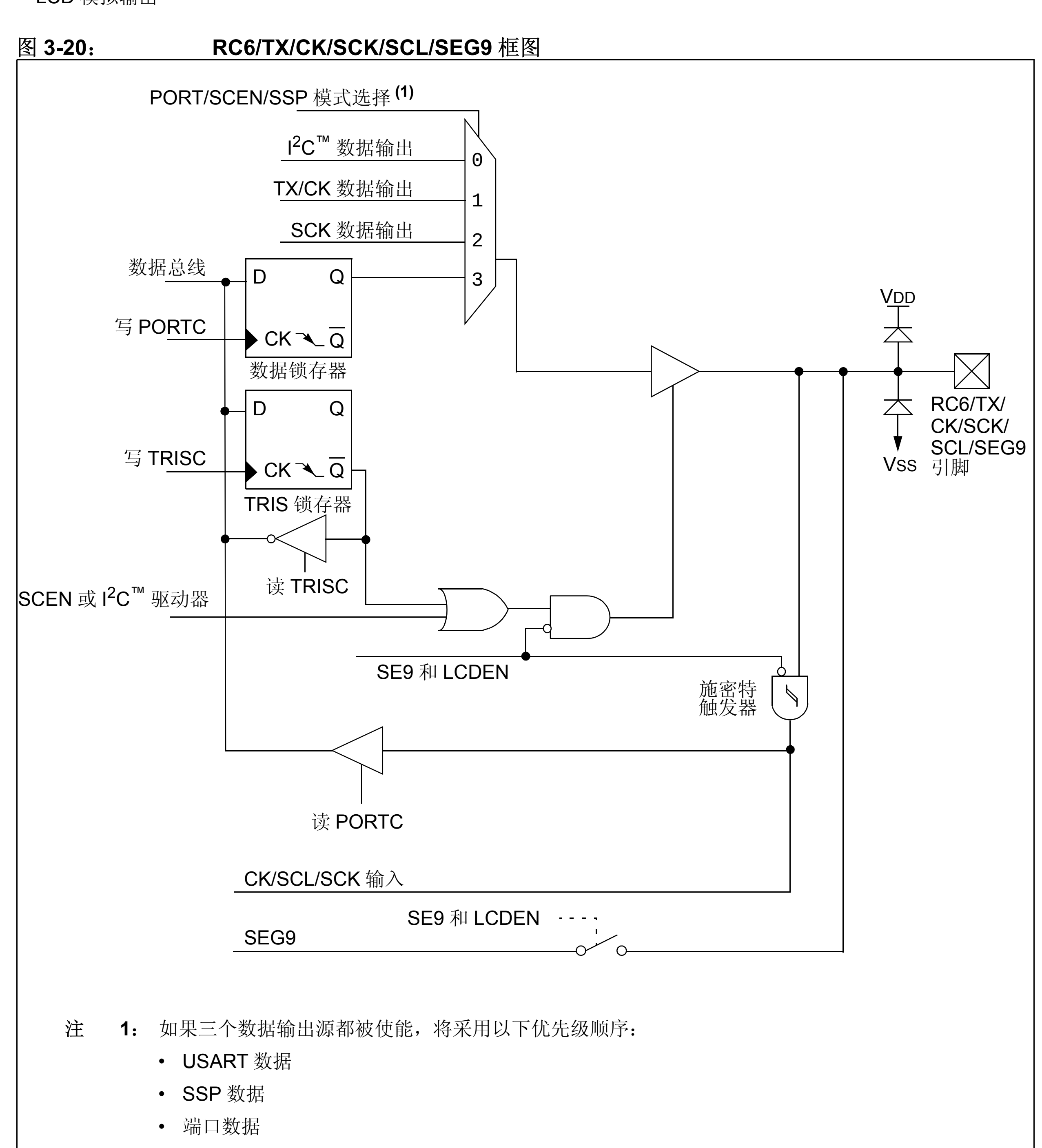
 初稿

3.4.1.7 RC6/TX/CK/SCK/SCL/SEG9

图 3-20 是该引脚的框图。RC6/TX/CK/SCK/SCL/SEG9 引脚可以被配置为以下功能之一：

- 通用 I/O
- 异步串行输出
- 同步时钟 I/O
- SPI 时钟 I/O
- I²C 数据 I/O
- LCD 模拟输出

图 3-20： RC6/TX/CK/SCK/SCL/SEG9 框图



注 1： 如果三个数据输出源都被使能，将采用以下优先级顺序：
- USART 数据
- SSP 数据
- 端口数据

3.4.1.8 RC7/RX/DT/SDI/SDA/SEG8

图 3-21 是该引脚的框图。RC7/RX/DT/SDI/SDA/SEG8 引脚可以被配置为以下功能之一：

- 通用 I/O
- 异步串行输入
- 同步串行数据 I/O
- SPI 数据 I/O
- I²C 数据 I/O
- LCD 的模拟输出

图 3-21： RC7/RX/DT/SDI/SDA/SEG8 框图



注 1： 如果同时使能了 SSP 和 USART 输出， USART 数据输出的优先级高于 SSP 数据输出。SSP 和 USART 数据输出的优先级均高于端口数据输出。

 初稿

表 3-3： 与 PORTC 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
87h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
11Ch	LCDSE0[1]	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
11Dh	LCDSE1[1]	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTC 不使用阴影单元。

注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。

3.5 PORTD 和 TRISD 寄存器

PORTD 是一个带有施密特触发输入缓冲器的 8 位端口。各引脚都可以被单独配置为输入或输出。

只有 PIC16F946 器件可以使用 PORTD。

> 注： 载有 LCD 信号的模拟信号线（即， SEGx 和 COMy，其中 x 和 y 分别是段和公共端标识符）直接与器件引脚相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-4： 初始化 PORTD

```
BCF     STATUS,RP0 ;Bank 0
BCF     STATUS,RP1 ;
CLRF    PORTD      ;Init PORTD
BSF     STATUS,RP0 ;Bank 1
BCF     STATUS,RP1 ;
MOVLW   FFh        ;Set RD<7:0> as inputs
MOVWF   TRISD      ;
BCF     STATUS,RP0 ;Bank 0
BCF     STATUS,RP1 ;
```

寄存器 3-9： PORTD——PORTD 寄存器 （地址：08h）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0

bit 7 bit 0

bit 7-0 **RD<7:0>**：PORTD I/O 引脚位
1 = 端口引脚电平 >V_{IH}
0 = 端口引脚电平 <V_{IL}

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-10： TRISD——PORTD 三态寄存器 （地址：88h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0

bit 7 bit 0

bit 7-0 **TRISD<7:0>**：PORTD 三态控制位
1 = PORTD 引脚被配置为输入 （三态）
0 = PORTD 引脚被配置为输出

> 注： TRISD<7:6> 在 XT、 HS 和 LP 振荡模式下始终读为 1。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

3.5.1 引脚说明及框图

每个PORTD引脚都与其他功能复用。这里将简要介绍这些引脚及其复用用功能。欲知有关各个功能的具体信息，比如比较器或 A/D 转换器，请参见此数据手册中的相应章节。

3.5.1.1 RD0/COM3

图 3-22 是该引脚的框图。RD0/COM3 引脚可以被配置为以下功能：

- 通用 I/O
- 比较器 1 的模拟输入

3.5.1.2 RD1

图 3-23 是该引脚的框图。 RD1 引脚可以被配置为以下功能：

- 通用 I/O

3.5.1.3 RD2/CCP2

图 3-24 是该引脚的框图。 RD2/CCP2 引脚可以被配置为以下功能：

- 通用 I/O
- 捕捉输入、比较输出或 PWM 输出

3.5.1.4 RD3/SEG16

图 3-25 是该引脚的框图。RD3/SEG16 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.5.1.5 RD4/SEG17

图 3-25 是该引脚的框图。RD4/SEG17 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.5.1.6 RD5/SEG18

图 3-25 是该引脚的框图。RD5/SEG18 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.5.1.7 RD6/SEG19

图 3-25 是该引脚的框图。RD6/SEG19 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.5.1.8 RD7/SEG20

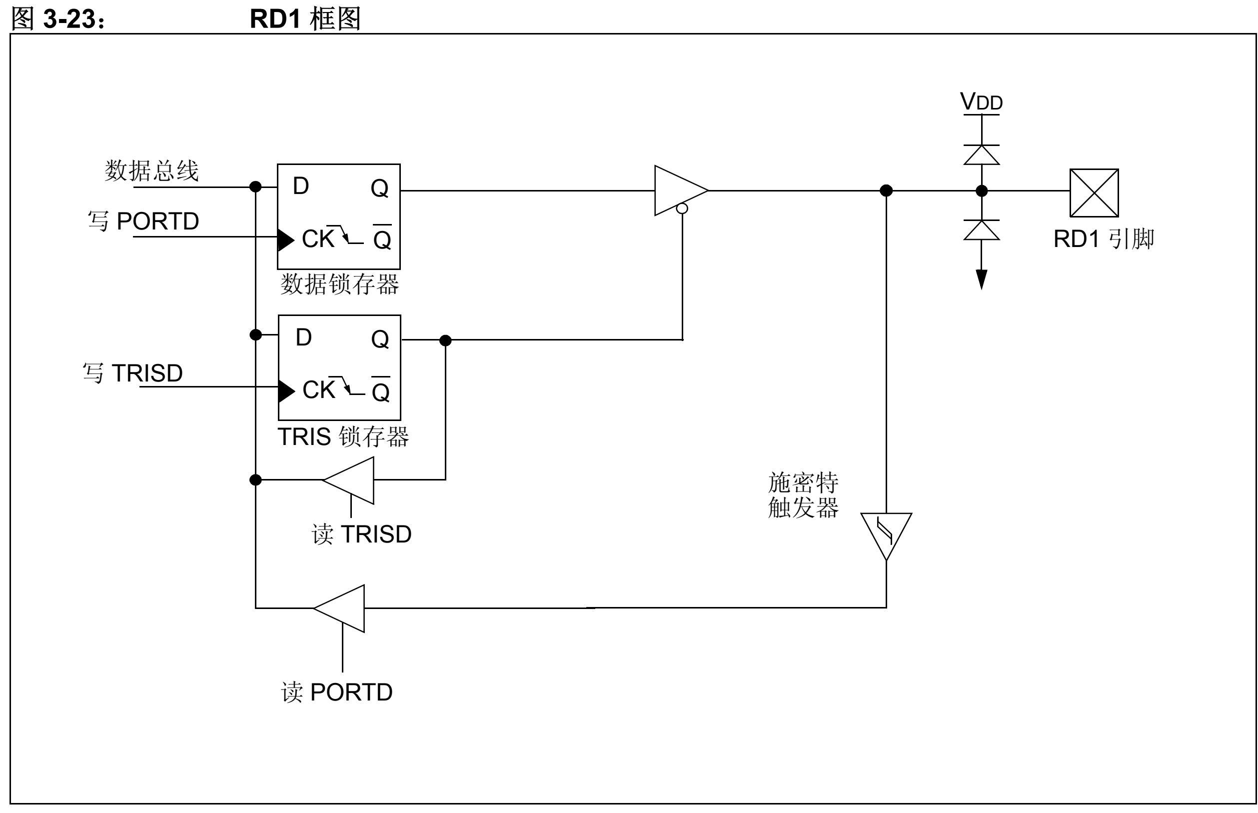
图 3-25 是该引脚的框图。RD7/SEG20 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

图 3-22： RD0/COM3 框图

VDD
数据总线
写 PORTD
D
Q
CK
Q
数据锁存器
D
Q
写 TRISD
CK
Q
TRIS 锁存器
读 TRISD
LCDEN 和 LMUX<1:0> = 11
施密特
触发器
RD0/COM3
引脚
读 PORTD
COM3
LCDEN 和
LMUX<1:0> = 11

图 3-23： RD1 框图



 初稿

图 3-24： RD2/CCP2 框图

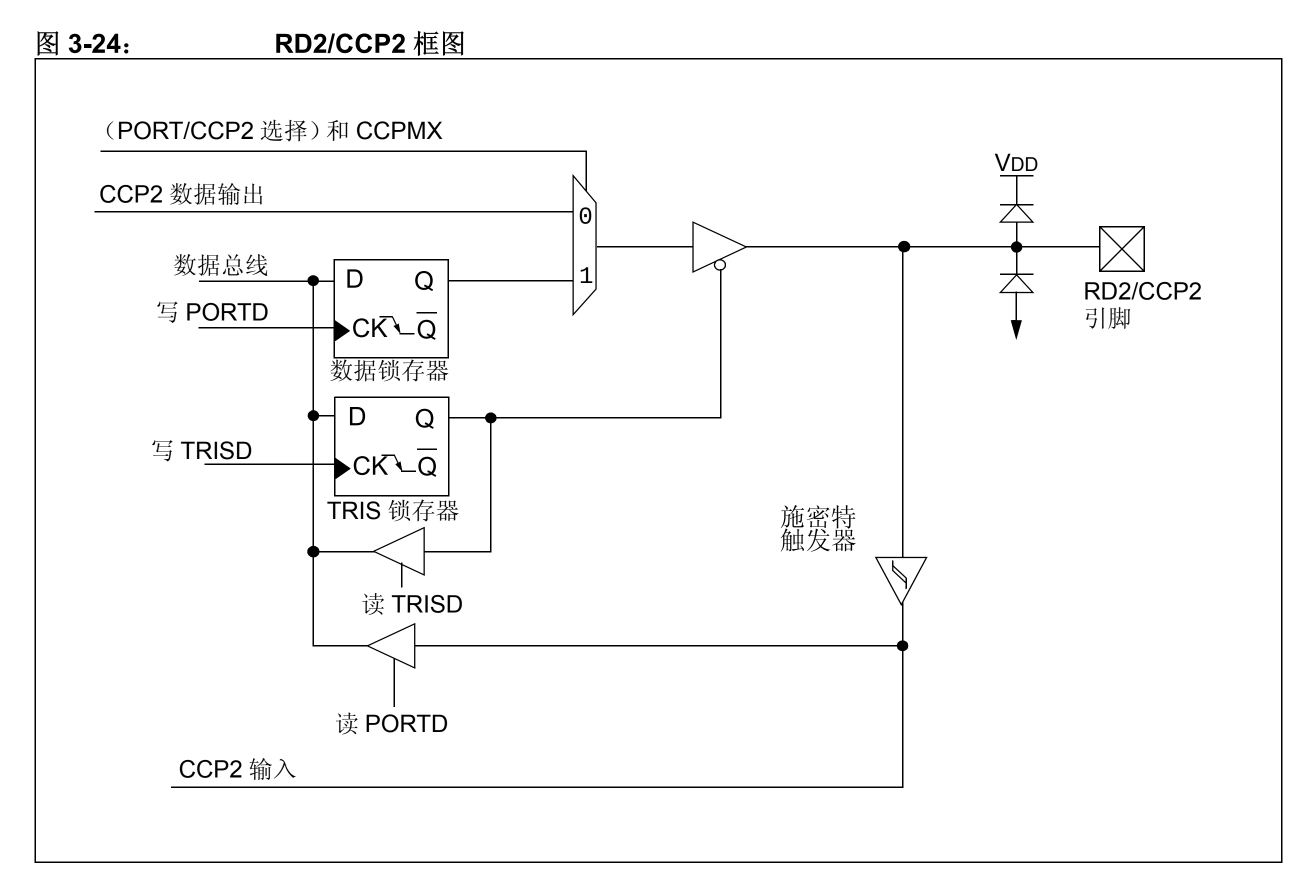


图 3-25： RD<7:3> 框图

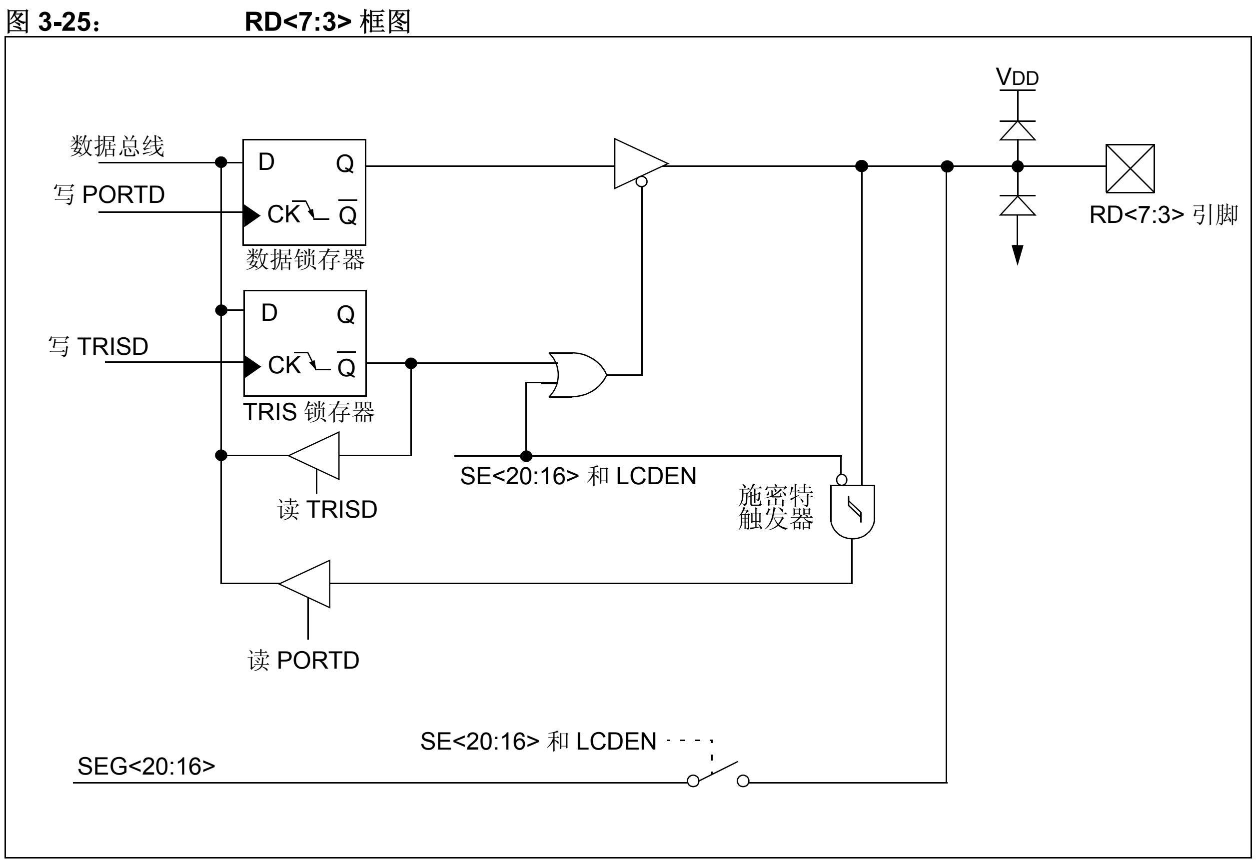


表 3-4： 与 PORTD 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
08h	PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
1Dh[2]	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
88h	TRISD	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	1111 1111	1111 1111
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
11Eh	LCDSE2[1]	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTD 不使用阴影单元。
注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。

3.6 PORTE 和 TRISE 寄存器

PORTE 是一个带有施密特触发输入缓冲器的4 位端口。RE<7:0> 可以被单独配置为输入或输出。如果配置字寄存器 （寄存器 16-1）中的 MCLRE 位为 0，则 RE3 只能用作输入引脚。

> 注： 载有 LCD 信号的模拟信号线（即，SEGx，其中 x 是段标识符）与器件引脚直接相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-5： 初始化 PORTE

```
BCF     STATUS,RP0     ;Bank 0
BCF     STATUS,RP1     ;
CLRF    PORTE          ;Init PORTE
BSF     STATUS,RP0     ;Bank 1
BCF     STATUS,RP1     ;
MOVLW   0Fh            ;Set RE<3:0> as inputs
MOVWF   TRISE          ;
CLRF    ANSEL          ;Make RE<2:0> as I/O’s
BCF     STATUS,RP0     ;Bank 0
BCF     STATUS,RP1     ;
```

寄存器 3-11： PORTE——PORTE 寄存器 （地址：09h）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RE7	RE6	RE5	RE4	RE3	RE2	RE1	RE0
bit 7							bit 0

bit 7-0 **RE<7:0>**：PORTE I/O 引脚位
1 = 端口引脚电平 >V_{IH}
0 = 端口引脚电平 <V_{IL}

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-12： TRISE——PORTE 三态寄存器 （地址：89h）

R/W-1	R/W-1	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
TRISE7	TRISE6	TRISE5	TRISE4	TRISE3	TRISE2	TRISE1	TRISE0
bit 7							bit 0

bit 7-4 **TRISE<7:4>**：数据方向位
bit 3 **TRISE3**：数据方向位。RE3 始终为输入，所以该位始终读为 1
bit 2-0 **TRISE<2:0>**：数据方向位

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

3.6.1 引脚说明和框图

每个 PORTE 引脚都与其他功能复用。这里将简要介绍这些引脚及其复用功能。欲知有关各个功能的具体信息，如比较器或 A/D 转换器，请参见此数据手册中的相应章节。

3.6.1.1 RE0/AN5/SEG21

图 3-26 是该引脚的框图。RE0/AN5/SEG21 引脚可以被配置为以下功能：

- 通用 I/O
- A/D 转换器的模拟输入
- LCD 的模拟输出

3.6.1.2 RE1/AN6/SEG22

图 3-26 是该引脚的框图。RE1/AN6/SEG22 引脚可以被配置为以下功能：

- 通用 I/O
- A/D 转换器的模拟输入
- LCD 的模拟输出

3.6.1.3 RE2/AN7/SEG23

图 3-26 是该引脚的框图。RE2/AN7/SEG23 引脚可以被配置为以下功能：

- 通用 I/O
- A/D 转换器的模拟输入
- LCD 的模拟输出

3.6.1.4 RE3/$\overline{\text{MCLR}}$/VPP

图 3-27 是该引脚的框图。 RE3/$\overline{\text{MCLR}}$/VPP 引脚可以被配置为以下功能：

- 仅数字输入
- 带弱上拉的主复位
- 编程参考电压输入

3.6.1.5 RE4/SEG24

图 3-26 是该引脚的框图。RE4/SEG24 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.6.1.6 RE5/SEG25

图 3-26 是该引脚的框图。RE5/SEG25 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.6.1.7 RE6/SEG26

图 3-26 是该引脚的框图。RE6/SEG26 引脚可以被配置为以下功能：

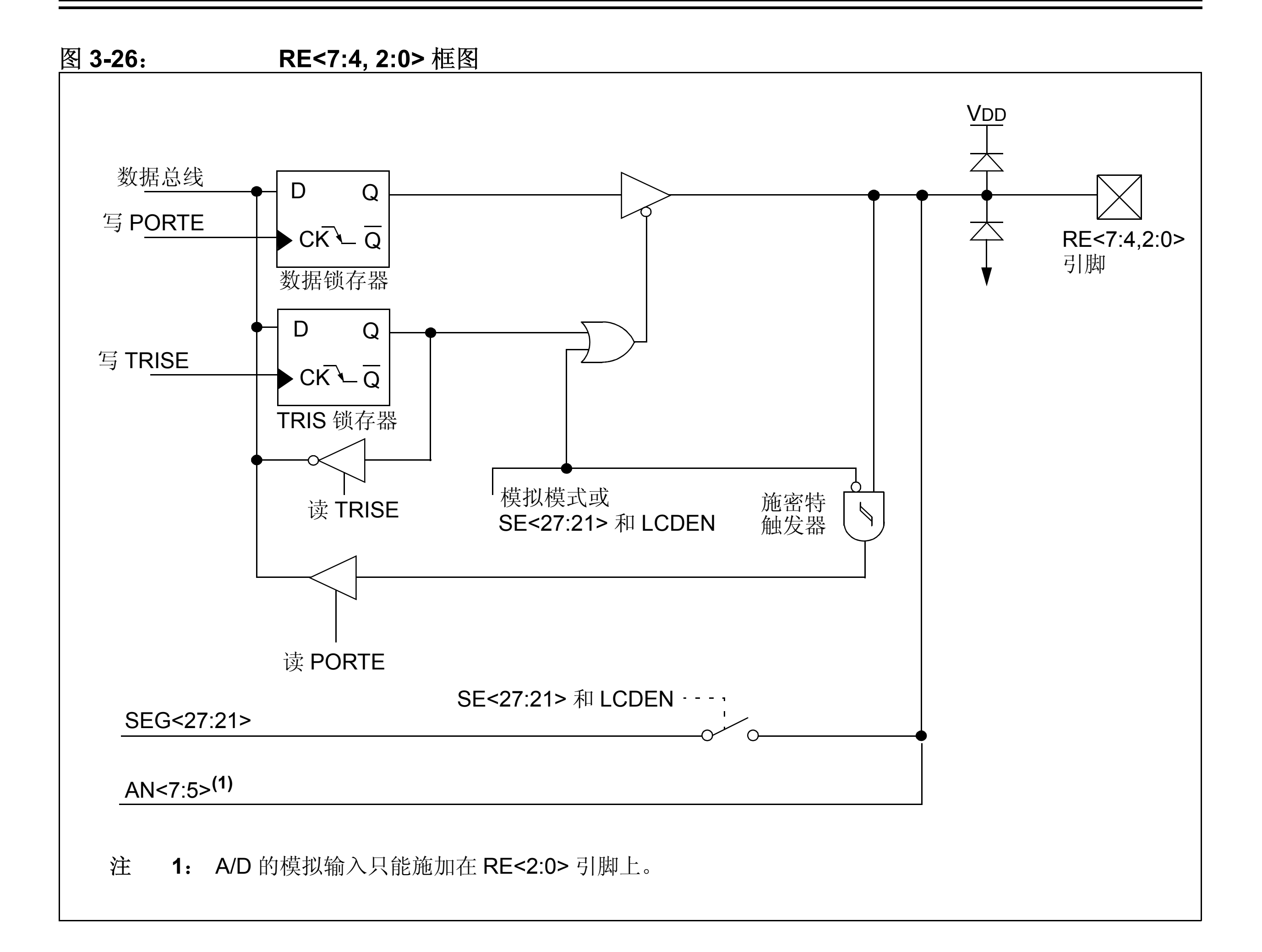
- 通用 I/O
- LCD 的模拟输出

3.6.1.8 RE7/SEG27

图 3-26 是该引脚的框图。RE7/SEG27 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

图 3-26： RE<7:4, 2:0> 框图



注 1： A/D 的模拟输入只能施加在 RE<2:0> 引脚上。

图 3-27： RE3/MCLR/VPP 框图

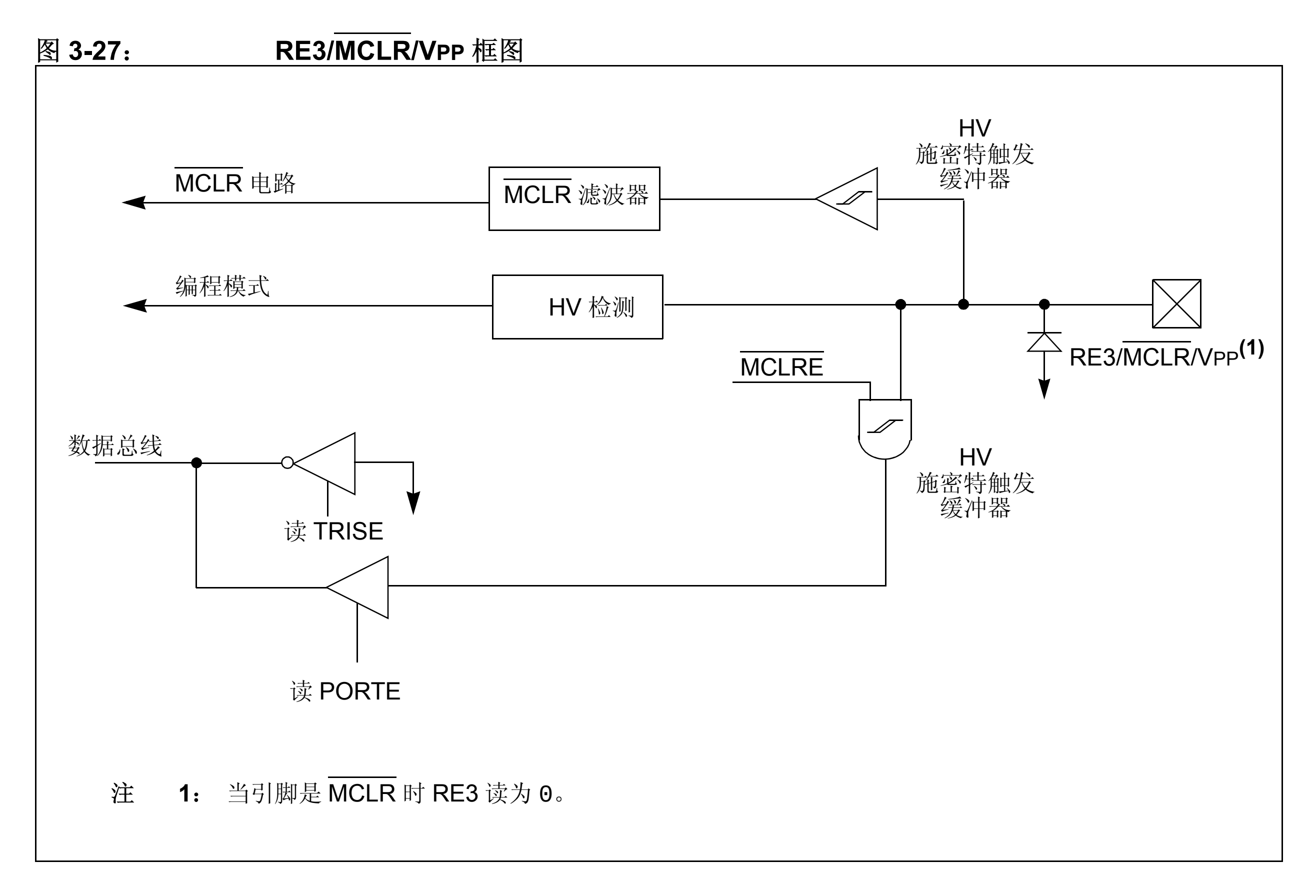


表 3-5： 与 PORTE 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
09h	PORTE	RE7	R6	RE5	RE4	RE3	RE2	RE1	RE0	xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
89h	TRISE	TRISE7	TRISE6	TRISE5	TRISE4	TRISE3(2)	TRISE2	TRISE1	TRISE0	1111 1111	1111 1111
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
11Eh	LCDSE2(1)	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu
19Ch	LCDSE3(1)	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTE 不使用阴影单元。
注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。
2： 只读位； TRISE 始终为 1。

3.7 PORTF 和 TRISF 寄存器

PORTF 是一个带施密特触发输入缓冲器的 8 位端口。RF<7:0> 可以根据端口方向位的状态单独被配置为输入或输出。端口位还与 LCD 段功能复用。

> 注： 载有 LCD 信号的模拟信号线（即，SEGx，其中 x 是段标识符）与器件引脚直接相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-6： 初始化 PORTF

```
BCF     STATUS,RP0      ;Bank 3
BCF     STATUS,RP1      ;
CLRF    PORTF           ;Init PORTF
BSF     STATUS,RP0      ;Bank 1
BCF     STATUS,RP1      ;
MOVLW   0Fh             ;Set RF<3:0> as inputs
MOVWF   TRISF           ;
CLRF    ANSEL           ;Make RF<2:0> as I/O's
BCF     STATUS,RP0      ;Bank 0
BCF     STATUS,RP1      ;
```

寄存器 3-13： PORTF——PORTF 寄存器 （地址：188h）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RF7	RF6	RF5	RF4	RF3	RF2	RF1	RF0
bit 7							bit 0

bit 7-0 **RF<7:0>**：PORTF I/O 引脚位
1 = 端口引脚电平 >V_{IH}
0 = 端口引脚电平 <V_{IL}

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-14： TRISF——PORTF 三态寄存器 （地址：185h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISF7	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0
bit 7							bit 0

bit 7-0 **TRISF<7:0>**：数据方向位

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

3.7.1 引脚说明和框图

每个 PORTF 引脚都与其他功能复用。这里将简要介绍这些引脚及其复用功能。欲知有关各个功能的具体信息，请参见此数据手册中的相应章节。

3.7.1.1 RF0/SEG32

图 3-28 是该引脚的框图。RF0/SEG32 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.2 RF1/SEG33

图 3-28 是该引脚的框图。RF1/SEG33 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.3 RF2/SEG34

图 3-28 是该引脚的框图。 RF2/SEG342 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.4 RF3/SEG35

图 3-28 是该引脚的框图。RF3/SEG35 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.5 RF4/SEG28

图 3-28 是该引脚的框图。RF4/SEG28 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.6 RF5/SEG29

图 3-28 是该引脚的框图。RF5/SEG29 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.7 RF6/SEG30

图 3-28 是该引脚的框图。RF6/SEG30 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.7.1.8 RF7/SEG31

图 3-28 是该引脚的框图。RF7/SEG31 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

图 3-28： RF<7:0> 框图

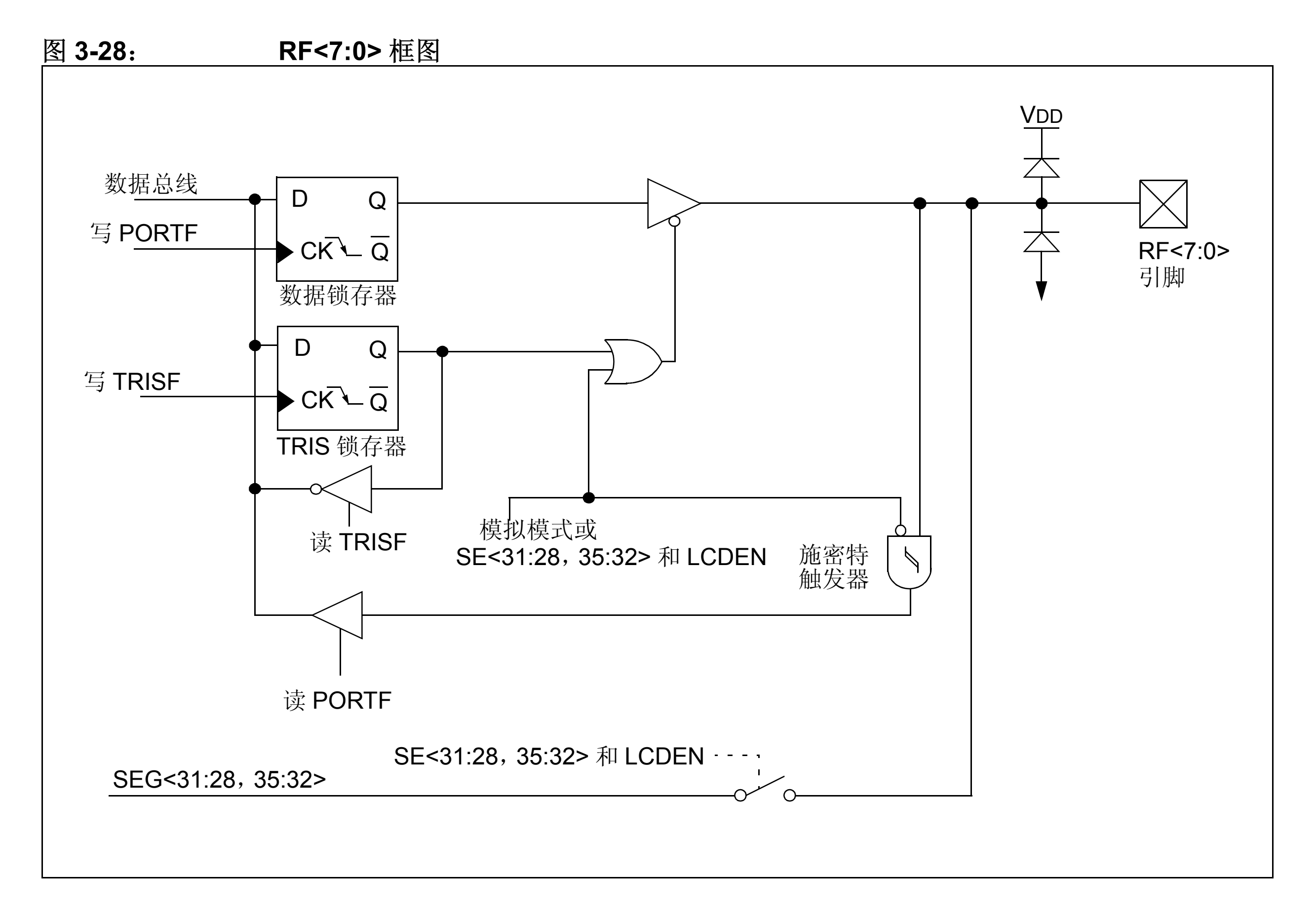


表 3-6： 与 PORTF 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
185h	TRISF	TRISF7	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0	1111 1111	1111 1111
188h	PORTF	RF7	RF6	RF5	RF4	RF3	RF2	RF1	RF0	xxxx xxxx	uuuu uuuu
19Ch	LCDSE3(1)	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	uuuu uuuu
19Dh	LCDSE4(1)	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTF 不使用阴影单元。
注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。

3.8 PORTG 和 TRISG 寄存器

PORTG是一个带有施密特触发输入缓冲器的8位端口。RG<5:0> 可以根据端口方向位的状态被单独配置为输入或输出。端口位还与 LCD 段功能复用。

> **注：** 载有 LCD 信号的模拟信号线（即，SEGx，其中 x 是段标识符）与器件引脚直接相连。这些信号从 LCD 模块输出并且有可能处于三态，这由 LCD 模块的配置决定。

例 3-7： 初始化 PORTG

```
BCF     STATUS,RP0     ;Bank 3
BCF     STATUS,RP1     ;
CLRF    PORTG          ;Init PORTG
BSF     STATUS,RP0     ;Bank 1
BCF     STATUS,RP1     ;
MOVLW   0Fh            ;Set RG<3:0> as inputs
MOVWF   TRISG          ;
CLRF    ANSEL          ;Make RG<2:0> as I/O's
BCF     STATUS,RP0     ;Bank 0
BCF     STATUS,RP1     ;
```

寄存器 3-15： PORTG——PORTG 寄存器 （地址：189h）

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	RG5	RG4	RG3	RG2	RG1	RG0
bit 7							bit 0

bit 7-6 未用：读为 0

bit 5-0 **RG<5:0>**：PORTG I/O 引脚位
1 = 端口引脚电平 >V_{IH}
0 = 端口引脚电平 <V_{IL}

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 3-16： TRISG——PORTG 三态寄存器 （地址：187h）

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	TRISG5	TRISG4	TRISG3	TRISG2	TRISG1	TRISG0
bit 7							bit 0

bit 7-6 未用：读为 0

bit 5-0 **TRISG<5:0>**：数据方向位

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

3.8.1 引脚说明和框图

每个 PORTG 引脚都与其他功能复用。这里将简要介绍这些引脚及其复用功能。欲知有关各个功能的具体信息，请参见此数据手册中的相应章节。

3.8.1.1 RG0/SEG36

图 3-29 是该引脚的框图。RG0/SEG36 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.8.1.2 RG1/SEG37

图 3-29 是该引脚的框图。RG1/SEG37 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.8.1.3 RG2/SEG38

图 3-29 是该引脚的框图。RG2/SEG38 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.8.1.4 RG3/SEG39

图 3-29 是该引脚的框图。RG3/SEG39 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.8.1.5 RG4/SEG40

图 3-29 是该引脚的框图。RG4/SEG40 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

3.8.1.6 RG5/SEG41

图 3-29 是该引脚的框图。RG5/SEG41 引脚可以被配置为以下功能：

- 通用 I/O
- LCD 的模拟输出

图 3-29： RG<5:0> 的框图

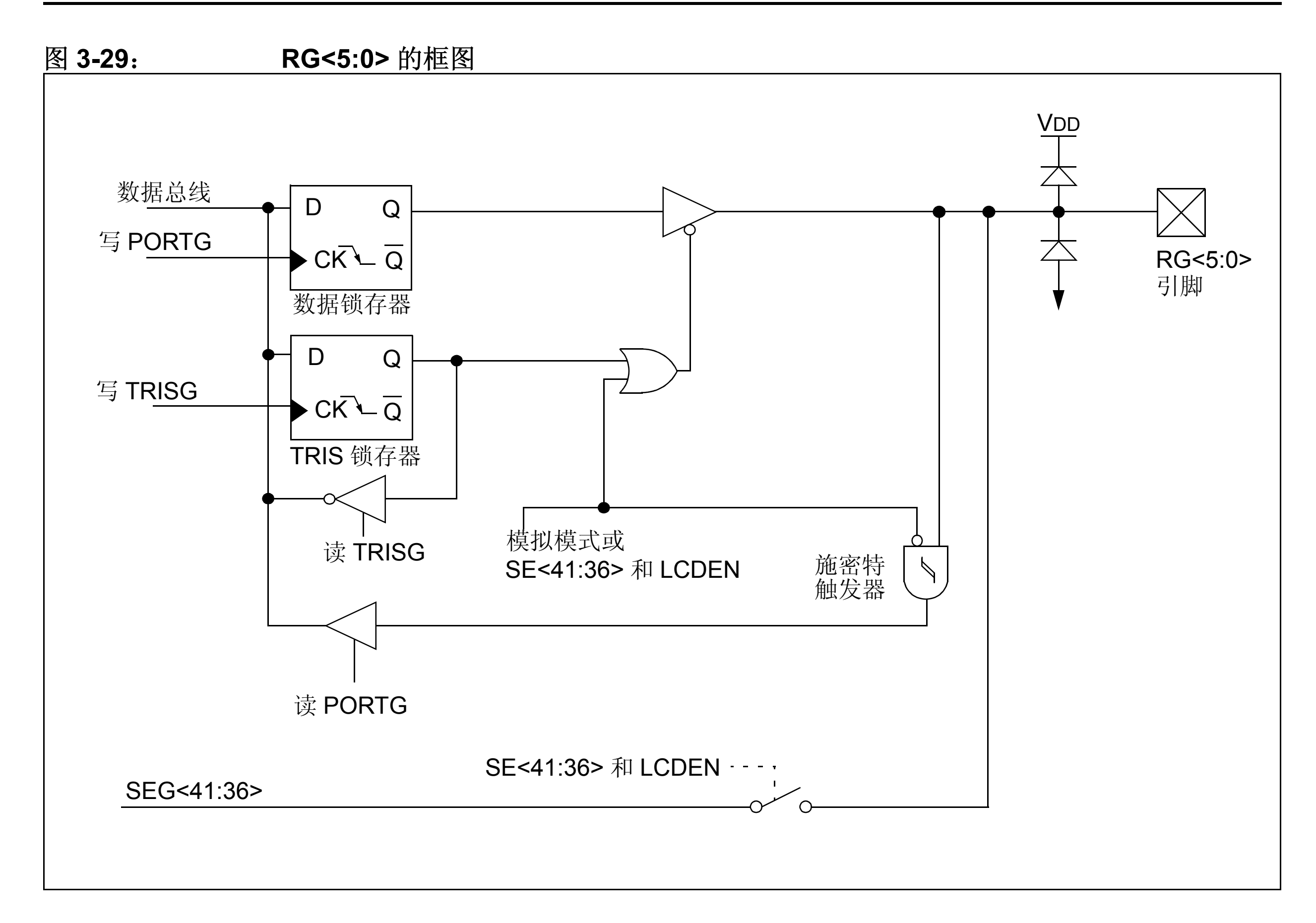


表 3-7： 与 PORTG 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON	0000 0000	0000 0000
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
187h	TRISG	—	—	TRISG5	TRISG4	TRISG3	TRISG2	TRISG1	TRISG0	--11 1111	--11 1111
189h	PORTG	—	—	RG5	RG4	RG3	RG2	RG1	RG0	--xx xxxx	--uu uuuu
19Dh	LCDSE4[1]	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	uuuu uuuu
19Eh	LCDSE5[1]	—	—	—	—	—	—	SE41	SE40	---- --00	---- --uu

图注： x = 未知， u = 不变， - = 未用单元 （读为 0）。 PORTG 不使用阴影单元。
注 1： 此寄存器只能通过上电复位或欠压复位初始化，发生其他复位时均不变。

4.0 时钟源

4.1 综述

PIC16F946 具有大量的时钟源和选择特性，使之能得到广泛应用，同时能优化性能，降低功耗。图 4-1 给出了 PIC16F946 时钟源的框图。

可使用外部振荡器配置时钟源，可选用的振荡器有石英晶振谐振器、陶瓷谐振器和阻容 （RC）振荡电路。此外，还可以使用两个内部振荡器中的一个配置系统时钟源，并可通过软件选择时钟速率。其他时钟特性包括：

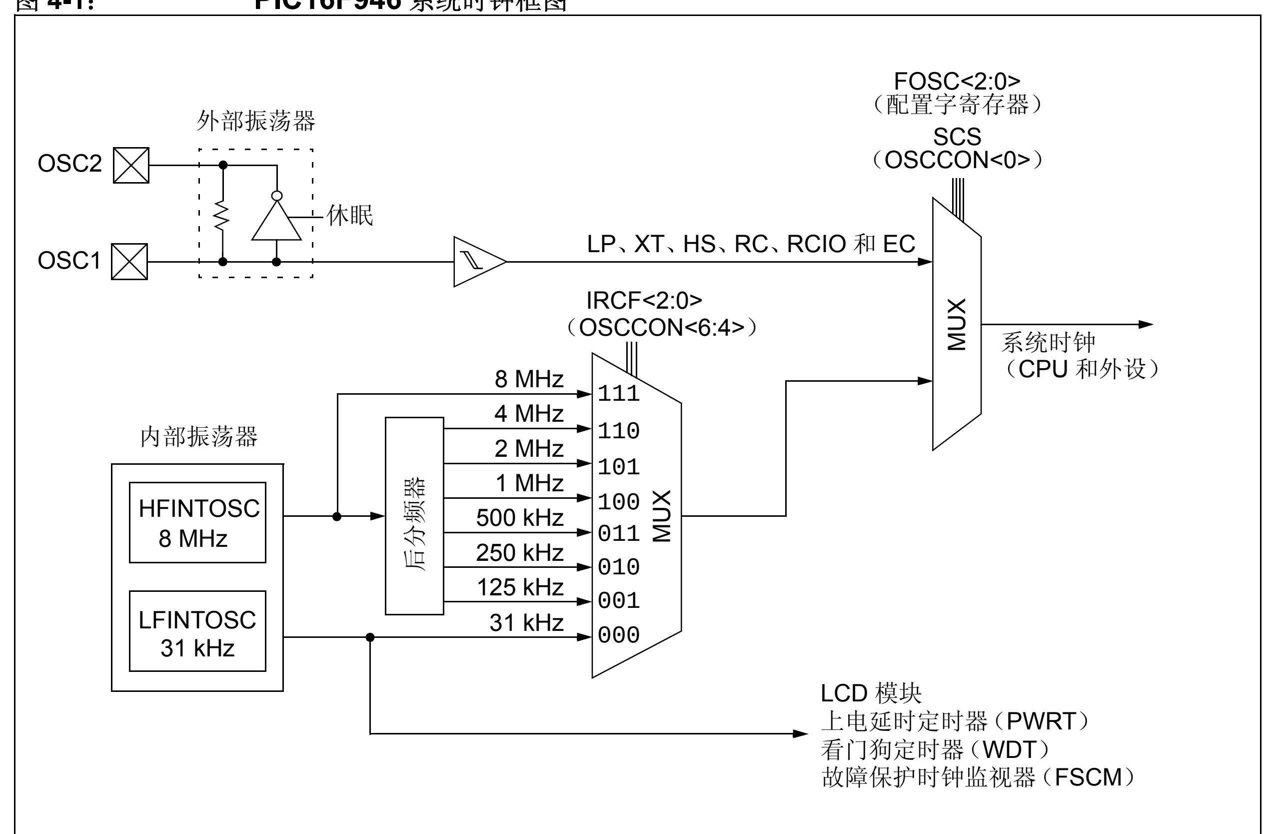
- 通过软件选择外部或内部系统时钟源。
- 双速时钟启动模式将外部时钟起振和代码执行之间的延时缩短到最小。
- 故障保护时钟监视器 （Fail-Safe Clock Montior，FSCM）专用于检测外部时钟源 （LP、 XT、 HS、EC 或 RC 模式）的故障，并使系统时钟切换到内部振荡器。

PIC16F946 可配置在以下一种时钟模式下工作。

1. EC——外部时钟， RA6 用作 I/O 引脚。
2. LP——低增益晶振或陶瓷谐振器振荡模式。
3. XT——中等增益晶振或陶瓷谐振器振荡模式。
4. HS——高增益晶振或陶瓷谐振器振荡模式。
5. RC——外部阻容振荡器（RC），通过 RA6 引脚输出频率为 Fosc/4 的时钟信号。
6. RCIO——外部阻容振荡器，RA6 用作 I/O 引脚。
7. INTOSC——内部振荡器，通过 RA6 输出频率为 Fosc/4 的时钟信号， RA7 用作 I/O 引脚。
8. INTOSCIO——内部振荡器，RA6 和 RA7 均用作 I/O 引脚。

由配置字寄存器中的 FOSC<2:0> 位配置时钟源模式（见第 **16.0** 节“**CPU 的特性**”）。内部时钟可以由两个振荡器产生。 HFINTOSC 是高频已校准的振荡器。LFINTOSC 是低频未校准的振荡器。

图 **4-1**： **PIC16F946** 系统时钟框图



寄存器 4-1： OSCCON——振荡器控制寄存器 （地址：8Fh）

U-0	R/W-1	R/W-1	R/W-0	R-q	R-0	R-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS[1]	HTS	LTS	SCS
bit 7							bit 0

bit 7 未用：读为 0

bit 6-4 **IRCF<2:0>**：内部振荡器频率选择位
000 = 31 kHz
001 = 125 kHz
010 = 250 kHz
011 = 500 kHz
100 = 1 MHz
101 = 2 MHz
110 = 4 MHz
111 = 8 MHz

bit 3 **OSTS**：振荡器起振超时状态位 [1]
1 = 器件使用由 FOSC<2:0> 定义的外部系统时钟
0 = 器件使用内部系统时钟 （HFINTOSC 或 LFINTOSC）

bit 2 **HTS**：HFINTOSC （高频——8 MHz 至 125 kHz）稳定位
1 = HFINTOSC 稳定
0 = HFINTOSC 不稳定

bit 1 **LTS**：LFINTOSC （低频——31 kHz）稳定位
1 = LFINTOSC 稳定
0 = LFINTOSC 不稳定

bit 0 **SCS**：系统时钟选择位
1 = 内部振荡器用作系统时钟
0 = 使用由 FOSC<2:0> 定义的时钟源作为系统时钟

注 1：器件上电时， OSTS 位的值取决于器件配置字寄存器 （CONFIG）的值。在以下条件成立时，器件上电复位 （POR）或任何自动时钟切换都将使 OSTS 位的值为 0。自动时钟切换可能由双速启动或故障保护时钟监视引起。以下条件成立时，
OSTS = 0：
FOSC<2:0> = 000 （LP）或 001 （XT）或 010 （HS）
且
IESO = 1 或 FSCM = 1
（如果使能 FSCM，将自动使能 IESO）
如果任何上述条件未满足，在器件上电复位时，OSTS 位的值为 1。请参见**第 4.6 节 “双速时钟启动模式”**和**第 4.7 节 “故障保护时钟监视器”**了解更多详细信息。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知
q = 取值视情况而定			

4.2 时钟源模式

时钟源模式可以划分为外部和内部两类。

- 外部时钟模式使用外部电路作为时钟源。如振荡器模块 （EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、 XT 和 HS 模式）以及阻容 （RC 模式）振荡电路。
- PIC16F946 内部含有时钟源。 PIC16F946 具有两个内部振荡器：8 MHz 高频内部振荡器（HFINTOSC）和 31 kHz 低频内部振荡器（LFINTOSC）。

可以通过系统时钟选择位（SCS）选择外部或内部时钟源作为系统时钟 （见第 **4.5** 节 **"时钟切换"**）。

4.3 外部时钟模式

4.3.1 振荡器起振定时器 （OST）

如果将 PIC16F946 配置为 LP、XT 或 HS 模式，在上电复位 （POR） 、上电延时定时器 （PWRT）超时 （如果配置的话）或从休眠模式唤醒后，振荡器起振定时器（OST）计数 1024 个 OSC1 引脚上的振荡。在计数期间，程序计数器不会递增，程序暂停执行。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡电路已经启动，并且为 PIC16F946 提供稳定的系统时钟。当切换时钟源时，需要一段延时才能使新时钟稳定下来。表 4-1 给出了这些振荡器延时。

4.3.1.1 特殊情况

当器件进入休眠状态且下列条件为真时，则出现特殊情况：

- 选 LP 作为主振荡器的时钟模式。
- T1OSCEN = `1` （使能 Timer1 振荡器）。
- SCS = `0` （由 FOSC<2:0> 指定振荡器模式）。
- OSTS = `1` （器件依靠主系统时钟运行）。

在这种情况下，在从休眠模式唤醒时，不需要 OST，因为在休眠期间 Timer1 将继续运行，并使用同一个 LP 振荡电路作为器件的时钟源。对于这些器件，当 LCD 模块在休眠模式下运行时，通常会出现这种情况。

在使用 OSCTUNE 寄存器调节 FINTOSC 频率的应用中，频率不可能立即稳定。在这种情况下，频率可能会逐渐地调整为新值。频率改变所需的时间少于 `8` 个时基周期。

注：	当启动 OST 时，由于 WDOG 纹波计数器被 OST 用来执行振荡器延时计数，因此 WDOG 被保持在复位状态。当 OST 超时后， WDOG 将开始计数 （如果使能）。

表 4-1 给出了启动振荡器延时的示例。

要缩短外部振荡器起振和代码执行之间的延时，可以选择双速时钟启动模式 （见第 **4.6** 节 **"双速时钟启动模式"**）。

表 4-1： 振荡器延时示例

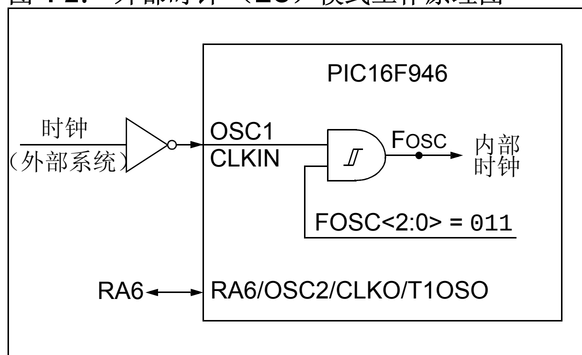
系统时钟源	频率	切换前的状态	振荡器延时 （TOST）	备注
LFIOSC	31 kHz	休眠模式	10 µs 内部延时	在从休眠模式唤醒或上电复位以后，会调用一段内部延时，使得在开始执行程序之前，存储器偏置电压达到稳定。
HFIOSC	125 kHz-8 MHz	休眠模式	10 µs 内部延时	在从休眠模式唤醒或上电复位以后，会调用一段内部延时，使得在开始执行程序之前，存储器偏置电压达到稳定。
XT 或 HS	4-20 MHz	INTOSC 或休眠模式	1024 个时钟周期	在从 INTOSC 切换到其他时钟源时，OST 必须计数 1024 个时钟周期。
LP	32 kHz	INTOSC 或休眠模式	1024 个时钟周期	在从 INTOSC 切换到其他时钟源时，OST 必须计数 1024 个时钟周期。特殊情况请参见**第 4.3.1.1 节 "特殊情况"**。
使能了 T1OSC 的 LP	32 kHz	休眠模式	10 µs 内部延时	在从休眠模式唤醒以后，会调用一段内部延时，使得在开始执行程序之前，存储基准时钟达到稳定。关于该特殊情况的详细信息，请参见**第 4.3.1.1 节 "特殊情况"**。
EC 和 RC	0-20 MHz	休眠模式	10 µs 内部延时	在从休眠模式唤醒或上电复位以后，会调用一段内部延时，使得在开始执行程序之前，存储器偏置电压达到稳定。
EC 和 RC	0-20 MHz	LFIOSC	10 µs 内部延时	在从 LFIOSC 或上电复位以后，会调用一段内部延时，使得在开始执行程序之前，存储器偏置电压达到稳定。

4.3.2 EC 模式

外部时钟（EC）模式将外部产生的逻辑电平作为系统时钟源。当工作在该模式下时，外部时钟源与 OSC1 引脚相连，RA6 则作为通用 I/O 引脚使用。图 4-2 给出了 EC 模式的引脚连接方式。

当选择 EC 模式时，振荡器起振定时器（OST）被禁止。因此，在上电复位（POR）或从休眠模式唤醒后，不会有延时。由于 PIC16F946 设计是全静态的，因此停止外部时钟输入会暂停器件工作并保持所有数据的完整性。外部时钟重新起振之后，器件将恢复原来的工作，如同没有暂停一样。

图 4-2： 外部时钟（EC）模式工作原理图



4.3.3 LP、 XT 和 HS 模式

LP、XT 和 HS 模式支持在 OSC1 和 OSC2 引脚连接石英晶体谐振器或陶瓷谐振器（图 4-3 和图 4-4）。这类模式选择内部反相放大器的低、中等或高增益设置以支持不同谐振器类型和速率。

LP 振荡模式选择内部反相放大器的低增益设置。该模式的电流消耗是这三种模式中最低的。它最适合驱动具有低驱动电平规范的谐振器，如音叉型晶振。

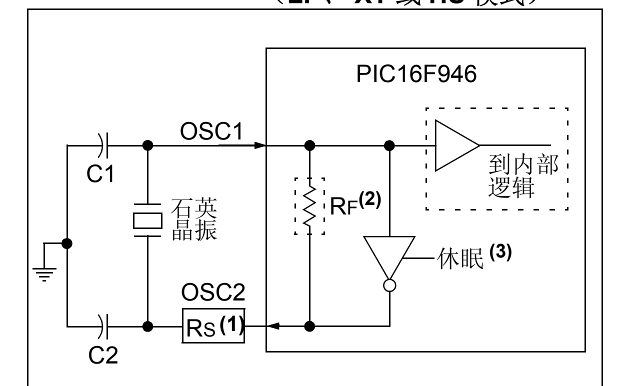
> **注：** 过去，LP 振荡器和 Timer1 振荡器的时钟电路是相互独立的。在该系列器件中，LP 振荡器和 Timer1 振荡器使用同一个振荡电路。当使用配置为 LP 振荡模式且 T1OSCEN = 1 的器件时，每项功能的时钟源均采用同一个振荡电路。

XT 振荡模式选择内部反相放大器的中等增益设置。该模式的电流消耗在这三种模式中处于中等水平。此模式最适合于驱动具有中等驱动电平规范的谐振器，如低频 / 条形切割的石英晶体谐振器。

HS 振荡模式选择内部反相放大器的高增益设置。HS 模式的电流消耗是这三种模式中最高的。此模式最适合于需要高电平驱动的谐振器，如高频 / 条形切割的石英晶体谐振器或陶瓷谐振器。

图 4-3 和图 4-4 分别给出了石英晶体谐振器和陶瓷谐振器的典型电路。

图 4-3： 石英晶振工作原理（**LP**、 **XT** 或 **HS** 模式）

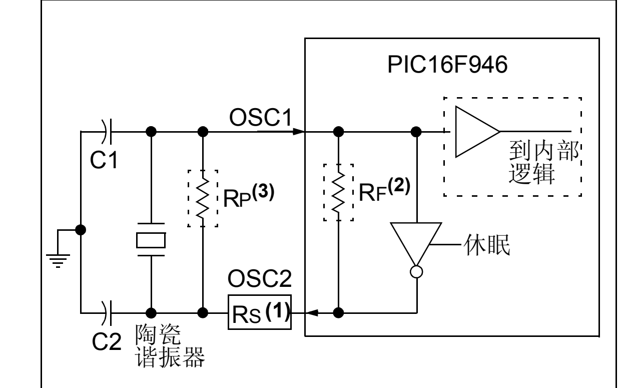


注 **1**：用低电平驱动的石英晶振可能需要一个串联电阻（RS）。

2：RF 的值随选定的振荡模式变化（通常在 2 MΩ 至 10 MΩ 之间）。

3：如果在使能 T1SOC 的情况下使用 LP 模式， LP 振荡器将在休眠模式下继续运行。

图 4-4： 陶瓷谐振器工作原理（**XT** 或 **HS** 模式）



注 **1**：用低电平驱动的陶瓷谐振器可能需要一个串联电阻（RS）。

2：RF 的值随选定的振荡模式变化（通常在 2 MΩ 至 10 MΩ 之间）。

3：为了使陶瓷谐振器正常工作，可能需要一个额外的并联反馈电阻（RP）（典型值为 1 MΩ）。

注 **1**：石英晶振的特性根据其类型、封装和制造工艺而各不相同。用户应当查询厂商提供的数据手册获取技术规范和建议的应用场合。

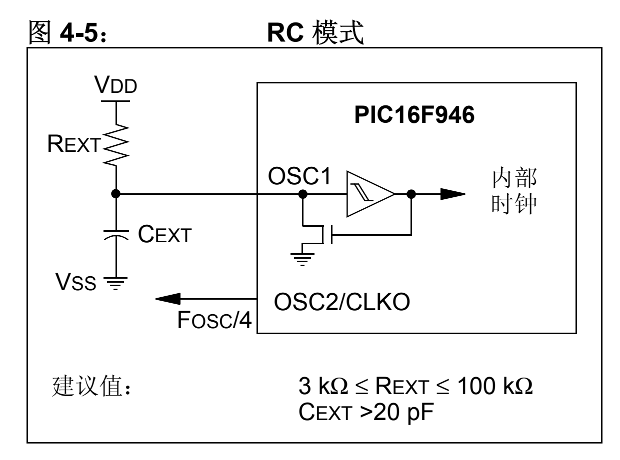
2：请始终在应用规定的 VDD 和温度范围内验证振荡器的性能。

4.3.4 外部 RC 模式

外部阻容（RC）模式支持使用外部 RC 电路。当对时钟精度要求不高时，外部 RC 模式可以让设计人员在选择频率上有最大的灵活性，同时将成本保持最低。外部 RC 模式有两种， RC 和 RCIO。

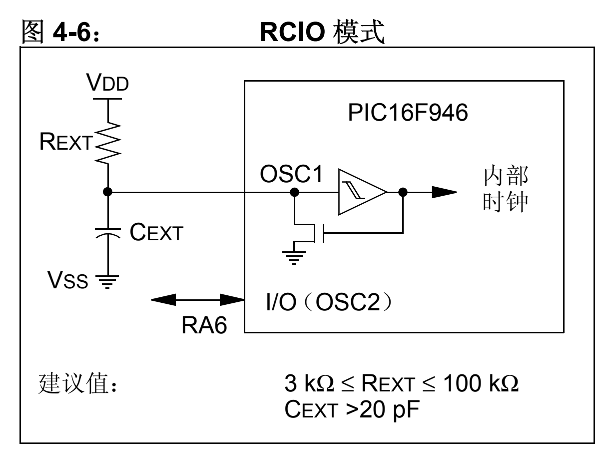
在RC模式下，RC电路与OSC1引脚相连。OSC2/CLKO引脚输出 RC 振荡频率 4 分频的时钟信号。该信号可用来提供外部电路的时钟或满足同步、校准、测试或其他应用的时钟需求。图 4-5 给出了 RC 模式的连接电路。

图 4-5： RC 模式



在 RCIO 模式下， RC 电路与 OSC1 引脚相连。 OSC2 引脚变成了一个额外的通用 I/O 引脚。它成为 PORTA 的第4位（RA4）。图4-6显示了RCIO模式的连接方式。

图 4-6： RCIO 模式



RC 振荡频率是供电电压、电阻（REXT）和电容（CEXT）值以及工作温度的函数。此外，由于正常门限电压的不同，不同器件的振荡频率也各不相同。而且，不同封装类型的引脚间电容差异也会影响振荡频率，特别当 CEXT 值较小时更是如此。用户还需考虑由于所使用的外部 RC 元件的容差所引起的差异。

4.4 内部时钟模式

PIC16F946 具有两个独立的内部振荡器，可以配置或选择它们作为系统时钟源。

1. **HFINTOSC**（高频内部振荡器）在出厂时已经过校准，其工作频率为 8 MHz。用户可通过软件使用 OSCTUNE 寄存器（寄存器 4-2）在 ±12% 的范围内调节 HFINTOSC 的频率。
2. **LFINTOSC**（低频内部振荡器）在出厂时已经过校准，其工作频率为 31 kHz。

可以通过软件使用内部振荡器频率选择位（IRCF）选择系统时钟的速度。

可以通过系统时钟选择位（SCS）选择外部或内部时钟源作为系统时钟（见**第 4.5 节 “时钟切换”**）。

4.4.1 INTOSC 和 INTOSCIO 模式

当使用配置字寄存器（寄存器 16-1）中的振荡器选择位（FOSC）编程器件时， INTOSC 和 INTOSCIO 模式将内部振荡器配置为系统时钟源。

在 **INTOSC** 模式下， OSC1 引脚用作通用 I/O 引脚。OSC2/CLKO 引脚输出频率为选定内部振荡频率 4 分频的时钟信号。可以使用 CLKO 信号为外部电路、同步、校准、测试或其他应用需求提供时钟。

在 **INTOSCIO** 模式下，OSC1 和 OSC2 引脚均用作通用 I/O 引脚。

4.4.2 HFINTOSC

高频内部振荡器（HFINTOSC）是经过厂家校准、工作频率为 8 MHz 的内部时钟源。用户可通过软件使用 OSCTUNE 寄存器（寄存器 4-2）在大约 ±12% 的范围内调节 HFINTOSC 的频率。

HFINTOSC 的输出与后分频器和多路开关相连（见图 4-1）。可以通过软件使用 IRCF 位选择 7 种时钟频率之一（见**第 4.4.4 节 “频率选择位（IRCF）”**）。

通过选择 125 kHz 和 8 MHz（IRCF ≠ 000）之间的任何频率作为系统时钟源（SCS = 1），或当使能双速启动（IESO = 1 且 IRCF ≠ 000）时，均可使能 HFINTOSC。

HF 内部振荡器位（HTS）（OSCCON<2>）表明 HFINTOSC 是否稳定。

4.4.2.1 OSCTUNE 寄存器

HFINTOSC 在出厂前已经过校准，但通过软件写 OSCTUNE 寄存器（寄存器 4-2）可以调节频率值。

OSCTUNE 寄存器的调节范围是 ±12%。其默认值为 0。该值是一个 5 位的 2 的补码（Two's Complement）。由于制造工艺的差异，单调性和频阶是不确定的。

当修改了 OSCTUNE 寄存器时，HFINTOSC 的频率将开始转为新的频率。HFINTOSC 时钟将在 1 ms 之内稳定下来。在频率变化的过程中，代码将继续执行。没有专门的指示表明时钟发生了变化。

OSCTUNE 不会影响 LFINTOSC 的频率。依靠 LFINTOSC 时钟频率工作的功能部件，如上电延时定时器（PWRT）、看门狗定时器（WDT）、故障保护时钟监视器（FSCM）和外设*不会*受到频率变化的影响。

寄存器 4-2： OSCTUNE——振荡器调节寄存器（地址：90h）

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0
bit 7							bit 0

bit 7-5 未用：读为 0

bit 4-0 **TUN<4:0>**：频率调节位

01111 = 最高频率
01110 =
•
•
•
00001 =
00000 = 中等频率。振荡器模块在校准频率下运行。
11111 =
•
•
•
10000 = 最低频率

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

4.4.3 LFINTOSC

低频内部振荡器（LFINTOSC）是未经校准、工作频率大约为 31 KHz 的内部时钟源。

LFINTOSC 的输出连接到后分频器和多路开关（见图 4-1）。可通过软件使用 IRCF 位可选择 31 kHZ（见第 **4.4.4** 节 **"频率选择位（IRCF）"**）。LFINTOSC 的输出也是上电延时定时器（PWRT）、看门狗定时器（WDT）和故障保护时钟监视器（FSCM）的时钟。

通过选择 31 kHZ（IRCF = `000`）作为系统时钟源（SCS = `1`），或使能以下任何一项均可使能 LFINTOSC：

- 双速启动（IESO = `1` 且 IRCF = `000`）
- 上电延时定时器（PWRT）
- 看门狗定时器（WDT）
- 故障保护时钟监视器（FSCM）
- 选作 LCD 模块的时钟源

LF 内部振荡器（LTS）位（OSCCON<1>）表明 LFINTOSC 是否稳定。

4.4.4 频率选择位（IRCF）

8 MHz HFINTOSC 和 31 kHz LFINTOSC 的输出均与后分频器和多路开关相连（见图 4-1）。内部振荡器频率选择位 IRCF<2:0>（OSCCON<6:4>）选择内部振荡器的输出频率。通过软件可以选择 8 种频率中的一种：

- 8 MHz
- 4 MHz（复位后的默认频率）
- 2 MHz
- 1 MHz
- 500 kHz
- 250 kHz
- 125 kHz
- 31 kHz

注：	任何复位后，IRCF 位被设置为 `110`，且频率选择被设置为 4 MHz。用户可以修改 IRCF 位选择其他频率。

4.4.5 HF 和 LF INTOSC 时钟切换时序

当在 LFINTOSC 和 HFINTOSC 之间切换时，新的振荡器可能已经被关闭以节省功耗。如果是这种情况，在修改了 IRCF 位后和产生新频率之前，会有 10 µs 的延时。LTS/HTS 位将反映 LFINTOSC 和 HFINTOSC 振荡器的当前活动状态。频率选择的时序如下：

1. 修改 IRCF 位。
2. 如果新时钟关闭，将开始10 µs的时钟起振延时。
3. 时钟切换电路等待当前时钟的下降沿。
4. CLKO 保持低电平，时钟切换电路等待新时钟的上升沿。
5. 现在 CLKO 与新时钟相连。按照要求更新 HTS/LTS 位。
6. 时钟切换完成。

如果选定的内部振荡器速度介于 8 MHz 和 125 kHz 之间，在选定新的频率之前将没有起振延时。这是因为旧的和新的频率都是来自 HFINTOSC，经由后分频器和多路开关后得到的。

4.5 时钟切换

通过软件使用系统时钟选择位（SCS）可以在外部和内部时钟源之间切换系统时钟源。

4.5.1 系统时钟选择位（SCS）

系统时钟选择位（SCS）（OSCCON<0>）选择供 CPU 和外设使用的系统时钟源。

- 当 SCS = `0` 时，系统时钟源由配置字寄存器（CONFIG）中 FOSC<2:0> 位的配置决定。
- 当 SCS = `1` 时，系统时钟源由 IRCF 位选定的内部振荡频率决定。复位后，SCS 总是清零的。

注：	可能由双速启动或故障保护时钟监视器引起的任何自动时钟切换均不会更新 SCS 位。用户可以监视 OSTS（OSCCON<3>）位来确定当前的系统时钟源。

4.5.2 振荡器起振超时状态位

振荡器起振延时状态位（OSTS）（OSCCON<3>）表明系统时钟是依靠由FOSC位选定的外部时钟源运行还是内部时钟源运行。当处于 LP、 XT 或 HS 模式时，OSTS 表示振荡器起振定时器（OST）已经超时。

4.6 双速时钟启动模式

双速时钟启动模式通过使外部振荡器起振到代码执行之间的延时达到最小而进一步降低功耗。在大量使用休眠模式的应用中，双速启动将使唤醒所花费的时间中不包含外部振荡器起振时间，并能降低器件的总功耗。

此模式允许应用从休眠状态唤醒，使用 INTOSC 作为时钟源来执行一些指令，然后返回休眠状态，而无需等待主振荡器稳定。

注：	执行 SLEEP 指令将暂停振荡器起振时间并将使 OSTS 位（OSCCON<3>）保持清零。

当将 PIC16F946 配置为 LP、XT 或 HS 模式时，会使能振荡器起振定时器（OST）（见第 **4.3.1 节“振荡器起振定时器（OST）”**）。 OST 定时器会暂停程序执行，直到计满 1024 个振荡周期为止。双速启动模式通过在 OST 计数时使用内部振荡器作为时钟源，最大限度地缩短了代码执行的延时。当 OST 计数达到 1024 且 OSTS 位（OSCCON<3>）置 1 时，程序执行将切换到由外部振荡器充当时钟源。

4.6.1 双速时钟启动模式配置

通过下列设置配置双速启动模式：

- 内 / 外时钟切换位 IESO = 1（CONFIG<10>）
- SCS = 0。
- FOSC 被配置为 LP、 XT 或 HS 模式。

发生下列事件后进入双速启动模式：

- 上电复位（POR）、 PWRT 超时（如果使能），或者
- 从休眠模式唤醒。

如果外部时钟振荡器被配置为除 LP、XT 或 HS 模式以外的其他模式，将禁止双速启动。这是因为在上电复位后或从休眠模式退出后，外部时钟振荡器将不需要任何稳定时间。

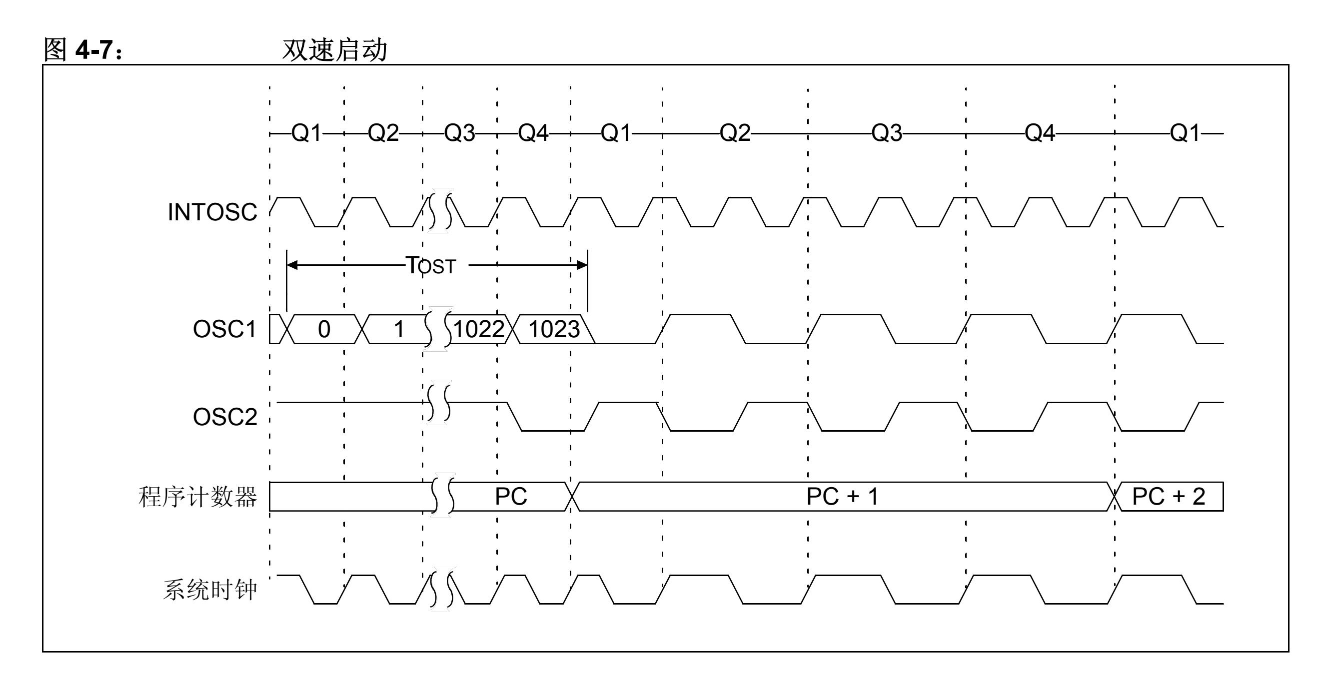
4.6.2 双速启动时序

1. 发生上电复位或从休眠状态唤醒。
2. 以内部振荡器作为时钟源开始执行指令，时钟频率由 IRCF 位（OSCCON<6:4>）设定。
3. 使能 OST 计数 1024 个时钟周期。
4. OST 超时，等待内部振荡器的下降沿。
5. OSTS 置 1。
6. 系统时钟保持低电平直到新的时钟的下一个下降沿（LP、 XT 或 HS 模式）。
7. 系统时钟切换到外部时钟源。

4.6.3 检查外部 / 内部时钟状态

检查 OSTS 位（OSCCON<3>）位的状态可以确定 PIC16F946 是依靠配置字寄存器（CONFIG）中 FOSC 位定义的外部时钟源运行还是依靠内部振荡器运行。

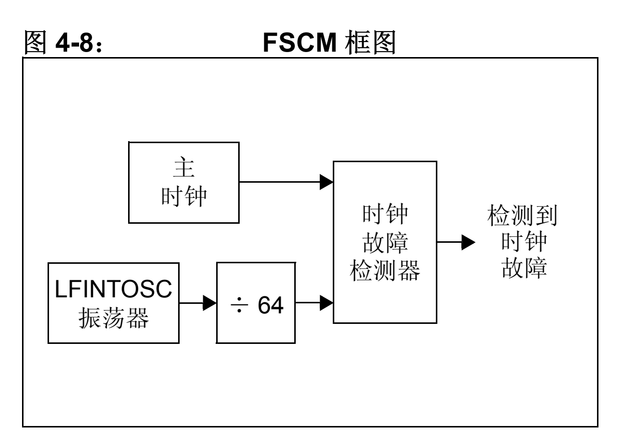
图 4-7： 双速启动



4.7 故障保护时钟监视器

故障保护时钟监视器（FSCM）允许器件在发生外部时钟故障时继续工作。FSCM 可以检测当器件从复位或休眠状态退出后以及振荡器起振定时器（OST）超时后任何时刻发生的振荡器故障。

图 4-8： **FSCM 框图**



通过设置配置字寄存器（CONFIG）中的 FCMEN 位可使能 FSCM 功能。该功能适用于所有的外部时钟选项（LP、 XT、 HS、 EC 或 RC 模式）。

当发生外部时钟故障时，FSCM将OSFIF位（PIR2<7>）置 1，此时如果 OSFIE 位（PIE2<7>）置 1，还将产生振荡器故障中断。然后器件会将系统时钟切换到内部振荡器。系统时钟将保持由内部振荡器提供，除非外部时钟恢复并且退出故障保护状态。

内部振荡器的频率取决于 IRCF 位（OSCCON<6:4>）的值。一进入故障保护状态，OSTS 位（OSCCON<3>）就会自动清零以表明内部振荡器处于活动状态，并且将清零WDT。SCS位（OSCCON<0>）不更新。使能FSCM 不会影响 LTS 位。

FSCM 采样时钟由 INTOSC 时钟的 64 分频产生。这样就可以保证在FSCM采样时钟之间有足够的时间出现系统时钟沿。图 4-8 给出了 FSCM 的框图。

在采样时钟的上升沿，监视锁存位将清零（CM = 0）。在主系统时钟的下降沿，监视锁存位将置 1（CM = 1）。当出现采样时钟的下降沿时，如果监视锁存位没有置 1，则检测到时钟故障。当使能 FSCM 时，也将使能由 IRCF 指定的内部振荡器。

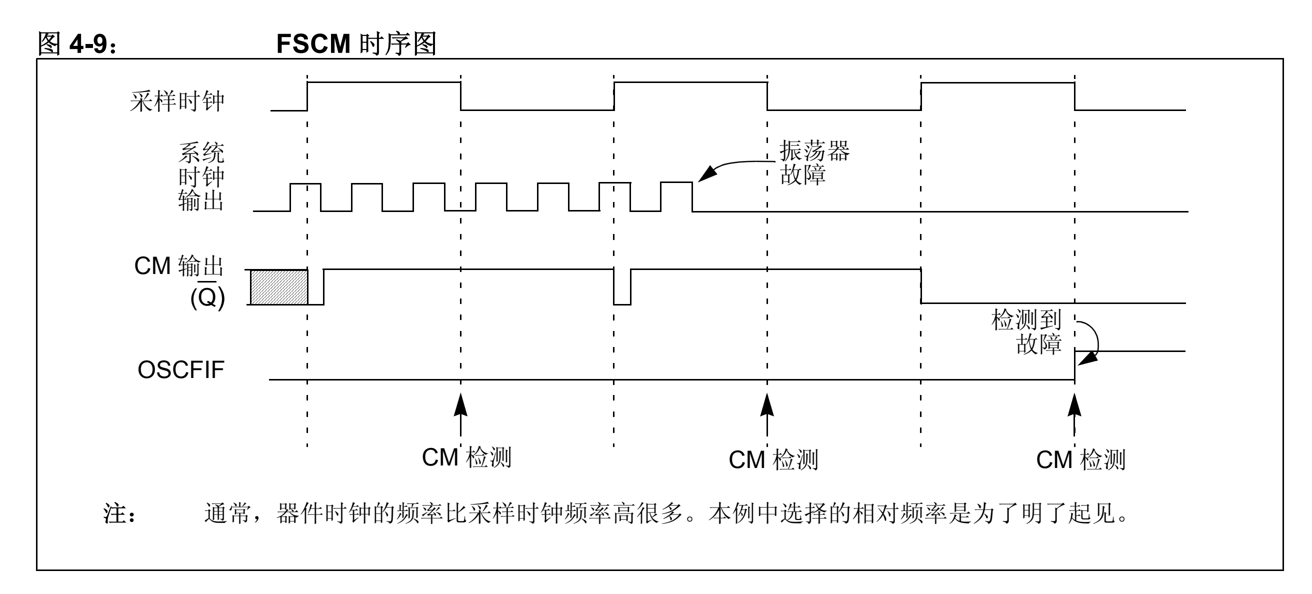
> **注 1：** 当使能故障保护时钟监视器模式时，双速启动将被自动使能。
>
> **2：** FSCM 将视频率不大于约 488 Hz 的主时钟为故障。起振缓慢的振荡器会引起 FSCM 中断。

4.7.1 清除故障保护条件

在复位、执行 SLEEP 指令或修改了 SCS 位之后，将清除故障保护条件。当故障条件存在时，PIC16F946 使用内部振荡器作为系统时钟而不退出故障保护条件。

在清除 OSFIF 标志前必须清除故障保护条件。

图 4-9： FSCM 时序图



注： 通常，器件时钟的频率比采样时钟频率高很多。本例中选择的相对频率是为了明了起见。

4.7.2 复位或从休眠模式唤醒

FSCM 可以检测当器件从复位或休眠状态退出后以及振荡器起振定时器（OST）超时后任何时刻发生的振荡器故障。如果外部时钟是 EC 或 RC 模式，那么在这些事件后会立即开始时钟监视。

对于 LP、XT 或 HS 模式，外部振荡器起振时间比 FSCM 采样时钟周期要长很多，所以可能会检测到假时钟故障（见图 4-9）。为了防止这一问题，内部振荡器自动配置为系统时钟并开始工作，直到外部时钟稳定为止（OST 完成延时）。这与双速启动模式相同。一旦外部振荡器稳定下来， LFINTOSC 就将重新作为 FSCM 时钟源。

注： 由于振荡器的起振时间范围很广，故障保护电路在振荡器起振期间 （即在退出复位或休眠后）不工作。在一段适当的时间后，用户应该检查 OSTS 位 （OSCCON<3>）以验证振荡器起振和系统时钟切换是否已经成功完成。

表 4-2： 与时钟源相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	其他复位时的值
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS[(2)]	HTS	LTS	SCS	-110 q000	-110 x000
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
2007h[(1)]	CONFIG	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0	—	—

图注： x = 未知， u = 不变，— = 未用单元 （读为 0）。振荡器不使用阴影单元。

注 1： 关于配制器寄存器中的所有位的操作，请参见寄存器 16-1。

2： 详情请参见寄存器 4-1。

5.0 TIMER0 模块

Timer0 模块定时器 / 计数器具有如下特点：

- 8 位定时器 / 计数器
- 可读写
- 8 位可软件可编程预分频器
- 内部或外部时钟选择
- FFh 到 00h 的溢出中断
- 外部时钟的边沿选择

图 5-1 是 Timer0 模块和预分频器 （与 WDT 共享）的框图。

5.1 Timer0 工作原理

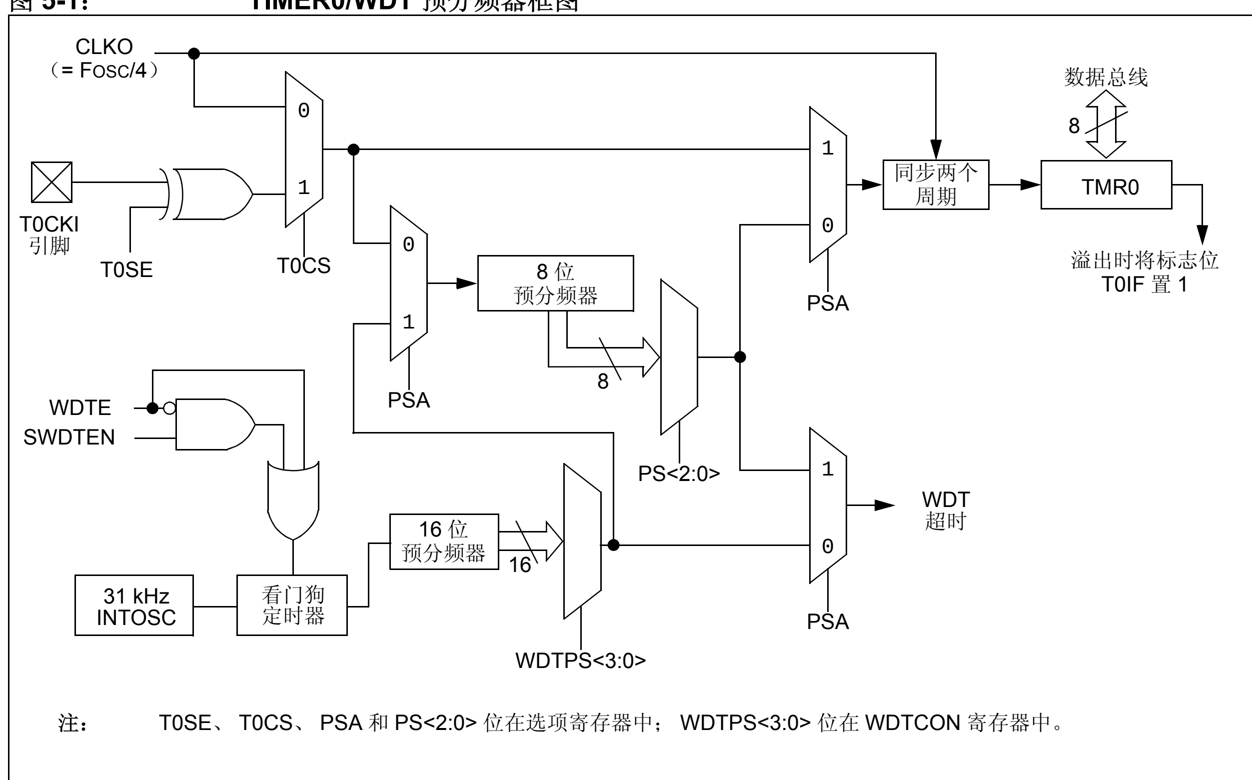
通过清零 T0CS 位 （OPTION_REG<5>）选择定时器模式。在定时器模式下，Timer0 模块在每个指令周期都会递增 （不使用预分频器）。如果对 TMR0 执行写操作，在接下来的两个指令周期禁止加 1。用户可将调整过的值写入 TMR0 寄存器来避开这一问题。

通过将 T0CS 位置 1（OPTION_REG<5>）选择计数器模式。在该模式下， Timer0 模块可在 RA4/C1OUT/T0CKI/SEG4 引脚的每个上升沿或下降沿递增计数。具体边沿由时钟源边沿选择控制位（T0SE）（OPTION_REG<4>）决定。清零 T0SE 位选择上升沿。

5.2 Timer0 中断

当 TMR0 寄存器定时器 / 计数器产生从 FFh 至 00h 的溢出时，产生 Timer0 中断。此溢出将 T0IF 位（INTCON<2>）置 1。清零 T0IE 位（INTCON<5>）可屏蔽此中断。在重新允许中断之前，必须用软件方法通过 Timer0 模块的中断服务程序清零 T0IF 位。由于在休眠状态下定时器是关闭的，所以 Timer0 中断无法唤醒单片机。

图 5-1： TIMER0/WDT 预分频器框图



注： T0SE、 T0CS、 PSA 和 PS<2:0> 位在选项寄存器中； WDTPS<3:0> 位在 WDTCON 寄存器中。

5.3 将 Timer0 与外部时钟一起使用

当不使用预分频器时，外部时钟输入与预分频器输出相同。在内部相位时钟的 Q2 和 Q4 周期对预分频器输出进行采样可实现 T0CKI 与内部相位时钟的同步。因此，要求 T0CKI 引脚上的信号高、低电平分别至少保持 2 TOSC（加上一小段 20 ns 的 RC 延时）和 2 TOSC（加上一小段 20 ns 的 RC 延时）。请参见所需器件的电气规范。

寄存器 5-1： OPTION_REG——选项寄存器（地址：81h 或 181h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
$\overline{RBPU}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

bit 7 **$\overline{RBPU}$**：PORTB 上拉使能位
1 = 禁止 PORTB 上拉
0 = 按 WPUA 寄存器中的各个端口锁存器值使能 PORTB 上拉

bit 6 **INTEDG**：中断边沿选择位
1 = 在 RB0/INT/SEG0 引脚的上升沿触发中断
0 = 在 RB0/INT/SEG0 引脚的下降沿触发中断

bit 5 **T0CS**：TMR0 时钟源选择位
1 = RA4/C1OUT/T0CKI/SEG4 引脚信号的跳变沿
0 = 内部指令周期时钟（CLKO）

bit 4 **T0SE**：TMR0 时钟源边沿选择位
1 = 在 RA4/C1OUT/T0CKI/SEG4 引脚电平的下降沿递增计数
0 = 在 RA4/C1OUT/T0CKI/SEG4 引脚电平的上升沿递增计数

bit 3 **PSA**：预分频器分配位
1 = 将预分频器分配给 WDT
0 = 将预分频器分配给 Timer0 模块

bit 2-0 **PS<2:0>**：预分频比选择位

位值	TMR0 分频比	WDT 分频比 (1)
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

注 **1**：PIC16F946 可使用专用的 16 位 WDT 后分频器。更多信息，请参见**第 16.6 节“看门狗定时器（WDT）”**。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

5.4 预分频器

一个 8 位的计数器可作为 Timer0 模块的预分频器，或作为看门狗定时器的后分频器。为简化起见，在此数据手册中称该计数器为 “预分频器”。通过软件设置 PSA 控制位（OPTION_REG<3>）来控制预分频器的分配。将 PSA 位清零会把预分频器分配给 Timer0。预分频值可通过 PS<2:0> 位 （OPTION_REG<2:0>）选择。

不可读写该预分频器。当预分频器分配给Timer0模块时，所有写入 TMR0 寄存器的指令 （如 `CLRF 1`、`MOVWF 1` 或 `BSF 1,x` 等）都将使预分频器清零。当分配给 WDT 时，执行 `CLRWDT` 指令将同时清零预分频器和看门狗定时器。

5.4.1 切换预分频器的分配

预分频器的分配完全由软件控制（也就是说，在程序执行期间可以 “随时” 更改分配）。为避免器件意外复位，当把预分频器从分配给 Timer0 改为分配给 WDT 时，必须执行下列指令序列 （例 5-1 和例 5-2）。

例 5-1： 更改预分频器（TIMER0 → WDT）

```
BCF     STATUS,RP0     ;Bank 0
CLRWDT                 ;Clear WDT
CLRF    TMR0           ;Clear TMR0 and
                       ; prescaler
BSF     STATUS,RP0     ;Bank 1

MOVLW   b'00101111'    ;Required if desired
MOVWF   OPTION_REG     ; PS2:PS0 is
CLRWDT                 ; 000 or 001
                       ;
MOVLW   b'00101xxx'    ;Set postscaler to
MOVWF   OPTION_REG     ; desired WDT rate
BCF     STATUS,RP0     ;Bank 0
```

要将预分频器从分配给 WDT 改为分配给 TMR0 模块，请使用例 5-2 中的序列。即使 WDT 被禁止也要采取该预防措施。

例 5-2： 更改预分频器（WDT → TIMER0）

```
CLRWDT                 ;Clear WDT and
                       ; prescaler
BSF     STATUS,RP0     ;Bank 1

MOVLW   b'xxxx0xxx'    ;Select TMR0,
                       ; prescale, and
                       ; clock source
MOVWF   OPTION_REG     ;
BCF     STATUS,RP0     ;Bank 0
```

表 5-1： 与 TIMER0 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	其他复位时的值
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
0Bh/10Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
81h	OPTION_REG	$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111

图注： -= 未用单元 （读为 0）， u = 不变， x = 未知。 Timer0 模块不使用阴影单元。

注：

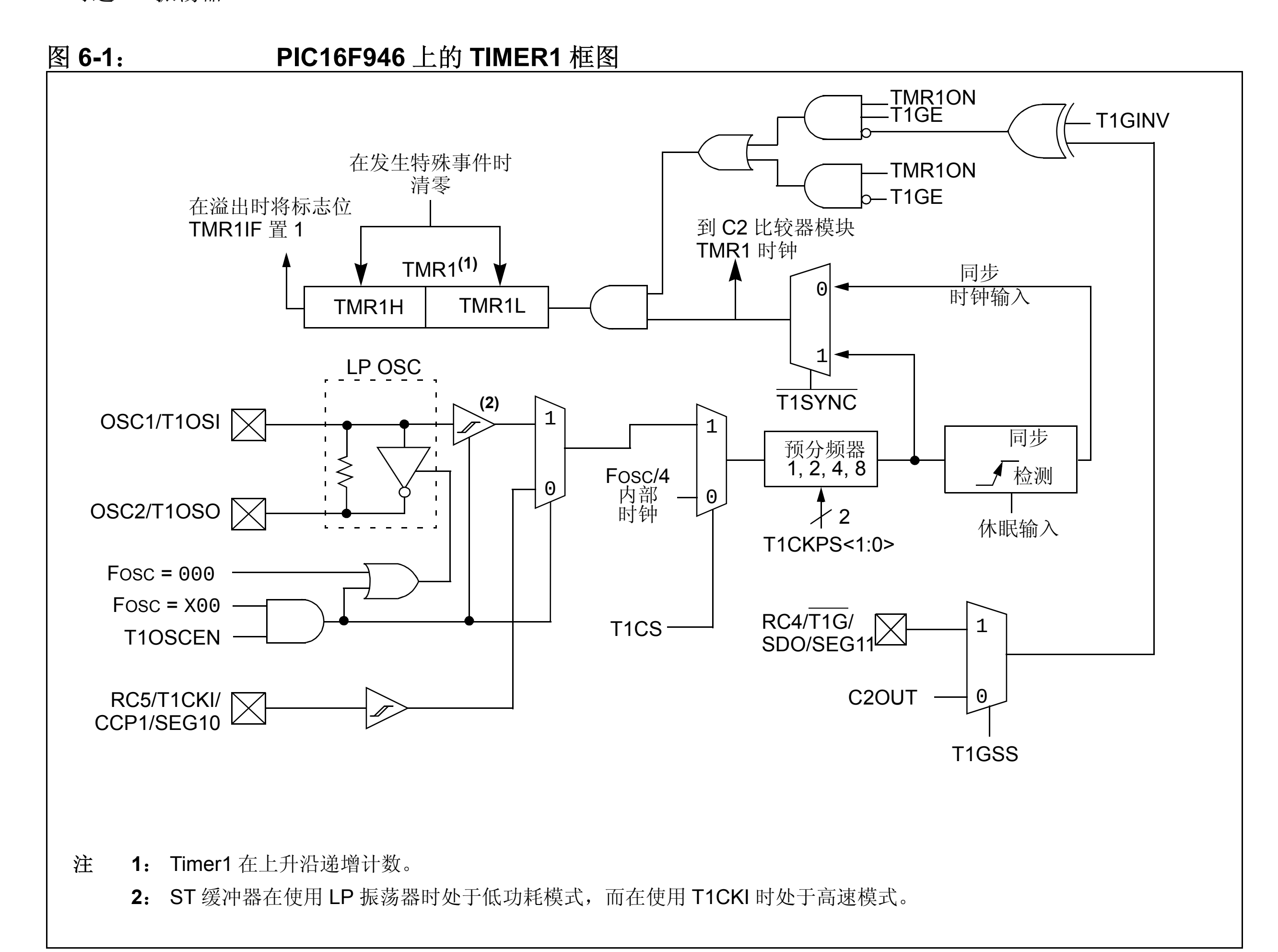
6.0 带门控的 TIMER1 模块

PIC16F946 器件具有一个 16 位定时器。图 6-1 所示为 Timer1 模块的基本框图。 Timer1 具有以下特点：

- 16 位定时器 / 计数器 （TMR1H:TMR1L）
- 可读写
- 内部或外部时钟选择
- 同步或异步操作
- 从 FFFFh 到 0000h 的溢出中断
- 溢出时唤醒 （异步模式）
- 可选择外部使能输入：
  - 可选门控信号源：T1G 或 C2 输出 （T1GSS）
  - 可选门控信号的极性 （T1GINV）
- 可选 LP 振荡器

如寄存器 6-1 所示， Timer1 控制寄存器 （T1CON）用于使能 / 禁止 Timer1 并选择 Timer1 模块的不同特性。

图 6-1： PIC16F946 上的 TIMER1 框图



注 1： Timer1 在上升沿递增计数。

2： ST 缓冲器在使用 LP 振荡器时处于低功耗模式，而在使用 T1CKI 时处于高速模式。

6.1 Timer1 工作模式

Timer1 可以有三种工作模式：

- 带有预分频器的 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

在定时器模式下， Timer1 在每个指令周期递增计数。在计数器模式下，Timer1 在外部时钟输入 T1CKI 的每个上升沿递增计数。此外，计数器模式的时钟可以与单片机系统时钟同步或异步运行。

在 Timer1 模块中，模块时钟可由 Timer1 门控信号控制，可以将 T1G 引脚或比较器 2 输出引脚选择门控信号线。

如果需要外部时钟振荡器（且单片机正在使用不带 CLKOUT 的 INTOSC），Timer1 可以使用 LP 振荡器作为时钟源。

注：	在计数器模式下，必须先经过一个下降沿，计数器才可以在随后的上升沿进行第一次递增计数。

6.2 Timer1 中断

Timer1 寄存器对（TMR1H:TMR1L）递增计数到 FFFFh 后，计满返回到 0000h。当 Timer1 计满返回时，Timer1 的中断标志位（PIR1<0>）置 1。为在计满返回时允许中断，用户应将以下位置 1：

- Timer1 中断允许位（PIE1<0>）
- PEIE 位（INTCON<6>）
- GIE 位（INTCON<7>）

在中断服务程序中将 TMR1IF 位清零可以清除中断。

注：	再次允许中断前，应将 TMR1H:TTMR1L 寄存器对以及 TMR1IF 位清零。

6.3 Timer1 预分频器

Timer1 具有四个预分频比选项，允许对时钟输入进行 1、2、4 或 8 分频。T1CKPS 位（T1CON<5:4>）对预分频计数器进行控制。对预分频计数器不能直接进行读写操作；但是，通过写入 TMR1H 或 TMR1L 可清零预分频计数器。

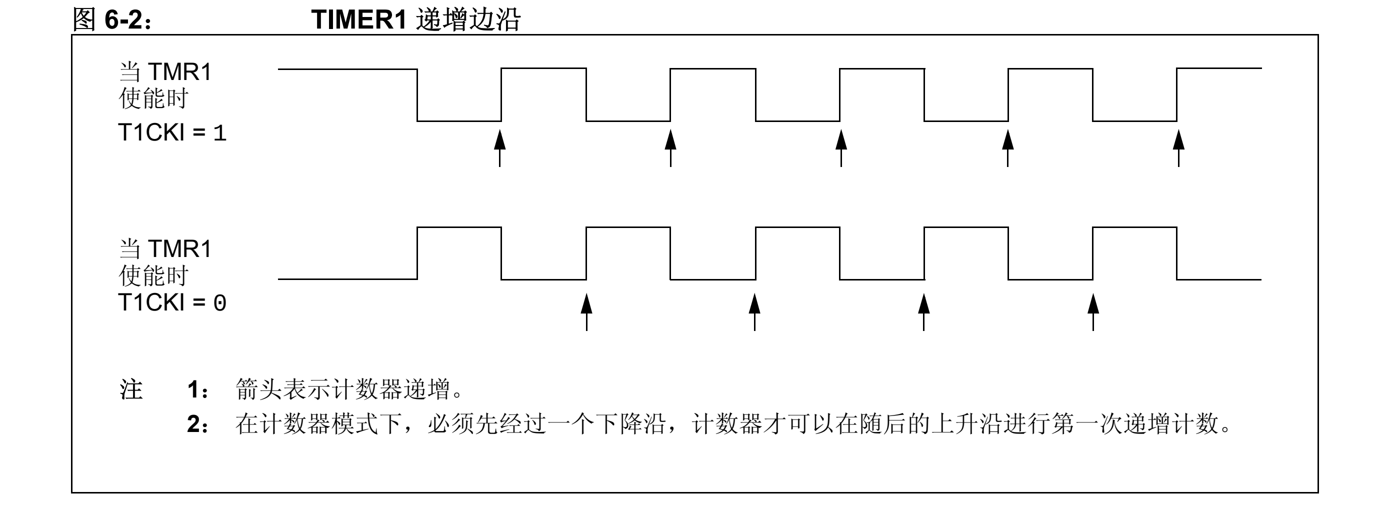
6.4 Timer1 门控

可用软件将 Timer1 门控信号源配置为 $\overline{\text{T1G}}$ 引脚或比较器 2 的输出。这允许器件使用 $\overline{\text{T1G}}$ 直接对外部事件定时或使用比较器 2 为模拟事件定时有关选择 Timer1 门控信号源的信息，请参见 CMCON1（寄存器 8-2）。此功能可以简化 Δ-Σ A/D 转换器的软件和许多其他应用程序。欲知有关 Δ-Σ A/D 转换器的更多信息，请访问 Microchip 网站（www.microchip.com）。

注：	必须将 T1GE 位（T1CON<6>）置 1 以使用 $\overline{\text{T1G}}$ 或 C2OUT 作为 Timer1 门控信号源。欲知有关选择 Timer1 门控信号源的信息，请参见寄存器 8-2。

可使用 T1GINV 位（T1CON<7>）来设置 Timer1 门控信号的极性，它可以来自 $\overline{\text{T1G}}$ 引脚，也可以来自比较器 2 的输出。该位可将 Timer1 配置为对两个事件之间的高电平时间或低电平时间进行计时。

图 6-2： TIMER1 递增边沿



 初稿

寄存器 6-1： T1CON——TIMER1 控制寄存器 （地址：10h）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON
bit 7							bit 0

bit 7 **T1GINV**：Timer1 门控信号极性位 [1]
1 = Timer1 门被反转
0 = Timer1 门未被反转

bit 6 **T1GE**：Timer1 门控使能位 [2]
如果 TMR1ON = 0：
此位被忽略。
如果 TMR1ON = 1：
1 = 使能 Timer1 门控
0 = 禁止 Timer1 门控

bit 5-4 **T1CKPS<1:0>**：Timer1 输入时钟预分频比选择位
11 = 1:8 预分频比
10 = 1:4 预分频比
01 = 1:2 预分频比
00 = 1:1 预分频比

bit 3 **T1OSCEN**：LP 振荡器使能控制位
如果单片机正在使用不带 CLKO 振荡器的 INTOSC：
1 = 使能 LP 振荡器作为 Timer1 的时钟源
0 = LP 振荡器关闭
否则：
此位被忽略。

bit 2 **$\overline{\text{T1SYNC}}$**：Timer1 外部时钟输入同步控制位
TMR1CS = 1：
1 = 不与外部时钟输入同步
0 = 与外部时钟输入同步
TMR1CS = 0：
此位被忽略。 Timer1 使用内部时钟作为时钟源。

bit 1 **TMR1CS**：Timer1 时钟源选择位
1 = 选择来自 RC5/T1CKI/CCP1/SEG10 引脚或 T1OSC 的外部时钟 （上升沿计数）
0 = 内部时钟 （FOSC/4）

bit 0 **TMR1ON**：Timer1 使能位
1 = 使能 Timer1
0 = 停止 Timer1

注 **1**：T1GINV 位可使 Timer1 门控信号的逻辑电平反相，而不管门控信号源如何。
2：T1GE 位必须置 1 以便使用由 T1GSS 位 （CMCON1<1>）选择的 $\overline{\text{T1G}}$ 引脚或 C2OUT 作为 Timer1 的门控信号源。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

6.5 在异步计数器模式下的 Timer1 工作原理

如果控制位 $\overline{\text{T1SYNC}}$（T1CON<2>）被置 1，外部时钟输入就不同步。定时器继续进行与内部相位时钟异步的递增计数。在休眠状态下定时器仍将继续运行，并在溢出时产生中断，从而唤醒处理器。但是，在用软件对定时器进行读 / 写操作时应该特别小心（见第 **6.5.1 节“异步计数器模式下对 Timer1 的读写操作”**）。

注：	必须对 ANSEL（91h）和 CMCON0（9Ch）寄存器进行初始化以将模拟通道配置为数字输入通道。配置为模输入的引脚将读为 0。

6.5.1 异步计数器模式下对 TIMER1 的读写操作

当定时器采用外部异步时钟工作时，对 TMR1H 或 TMR1L 的读操作将确保有效（硬件操作时应当注意）。但用户应牢记，用读两个 8 位值来读一个 16 位定时器本身就存在问题，这是因为在两次读操作之间定时器可能会溢出。

对于写操作，建议用户停止定时器后再写入需要的数值。当计数器正在递增计数时，向定时器的寄存器写入数据可能会产生写争用。从而在定时器寄存器中产生不可预测的值。

读 16 位值时，用户应谨慎对待。《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）中的示例说明了 Timer1 在异步模式下运行时的读写方法。

6.6 TIMER1 振荡器

为了尽可能减少 I/O 端口上的外设复用，取消了通常用于 TMR1 实时时钟应用的专用 TMR1 振荡器。而是让 TMR1 模块使用 LP 振荡器。

如果单片机设定为使用不带 CLKO 的 INTOSC 或 LP 振荡器工作，则：

1. 当单片机使用 INTOSC 或 LP 振荡器作为时钟源时，把 T1OSCEN 和 TMR1CS 位置为 1 将使能 LP 振荡器作为 TMR1 的时钟源。注意 T1OSC 和 LP 振荡器共用同一个电路。因此，当选择了 LP 振荡器并使能了 T1OSC 时，单片机和 Timer1 模块共用同一个时钟源。
2. 休眠模式不会关闭 LP 振荡器（即当 INTOSC 振荡器作为单片机的时钟源且 T1OSCEN 和 TMR1CS均为1时，TMR1将LP振荡器作为时钟源），因此 LP 振荡器将在休眠模式下继续运行。

除了不带 CLKOUT 和 LP 的 INTOSC，在其他振荡模式下 T1OSC 使能选项都不可用并应当忽略。

注：	当选择不带 CLKO 振荡器的 INTOSC 且 T1OSCEN = 1 时，LP 振荡器将持续运行，而与 TMR1ON 位的状态无关。

6.7 使用 CCP 触发信号输出来复位 Timer1

如果在比较模式中配置了 CCP1 或 CCP2 模块以产生“特殊事件触发信号”（CCP1M<3:0> = 1011），则该信号会复位 Timer1。

注：	来自 CCP1 和 CCP2 模块的特殊事件触发信号不会将中断标志位 TMR1IF（PIR1<0>）置 1。

为了利用这一功能，必须将 Timer1 设置为处于定时器或同步计数器模式。如果 Timer1 在异步计数器模式下运行，复位操作可能不起作用。

如果 Timer1 的写操作与 CCP1 或 CCP2 的特殊事件触发信号同时发生，则写操作具有优先权。

在这种工作模式下，CCPRxH:CCPRxL 这对寄存器实际上变成了 Timer1 的周期寄存器。

6.8 复位 Timer1 寄存器对 （TMR1H 和 TMR1L）

除了 CCP1 和 CCP2 特殊事件触发信号之外，上电复位或其他复位都不会将 TMR1H 和 TMR1L 复位为 00h。

T1CON 寄存器在上电复位或欠压复位时复位为 00h，这样就关闭了定时器并保留 1:1 的预分频比。在所有其他复位中，该寄存器均不受影响。

6.9 休眠期间的 Timer1 工作原理

只有设置为异步计数器模式时，Timer1 才可在休眠模式下工作。在该模式下，可使用外部晶振或时钟源使计数器进行递增计数。通过如下设置使定时器能够唤醒器件：

- 必须使能 Timer1 （T1CON<0>）
- TMR1IE 位 （PIE1<0>）必须置 1
- PEIE 位 （INTCON<6>）必须置 1

器件将在溢出时被唤醒。如果 GIE 位 （INTCON<7>）置 1，器件将在溢出时被唤醒并跳转至中断服务程序（0004h）。如果 GIE 位清零，则将继续执行下一个指令。

表 6-1： 与 TIMER1 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Eh	TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
97h	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000

图注： x = 未知， u = 不变， - = 未用位，读为 0。 Timer1 模块不使用阴影单元。

注：

7.0 TIMER2 模块

Timer2 模块定时器 / 计数器具有以下特点：

Timer2 模块定时器具有以下特点：

- 8 位定时器 （TMR2 寄存器）
- 8 位周期寄存器 （PR2）
- 可读写 （以上两个寄存器）
- 可软件编程的预分频比 （1:1、 1:4 和 1:16）
- 可软件编程的后分频比 （1:1 到 1:16）
- TMR2 与 PR2 匹配时产生中断

如寄存器 7-1 所示，Timer2 有一个控制寄存器。可通过清零控制位 TMR2ON （T2CON<2>）关闭 TMR2 来尽量降低功耗。图 7-1 是 Timer2 模块的简化原理框图。该寄存器控制 Timer2 预分频比和后分频比的选择。

7.1 Timer2 工作原理

Timer2 可以作为 CCP 模块在 PWM 模式下的 PWM 时基。TMR2 寄存器是可读写的，任何器件复位都会使之清零。输入时钟 （Fosc/4）预分频比可以是 1:1、 1:4 或 1:16，这是通过控制位 T2CKPSx （T2CON<1:0>）选择的。TMR2 的匹配输出通过 4 位后分频器（可提供从 1:1 到 1:16 的分频比）产生 TMR2 中断 （反映在 TMR2IF 标志位 （PIR1<1>）中）。

如果发生下列任何一种情况，预分频器和后分频器计数器都会被清零：

- 写 TMR2 寄存器
- 写 T2CON 寄存器
- 任何器件复位 （上电复位、 $\overline{\text{MCLR}}$ 复位、看门狗定时器复位或者欠压复位）

写 T2CON 时 TMR2 不会被清零。

寄存器 7-1： T2CON——TIMER2 控制寄存器 （地址：12h）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

bit 7 未用：读为 0

bit 6-3 **TOUTPS<3:0>**：Timer2 输出后分频比选择位
0000 = 1:1 后分频比
0001 = 1:2 后分频比
•
•
•
1111 = 1:16 后分频比

bit 2 **TMR2ON**：Timer2 使能位
1 = 使能 Timer2
0 = 禁止 Timer2

bit 1-0 **T2CKPS<1:0>**：Timer2 时钟预分频比选择位
00 = 预分频比为 1
01 = 预分频比为 4
1x = 预分频比为 16

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

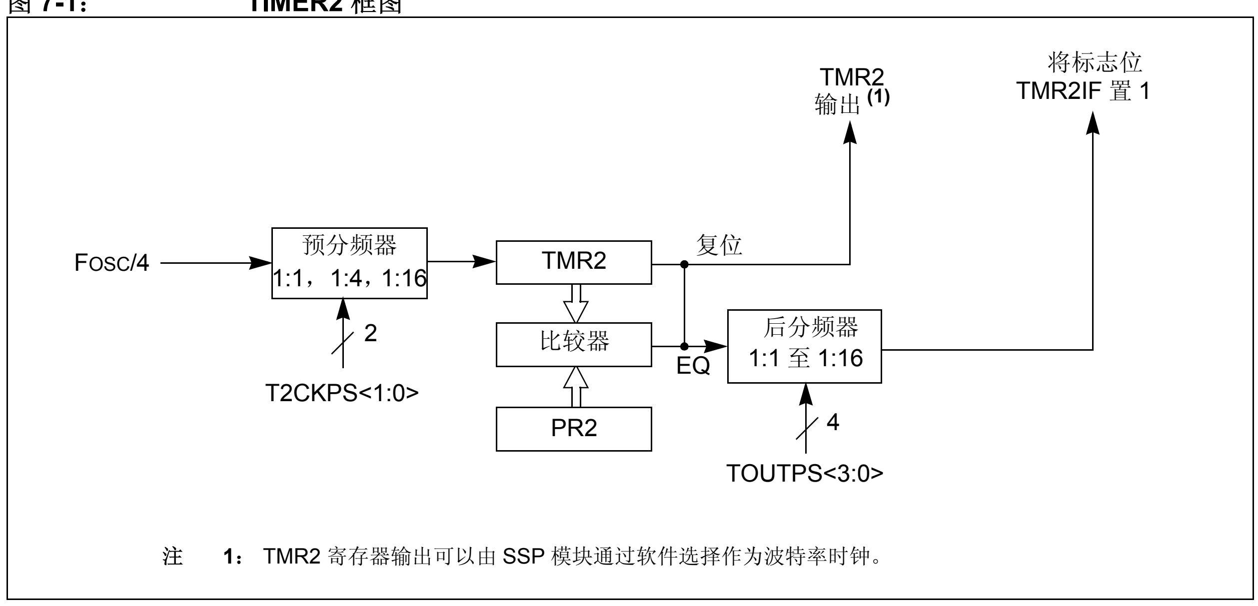
7.2 Timer2 中断

Timer2 模块有一个 8 位周期寄存器 PR2。Timer2 从 00h 开始递增计数，直到与 PR2 匹配为止，然后在下一个递增计数周期开始时复位为 00h。PR2 为可读写的寄存器，它在复位时被初始化为 FFh。

7.3 Timer2 输出

TMR2 的输出信号（在后分频器之前）送入 SSP 模块，该模块可选择将其用于生成移位时钟。

图 7-1： TIMER2 框图



注 1：TMR2 寄存器输出可以由 SSP 模块通过软件选择作为波特率时钟。

表 7-1： 与 TIMER2 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
11h	TMR2	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
92h	PR2	Timer2 周期寄存器								1111 1111	1111 1111

图注： x = 未知， u = 不变， - = 未用位，读为 0。 Timer2 模块不使用阴影单元。

 初稿

8.0 比较器模块

比较器模块包含两个模拟比较器。这两个比较器的输入引脚与 I/O 端口引脚 RA<3:0> 复用，而输出引脚与引脚 RA<5:4> 复用。片内比较器参考电压 （CVREF）也可施加到比较器的输入引脚。

CMCON0 寄存器 （寄存器 8-1）用于控制比较器的输入和输出多路开关。图 8-3 给出了各种比较器的配置框图。

寄存器 8-1： CMCON0——比较器配置寄存器 （地址：9Ch）

R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0
bit 7							bit 0

bit 7 **C2OUT：** 比较器 2 输出位
当 C2INV = 0 时：
1 = C2 VIN+ > C2 VIN-
0 = C2 VIN+ < C2 VIN-
当 C2INV = 1 时：
0 = C2 VIN+ > C2 VIN-
1 = C2 VIN+ < C2 VIN-

bit 6 **C1OUT：** 比较器 1 输出位
当 C1INV = 0 时：
1 = C1 VIN+ > C1 VIN-
0 = C1 VIN+ < C1 VIN-
当 C1INV = 1 时：
0 = C1 VIN+ > C1 VIN-
1 = C1 VIN+ < C1 VIN-

bit 5 **C2INV：** 比较器 2 输出反相位
1 = C2 输出反相
0 = C2 输出不反相

bit 4 **C1INV：** 比较器 1 输出反相位
1 = C1 输出反相
0 = C1 输出不反相

bit 3 **CIS：** 比较器输入开关位
当 CM<2:0> = 010 时：
1 = C1 VIN- 连接到 RA3/AN3/C1+/VREF+/SEG15
C2 VIN- 连接到 RA2/AN2/C2+/VREF-/COM2
0 = C1 VIN- 连接到 RA0/AN0/C1-/SEG12
C2 VIN- 连接到 RA1/AN1/C2-/SEG7
当 CM<2:0> = 001 时：
1 = C1 VIN- 连接到 RA3/AN3/C1+/VREF+/SEG15
0 = C1 VIN- 连接到 RA0/AN0/C1-/SEG12
当 CM<2:0> = 101 时：
1 = C2 VIN+ 连接到内部 0.6V 参考电压
0 = C2 VIN+ 连接到 RA2/AN2/C2+/VREF-/COM2

bit 2-0 **CM<2:0>：** 比较器模式位 [(1)]
图 8-3 给出了比较器的几种模式以及相应的 CM<2:0> 位的设置。

注 1： 将引脚设置为模拟输入端将自动禁止数字输入电路、弱上拉和引脚电平变化中断功能。相应的 TRIS 位必须设置为输入模式以允许对引脚电压进行外部控制。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

8.1 比较器工作原理

图 8-1 给出了某个比较器及其模拟输入电压与数字输出电平之间的关系。当 VIN+ 端的模拟输入电压低于 VIN- 上的模拟电压时，比较器输出数字低电平。当 VIN+ 端的模拟输入电压高于 VIN- 上的模拟电压时，比较器输出数字高电平。图 8-1 中比较器输出的阴影部分表示由输入失调和响应时间所造成的不确定区。

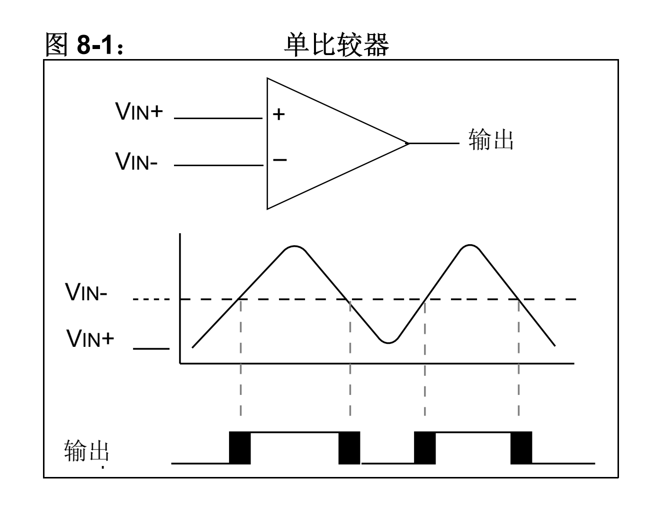
> **注：** 必须对 CMCON0 （9Ch）寄存器中的相应位进行编程，从而将 CIN+ 和 CIN- 引脚配置为模拟输入引脚。

通过设置 CxINV 位 （CMCON0<5:4>）可以改变比较器输出的极性。清零 CxINV 将导致输出不反相。表 8-1 给出了对应于不同输入条件和极性位设置情况下输出状态的信息。

表 8-1：　不同输入条件下的输出状态

输入条件	CINV	CxOUT
VIN- > VIN+	0	0
VIN- < VIN+	0	1
VIN- > VIN+	1	1
VIN- < VIN+	1	0

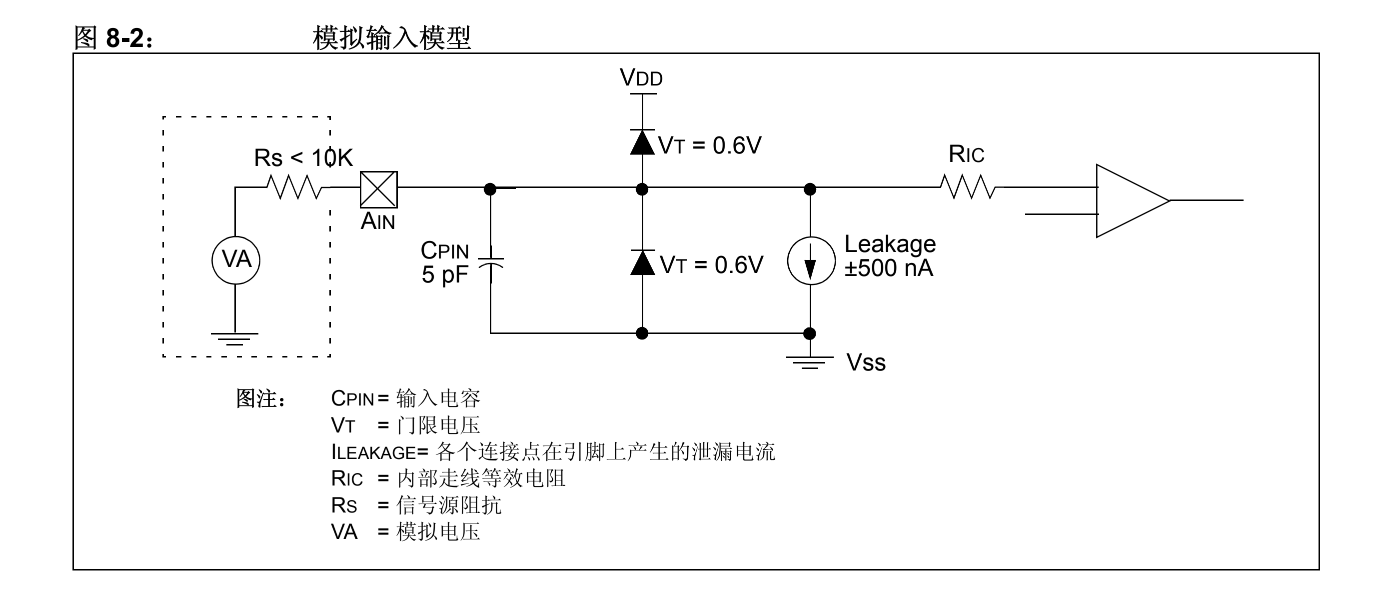
图 8-1：　单比较器



8.2 模拟输入连接注意事项

图 8-2 是一个简化的模拟输入电路。由于模拟引脚和数字输出端相连，因此它们与 VDD 和 VSS 之间接有反向偏置二极管，从而将模拟输入电压限制在 VSS 和 VDD 之间。一旦输入电压超出该范围 0.6V，其中一个二极管就会发生正向偏置，从而使输入电压被钳位。模拟信号源的最大阻抗的建议值为 10 kΩ。连接到模拟输入引脚的任何外部元件 （如电容器或齐纳二极管），要保证其泄漏电流极小。

图 8-2：　模拟输入模型



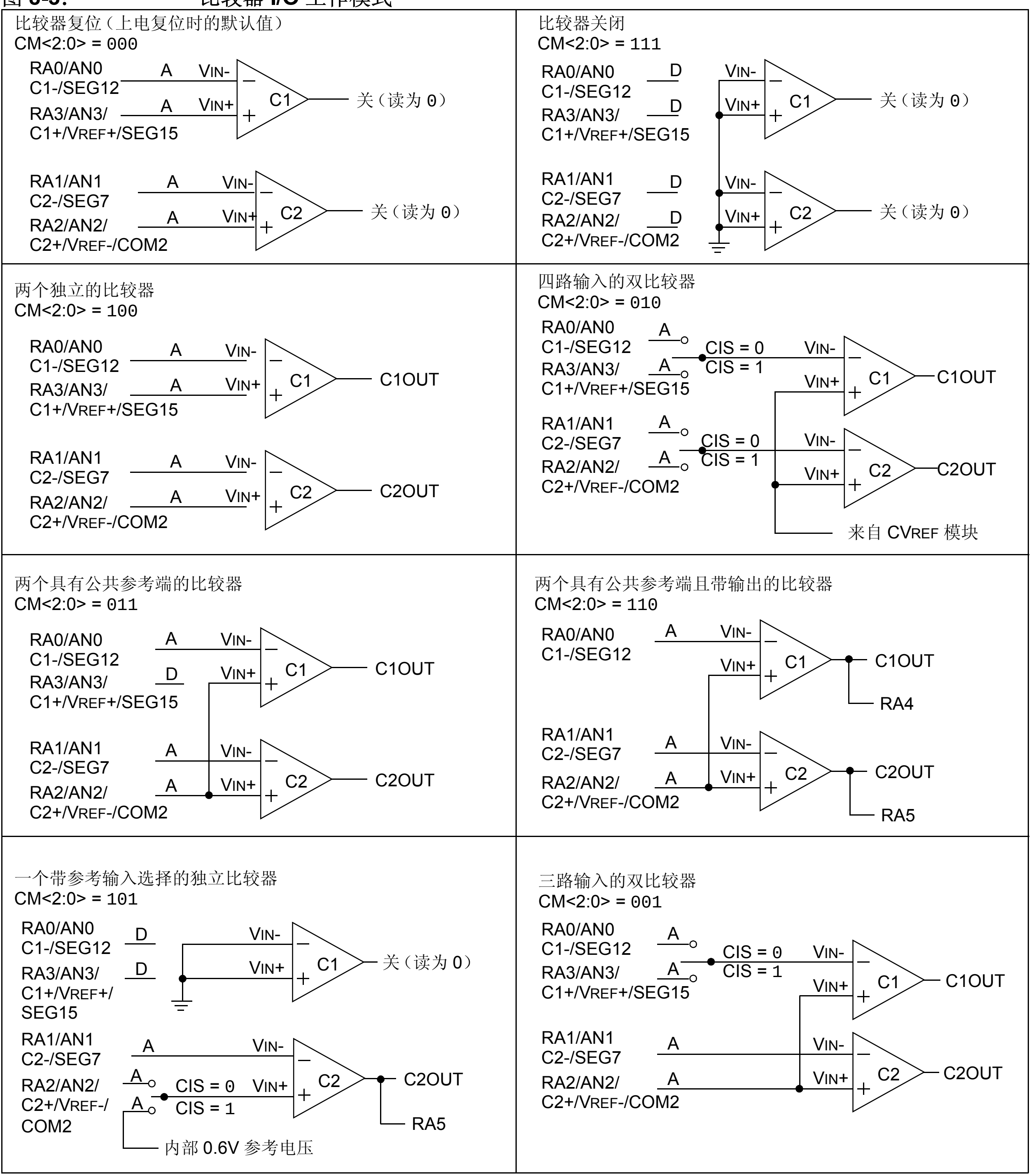
8.3 比较器配置

比较器共有 8 种工作模式。 CMCON0 寄存器用于选择这些模式。图 8-3 给出了这 8 种可能的模式。

如果改变了比较器模式，由于存在特定的模式改变延时（如第 **19.0** 节 **"电气规范"** 所示），比较器的输出电平可能会在此延时期间无效。

注：	改变比较器模式的过程中应禁止比较器中断，否则可能产生误中断。

图 8-3： 比较器 I/O 工作模式



图注：

A = 模拟输入，端口始终读为 0。 D = 数字输入。 CIS （CMCON0<3>）是比较器输入开关位。

图 8-4： 比较器 **C1** 输出框图

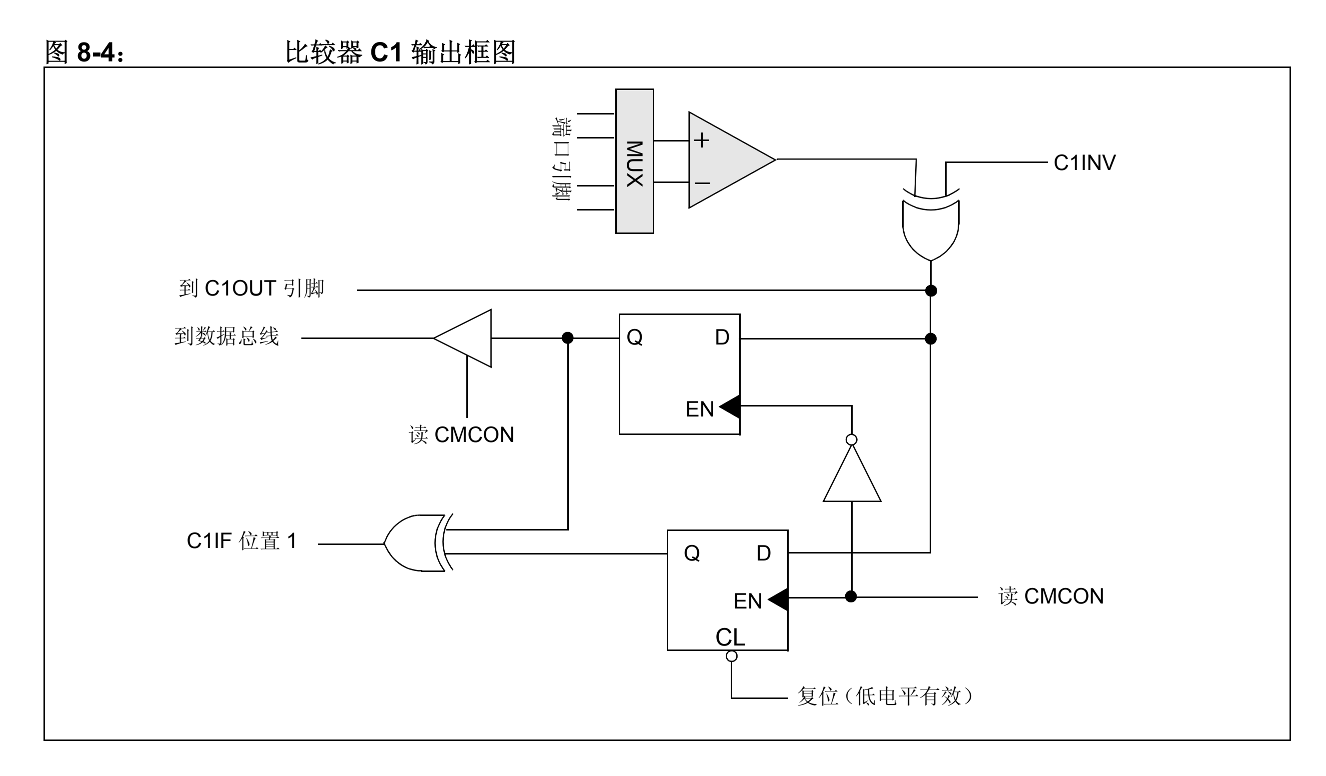


图 8-5： 比较器 **C2** 输出框图

端口引脚
MUX
+
−
C2INV
C2SYNC
到 TMR1
到 C2OUT 引脚
0
1
Q
D
EN
TMR1
时钟源 (1)
到数据总线
Q
D
EN
读 CMCON
C2IF 位置 1
Q
D
EN
CL
读 CMCON
复位

注 1： 比较器 2 的输出在 T1 时钟源的下降沿被锁存。

 初稿

寄存器 8-2： CMCON1——比较器配置寄存器 （地址：97h）

U-0	U-0	U-0	U-0	U-0	U-0	R/W-1	R/W-0
—	—	—	—	—	—	T1GSS	C2SYNC
bit 7							bit 0

bit 7-2 未用：读为 0

bit 1 **T1GSS**：Timer1 门控源选择位
1 = Timer1 门控源是 $\overline{\text{T1G}}$ 引脚 （RC4 必须被配置为数字输入引脚）
0 = Timer1 门控源是比较器 2 的输出

bit 0 **C2SYNC**：比较器 2 同步位
1 = C2 输出与 Timer1 时钟源的下降沿同步
0 = C2 输出不与 Timer1 时钟源同步

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

8.4 比较器输出

可通过 CMCON0 寄存器读取比较器的输出。该寄存器是只读的。比较器的输出也可以直接输出到 I/O 引脚 RA4 和 RA5。当使能时， RA4 和 RA5 引脚输出路径上的多路开关会发生切换，并且每个引脚输出的信号将与比较器输出异步。每个比较器的不确定区的大小与规范里给出的输入失调电压和响应时间有关。图 8-4 和图 8-5 为比较器 1 和 2 的输出框图。

在该模式下，TRIS 位仍作为 RA4 和 RA5 引脚的输出使能 / 禁止位。

使用 C1INV 和 C2INV 位（CMCON<5:4>）可以更改比较器输出的极性。

可以通过设置 T1GSS 位 （CMCON1<1>）将 Timer1 门控源配置为 $\overline{\text{T1G}}$ 引脚或比较器 2 的输出。该功能可用于对模拟事件的持续时间或间隔时间进行定时。通过置 1 C2SYNC 位 （CMCON1<0>）可使比较器 2 的输出与 Timer1 同步。当使能时，比较器 2 的输出在 Timer1 时钟源的下降沿被锁存。如果 Timer1 使用预分频器，比较器 2 的输出将在预分频后时钟的下降沿被锁存。为防止时钟冲突，比较器 2 输出在 Timer1 时钟源的下降沿被锁存，而 Timer1 在其时钟源的上升沿递增。请参见（图 8-5）比较器 2 框图和（图 5-1） Timer1 框图，了解更多信息。

当将比较器 2 用作 Timer1 门控源时，建议通过置 1C2SYNC 位实现比较器 2 与 Timer1 的同步。这样如果比较器 2 在 Timer1 递增时改变，仍将保证 Timer1 递增。

8.5 比较器中断

只要一个比较器的输出值发生了变化，比较器的中断标志位就会被置 1。当从 CMCON<7:6> 读取数据的时候，需要用软件来保存输出位的状态信息以判断实际发生的变化。 CxIF 位 （PIR2<6:5>）是比较器中断标志位，必须由软件清零复位。因为可以人为向该寄存器写 1，所以也可以产生模拟中断。

必须将 CxIE 位（PIE2<6:5>）和 PEIE 位（INTCON<6>）置 1 以允许中断。此外，还必须将 GIE 位置 1。只要清零这些位中的任何一位，尽管当中断条件产生时 CxIF 位仍会置 1，但中断却是被禁止的。

用户可用以下方式在中断服务程序中清除该中断：

a) 对 CMCON0 的任意读或写。这将结束引脚电平的不匹配状态。
b) 将中断标志位 CxIF 清零

引脚上电平的不匹配会不断地将 CxIF 标志位置 1。读 CMCON0 寄存器将结束引脚上电平不匹配状态，并允许 CxIF 标志位清零。

> **注：** 如果在执行一个读操作时 （Q2 周期的开始）CMCON0（CxOUT）寄存器的值发生了改变，那么 CxIF （PIR2<6:5>）中断标志位可能不会被置 1。

8.6 比较器参考电压

比较器模块还允许选择内部产生的参考电压作为比较器的一个输入。 VRCON 寄存器 （寄存器 8-3）控制参考电压源模块，如图 8-6 所示。

8.6.1 配置参考电压源模块

参考电压源模块可以输出 32 种不同的电压值，16 个高电压和 16 个低电压。

下面的公式可用来计算输出电压：

公式 8-1：

VRR = 1 （低电压）：*CVREF = (VR3:VR0/24) x VDD*

VRR = 0 （高电压）：

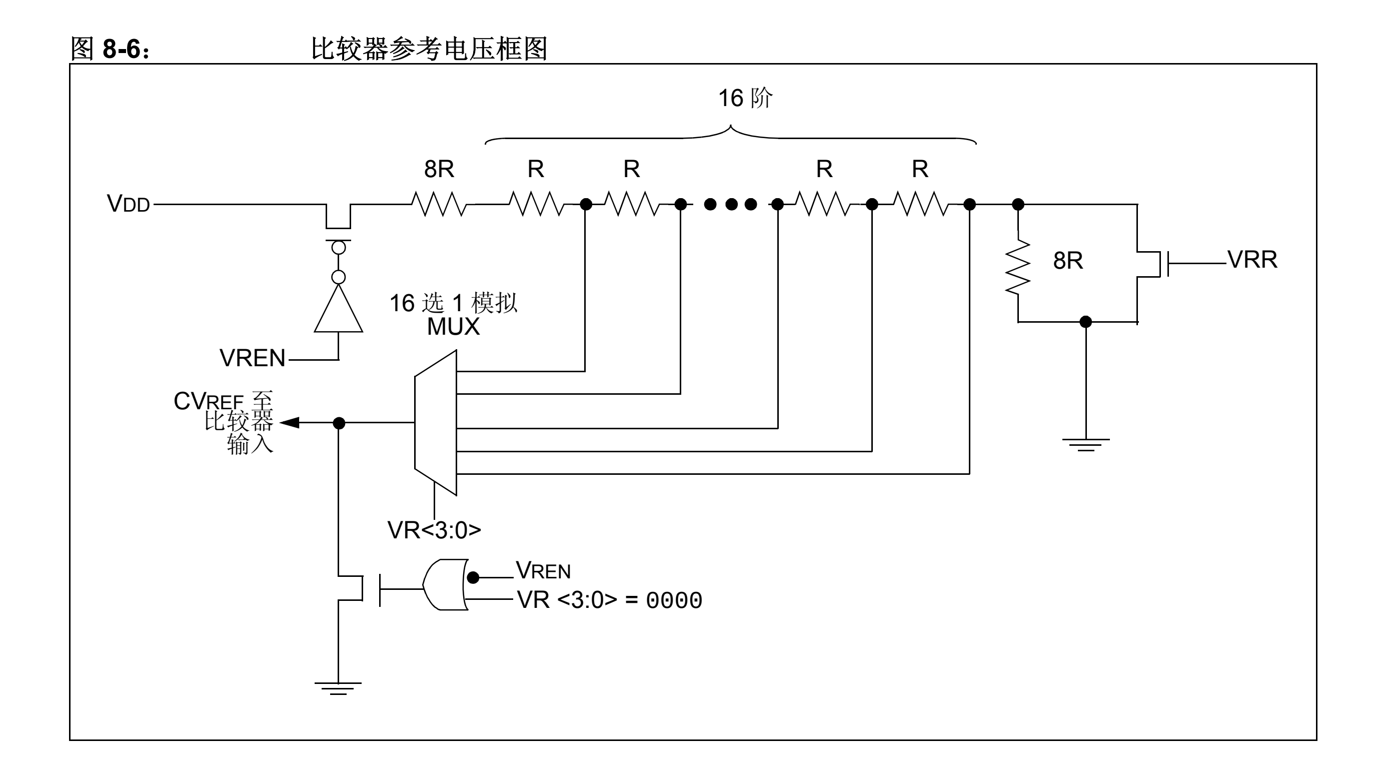
CVREF = (VDD/4) + (VR3:VR0 x VDD/32)

8.6.2 参考电压精度 / 误差

由于模块结构的原因，无法实现从 VSS 到 VDD 的满量程输出。梯形电阻网络（图 8-6）顶部和底部的晶体管使 CVREF 的值不能达到 VSS 或 VDD。在清零 VREN 位（VRCON<7>）禁止模块时则是一个例外。当模块被禁止时，在 VR<3:0> = 0000 时参考电压为 VSS。这就允许比较器能检测零电压值，且不消耗 CVREF 模块电流。

由于参考电压是由 VDD 产生的，因此 CVREF 的输出会随着 VDD 的波动而变化。**第 19.0 节 “电气规范”**中可找到经过测试的比较器参考电压的绝对精度。

图 8-6： 比较器参考电压框图



 初稿

8.7 比较器的响应时间

响应时间是指从选定一个新的参考电压或输入源到比较器输出达到一个有效电平的最短时间。如果内部参考电压发生了改变，在使用比较器的输出时必须考虑到内部参考电压的最大延时。否则，应该使用比较器的最大延时 （见表 19-9）。

8.8 休眠期间的工作原理

如果在进入休眠模式以前已使能了比较器和参考电压源模块，那么它们将在休眠期间继续保持工作。这将导致休眠期间的电流高于掉电规范中的指定值。在电气规范中分别对这种由于比较器和参考电压源模块所造成的额外电流消耗进行了说明。要使休眠模式下的功耗最小，需关闭比较器 （CM<2:0> = 111）和参考电压源模块（VRCON<7> = 0）。

如果在休眠期间使能比较器，则其中断将唤醒器件。如果 GIE 位 （INTCON<7>）置 1，器件将跳转到中断向量 （0004h）处执行中断服务程序，如果该位清零，则器件将继续执行下一条指令。当器件从休眠状态唤醒时，CMCON0、CMCON1 和 VRCON 寄存器的内容将不受影响。

8.9 复位的影响

器件复位强制 CMCON0、CMCON1 和 VRCON 寄存器为各自的复位状态。这将强制比较器模块进入比较器复位模式 （CM<2:0> = 000），同时强制参考电压模块为关闭状态。因此，比较器和参考电压源模块禁止，所有的输入都为模拟输入，电流消耗最小。

寄存器 8-3： VRCON——参考电压控制寄存器 （地址：9Dh）

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
VREN	—	VRR	—	VR3	VR2	VR1	VR0
bit 7							bit 0

bit 7 **VREN**：CVREF 使能位
1 = CVREF 电路上电
0 = CVREF 电路掉电，无 IDD 漏电流， CVREF = VSS。

bit 6 未用：读为 0

bit 5 **VRR**：CVREF 量程范围选择位
1 = 低电压范围
0 = 高电压范围

bit 4 未用：读为 0

bit 3-0 **VR<3:0>**：CVREF 值选择位 （0 ≤ VR<3:0> ≤ 15）
当 VRR = 1 时：CVREF = (VR<3:0>/24) * VDD
当 VRR = 0 时：CVREF = VDD/4 + (VR<3:0>/32) * VDD

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

表 8-2： 与比较器模块相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	其他复位时的值
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
9Ch	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
97h	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
9Dh	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000

图注： x = 未知， u = 不变， - = 未用 （读为 0）。比较器或比较器参考电压源模块未使用阴影单元。

9.0 液晶显示器 （LCD）驱动模块

液晶显示器（Liquid Crystal Display， LCD）驱动模块产生时序控制来驱动静态或复用的 LCD 面板。在 PIC16F946 器件中，该模块最多能驱动 4 个公共端和 42 段的面板。该模块同时还可以控制 LCD 的像素数据。

LCD 驱动模块支持：

- 直接驱动 LCD 面板
- 3 个带有可选择预分频比的 LCD 时钟源
- 最多 4 个公共端：
  - 静态
  - 1/2 复用
  - 1/3 复用
  - 1/4 复用
- 42 段
- 静态、 1/2 或 1/3 LCD 偏置

此模块有 32 个寄存器：

- LCD 控制寄存器 （LCDCON）
- LCD 相位寄存器 （LCDPS）
- 6 个 LCD 段使能寄存器 （LCDSE<5:0>）
- 24 个 LCD 数据寄存器 （LCDDATA<11:0>）

LCDCON 寄存器，如寄存器 9-1 所示，控制 LCD 驱动模块的操作。LCDPS 寄存器，如寄存器 9-2 所示，配置 LCD 时钟源预分频器和波形类型：A 型或 B 型。LCDSE<2:0> 寄存器配置以下端口引脚的功能：

- LCDSE0 SE<7:0>
- LCDSE1 SE<15:8>
- LCDSE2 SE<23:16>
- LCDSE3 SE<31:24>
- LCDSE4 SE<39:32>
- LCDSE5 SE<41:40>

以 LCDSEn 为例，寄存器 9-3 作了详细说明。

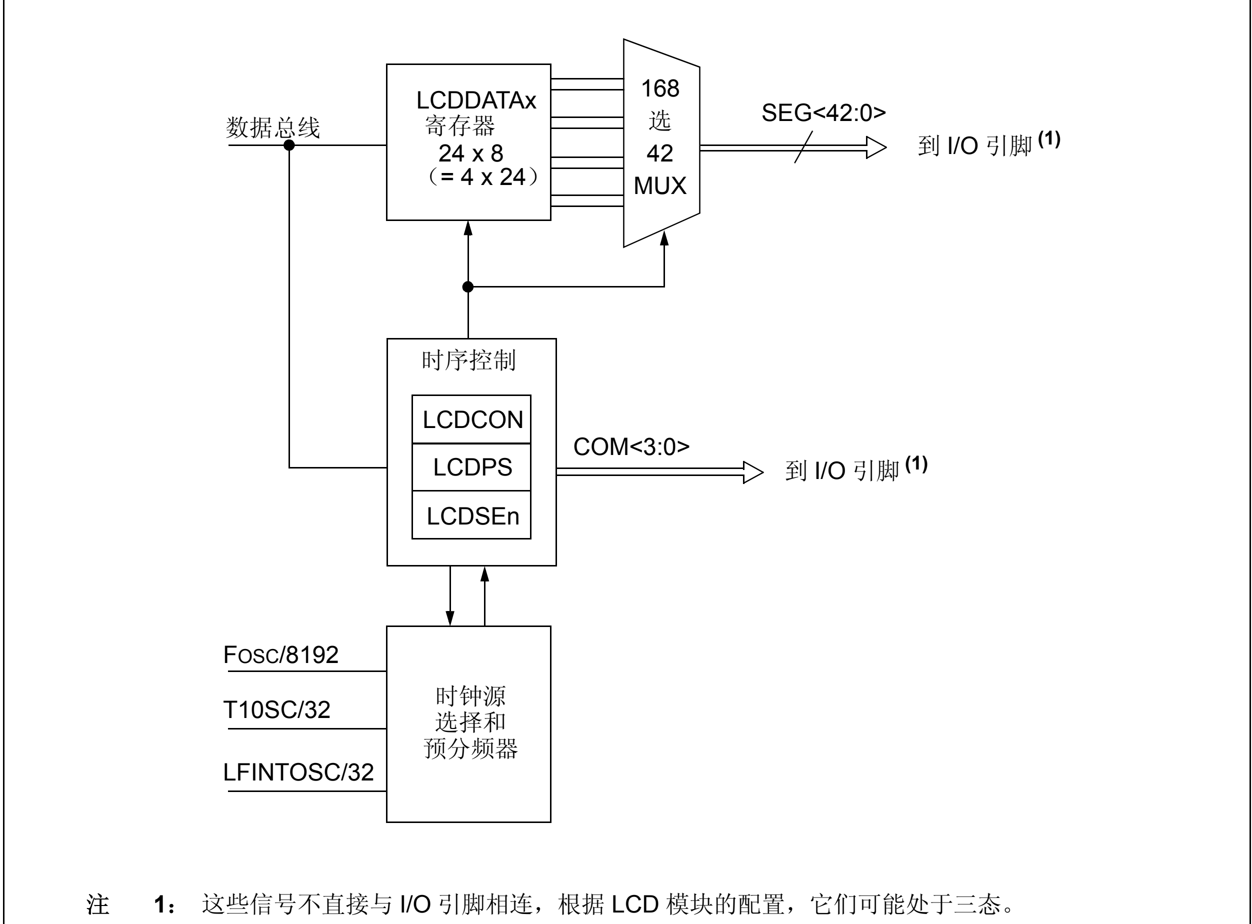
一旦初始化了 LCD 模块，LCDDATA<11:0> 寄存器的各个位就被清零或置 1 以分别代表显示或不显示的像素。

- LCDDATA0 SEG7COM0:SEG0COM0
- LCDDATA1 SEG15COM0:SEG8COM0
- LCDDATA2 SEG23COM0:SEG16COM0
- LCDDATA3 SEG7COM1:SEG0COM1
- LCDDATA4 SEG15COM1:SEG8COM1
- LCDDATA5 SEG23COM1:SEG16COM1
- LCDDATA6 SEG7COM2:SEG0COM2
- LCDDATA7 SEG15COM2:SEG8COM2
- LCDDATA8 SEG23COM2:SEG16COM2
- LCDDATA9 SEG7COM3:SEG0COM3
- LCDDATA10 SEG15COM3:SEG8COM3
- LCDDATA11 SEG23COM3:SEG16COM3
- LCDDATA12 SEG31COM0:SEG24COM0
- LCDDATA13 SEG39COM0:SEG32COM0
- LCDDATA14 SEG41COM0:SEG40COM0
- LCDDATA15 SEG31COM1:SEG24COM1
- LCDDATA16 SEG39COM1:SEG32COM1
- LCDDATA17 SEG41COM1:SEG40COM1
- LCDDATA18 SEG31COM2:SEG24COM2
- LCDDATA19 SEG39COM2:SEG32COM2
- LCDDATA20 SEG41COM2:SEG40COM2
- LCDDATA21 SEG31COM3:SEG24COM3
- LCDDATA22 SEG39COM3:SEG32COM3
- LCDDATA23 SEG41COM3:SEG40COM3

以 LCDDATAx 为例，寄存器 9-4 作了详细说明。

一旦配置了模块， LCDEN （LCDCON<7>）位就可用来使能或禁止 LCD 模块。通过清零 SLPEN （LCDCON<6>）位可使 LCD 面板在休眠模式下继续工作。

图 9-1： LCD 驱动模块框图



注 1：这些信号不直接与 I/O 引脚相连，根据 LCD 模块的配置，它们可能处于三态。

 初稿

寄存器 9-1： LCDCON——液晶显示器控制寄存器 （地址：107h）

R/W-0	R/W-0	R/C-0	R/W-1	R/W-0	R/W-0	R/W-1	R/W-1
LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0
bit 7							bit 0

bit 7 **LCDEN**：LCD 驱动使能位
1 = 使能 LCD 驱动模块
0 = 禁止 LCD 驱动模块

bit 6 **SLPEN**：休眠模式下 LCD 驱动使能位
1 = 休眠模式下禁止 LCD 驱动模块
0 = 休眠模式下使能 LCD 驱动模块

bit 5 **WERR**：LCD 写失败错误位
1 = 当 LCDPS<WA> = 0 时写 LCDDATAx 寄存器 （必须用软件清零）
0 = 无 LCD 写错误

bit 4 **VLCDEN**：LCD 偏置电压引脚使能位
1 = 使能 VLCD 引脚
0 = 禁止 VLCD 引脚

bit 3-2 **CS<1:0>**：时钟源选择位
00 = Fosc/8192
01 = T1OSC （Timer1） /32
1x = LFINTOSC （31 kHz） /32

bit 1-0 **LMUX<1:0>**：公共端选择位

LMUX<1:0>	复用	最大像素数	偏置
00	静态 （COM0）	42	静态
01	1/2 （COM<1:0>）	84	1/2 或 1/3
10	1/3 （COM<2:0>）	126	1/2 或 1/3
11	1/4 （COM<3:0>）	168	1/3

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
C = 只可清零位	1 = 置 1	0 = 清零	x = 未知
-n = 上电复位时的值			

寄存器 9-2： LCDPS——LCD 预分频比选择寄存器 （地址：108h）

R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
WFT	BIASMD	LCDA	WA	LP3	LP2	LP1	LP0
bit 7							bit 0

bit 7 **WFT：**波形类型选择位
1 = B 型波形 （在每一帧边界改变相位）
0 = A 型波形 （在每一公共端类型内改变相位）

bit 6 **BIASMD：**偏置模式选择位
当 LMUX<1:0> = 00 时：
0 = 静态偏置模式 （不要将该位置为 1）
当 LMUX<1:0> = 01 时：
1 = 1/2 偏置模式
0 = 1/3 偏置模式
当 LMUX<1:0> = 10 时：
1 = 1/2 偏置模式
0 = 1/3 偏置模式
当 LMUX<1:0> = 11 时：
0 = 1/3 偏置模式 （不要将该位置为 1）

bit 5 **LCDA：**LCD 工作状态位
1 = 使能 LCD 驱动模块
0 = 禁止 LCD 驱动模块

bit 4 **WA：**LCD 写允许状态位
1 = 允许写入 LCDDATAx 寄存器
0 = 禁止写入 LCDDATAx 寄存器

bit 3-0 **LP<3:0>：**LCD 预分频比选择位
1111 = 1:16
1110 = 1:15
1101 = 1:14
1100 = 1:13
1011 = 1:12
1010 = 1:11
1001 = 1:10
1000 = 1:9
0111 = 1:8
0110 = 1:7
0101 = 1:6
0100 = 1:5
0011 = 1:4
0010 = 1:3
0001 = 1:2
0000 = 1:1

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 9-3： LCDSEn——LCD段寄存器（地址：11Ch，11Dh，11Eh，19Ch，19Dh或19Eh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SEn	SEn	SEn	SEn	SEn	SEn	SEn	SEn
bit 7							bit 0

bit 7-0 **SEn**：段使能位
1 = 使能引脚的段功能
0 = 使能引脚的 I/O 功能

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 9-4： LCDDATAx——LCD 数据寄存器 （地址：110h-119h， 11Ah， 11Bh， 190h-199h，19Ah 或 19Bh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy
bit 7							bit 0

bit 7-0 **SEGx-COMy**：像素点亮位
1 = 点亮像素 （显示）
0 = 不点亮象素 （不显示）

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

9.1 LCD 时钟源选择

LCD 驱动模块具有 3 个可能的时钟源：

- FOSC/8192
- T1OSC/32
- LFINTOSC/32

第一个时钟源的频率是系统时钟的 8192 分频（FOSC/8192）。当系统时钟为 8 MHz 时，选择该分频比将提供约 1 kHz 的输出。该分频比不可编程。相反，LCD 预分频比位 LCDPS<3:0> 则用于设置 LCD 帧时钟速率。

第二个时钟源是 T1OSC/32。当 Timer1 振荡器使用 32.768 kHz 晶振时它同样提供约 1 kHz 的输出。要把 Timer1 振荡器用作时钟源，需将 T1OSCEN（T1CON<3>）位置 1。

第三个时钟源是 31 kHz 的 LFINTOSC/32，它提供大约 1 kHz 的输出。

当处理器休眠时，第二和第三个时钟源用于维持 LCD 运行。

使用 CS<1:0>（LCDCON<3:2>）位可选择其中一个时钟源。

9.1.1 LCD 预分频器

一个 16 位计数器可用作 LCD 时钟的预分频器。该预分频器不可直接读写；它的值由 LP<3:0> 位（LCDPS<3:0>）设置，该值决定了预分频器的分配和预分频比。

预分频比的取值范围为 1:1 到 1:16。

9.2 LCD 偏置类型

LCD 驱动模块可被配置为 3 种偏置类型：

- 静态偏置（2 种电压等级：VSS 和 VDD）
- 1/2 偏置（3 种电压等级：VSS、 1/2 VDD 和 VDD）
- 1/3 偏置（4 种电压等级：VSS、 1/3 VDD、 2/3 VDD 和 VDD）

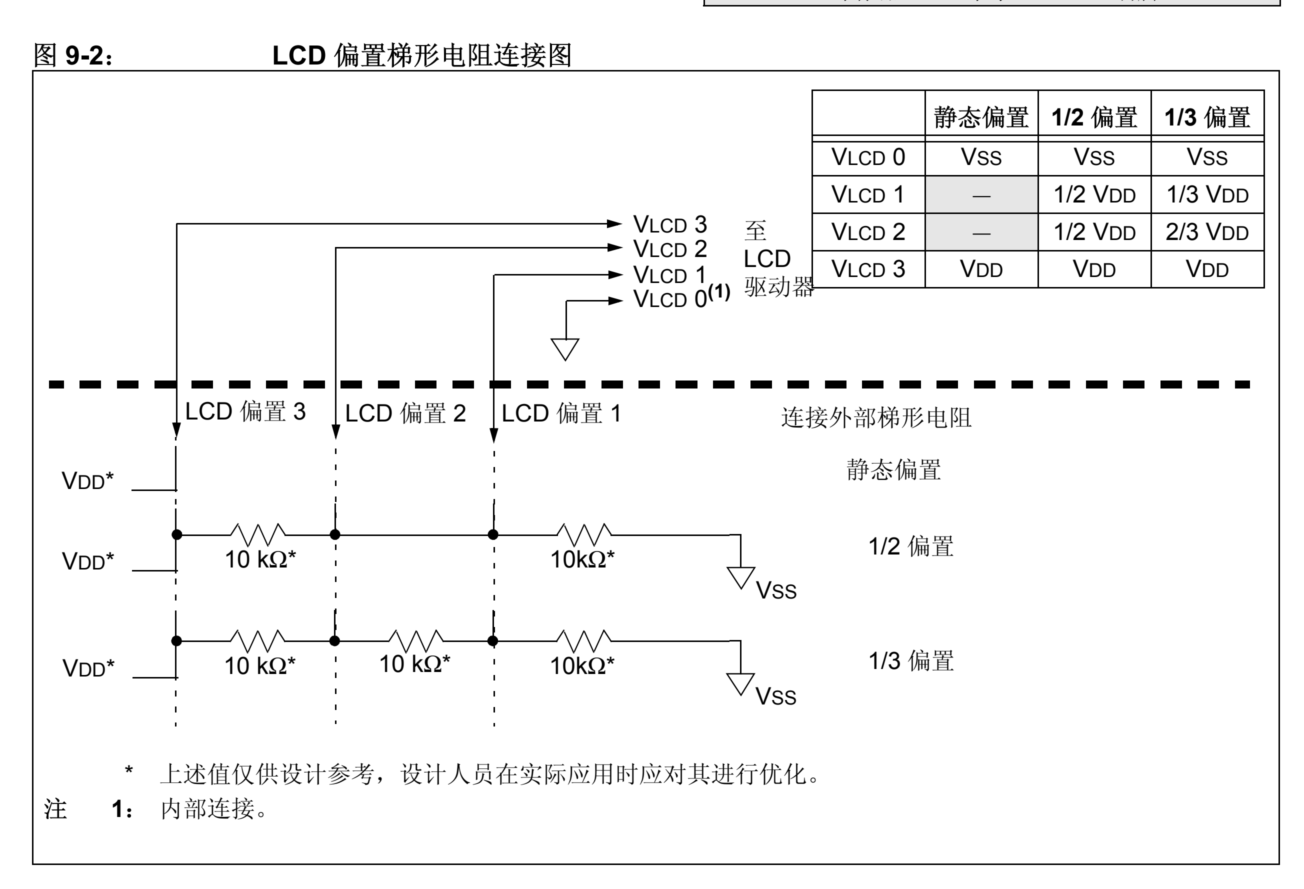
LCD 模块使用外部梯形电阻产生 LCD 偏置电压。

外部梯形电阻应该连接到偏置引脚 1、偏置引脚 2、偏置引脚 3 和 VSS。还应该把偏置引脚 3 连接到 VDD。

图 9-2 给出了连接梯形电阻与偏置引脚的正确方法。

> **注：** 上电复位（POR）时，用于提供 LCD 偏置电压的 VLCD 引脚会被使能，用户必须通过清零 LCDCON<4>，即 VLCDEN 位（见寄存器 9-1）来禁止 VLCD 引脚。

图 9-2： LCD 偏置梯形电阻连接图



 初稿

9.3 LCD 复用类型

LCD 驱动模块可被配置为 4 种复用类型：

- 静态 （只使用 COM0）
- 1/2 复用 （使用 COM0 和 COM1）
- 1/3 复用 （使用 COM0、 COM1 和 COM2）
- 1/4 复用（使用 COM0、COM1、COM2 和 COM3）

LMUX<1:0> 设置决定 RB5、 RA2 和 RD0 引脚的功能（详情见表 9-1）。

如果引脚为数字 I/O，相应的 TRIS 位控制数据方向。如果引脚为 COM 驱动器，那么该引脚的 TRIS 设置将被覆盖。

注：	上电复位时， LMUX<1:0> 位为 11。

表 9-1： RA0、 RA2 和 RB5 的功能

LMUX<1:0>	RD0	RA2	RB5
00	数字 I/O	数字 I/O	数字 I/O
01	数字 I/O	数字 I/O	COM1 驱动器
10	数字 I/O	COM2 驱动器	COM1 驱动器
11	COM3 驱动器	COM2 驱动器	COM1 驱动器

9.4 段使能

LCDSEn 寄存器用于选择每个段引脚的引脚功能。引脚功能选择可使每个引脚工作为LCD段驱动器或者作为引脚的备用功能。要把引脚配置为段引脚，LCDSEn 寄存器中的相应位必须置为 1。更多详细信息，请参见图 9-4 和图 9-5。

如果引脚为数字 I/O，相应的 TRIS 位控制数据方向。LCDSEn 寄存器中的任何一位置 1 都会覆盖对应 TRIS 寄存器中相应位的设置。

注：	在上电复位时，这些引脚被配置为数字 I/O。

9.5 像素控制

LCDDATAx 寄存器中的位用于定义每个像素的状态。每一位只定义一个像素。

寄存器 9-4 所示为 LCDDATAx 寄存器中的每一位与各个公共端和段信号间的相互关系。

任何未用于显示的 LCD 像素地址均被用作通用 RAM。

9.6 LCD 帧频率

COM 和 SEG 输出变化的速率称为 LCD 帧频率。

表 9-2： 帧频率公式

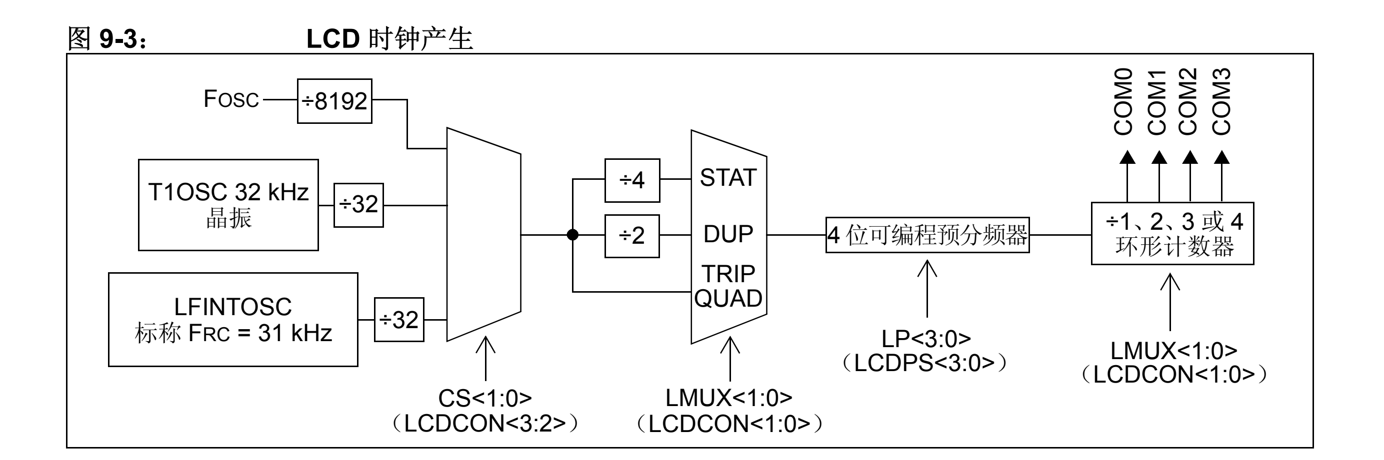
复用	帧频率 =
静态	时钟源 /(4 x 1 x (LP<3:0> + 1))
1/2	时钟源 /(2 x 2 x (LP<3:0> + 1))
1/3	时钟源 /(1 x 3 x (LP<3:0> + 1))
1/4	时钟源 /(1 x 4 x (LP<3:0> + 1))

注： 时钟源是 FOSC/8192、 T1OSC/32 或 LFINTOSC/32。

表 9-3： 使用 8 MHz 的 FOSC、工作在 32.768 kHz 的 TIMER1 或 INTOSC 振荡器时的近似帧频率（单位 Hz）

LP<3:0>	静态	1/2	1/3	1/4
2	85	85	114	85
3	64	64	85	64
4	51	51	68	51
5	43	43	57	43
6	37	37	49	37
7	32	32	43	32

图 9-3：　　　　LCD 时钟产生



初稿

图 9-4： LCD 段映射工作表 1 （第 1 部分，共 2 部分）

LCD 功能	COM0		COM1		COM2		COM3		引脚号	端口	备用功能
	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	28/40 引脚		
SEG0	LCDDATA0, 0		LCDDATA3, 0		LCDDATA6, 0		LCDDATA9, 0		21/33	RB0	INT
SEG1	LCDDATA0, 1		LCDDATA3, 1		LCDDATA6, 1		LCDDATA9, 1		22/34	RB1	
SEG2	LCDDATA0, 2		LCDDATA3, 2		LCDDATA6, 2		LCDDATA9, 2		23/35	RB2	
SEG3	LCDDATA0, 3		LCDDATA3, 3		LCDDATA6, 3		LCDDATA9, 3		24/36	RB3	
SEG4	LCDDATA0, 4		LCDDATA3, 4		LCDDATA6, 4		LCDDATA9, 4		6/6	RA4	C1OUT/T0CKI
SEG5	LCDDATA0, 5		LCDDATA3, 5		LCDDATA6, 5		LCDDATA9, 5		7/7	RA5	C2OUT/AN4/$\overline{SS}$
SEG6	LCDDATA0, 6		LCDDATA3, 6		LCDDATA6, 6		LCDDATA9, 6		14/18	RC3	
SEG7	LCDDATA0, 7		LCDDATA3, 7		LCDDATA6, 7		LCDDATA9, 7		3/3	RA1	AN1
SEG8	LCDDATA1, 0		LCDDATA4, 0		LCDDATA7, 0		LCDDATA10, 0		18/26	RC7	RX/DT/SDI/SDA
SEG9	LCDDATA1, 1		LCDDATA4, 1		LCDDATA7, 1		LCDDATA10, 1		17/25	RC6	TX/CK/SCK/SCL
SEG10	LCDDATA1, 2		LCDDATA4, 2		LCDDATA7, 2		LCDDATA10, 2		16/24	RC5	T1CKI/CCP1
SEG11	LCDDATA1, 3		LCDDATA4, 3		LCDDATA7, 3		LCDDATA10, 3		15/23	RC4	$\overline{T1G}$/SDO
SEG12	LCDDATA1, 4		LCDDATA4, 4		LCDDATA7, 4		LCDDATA10, 4		2/2	RA0	AN0
SEG13	LCDDATA1, 5		LCDDATA4, 5		LCDDATA7, 5		LCDDATA10, 5		28/40	RB7	ICSPDAT/ICDDAT
SEG14	LCDDATA1, 6		LCDDATA4, 6		LCDDATA7, 6		LCDDATA10, 6		27/39	RB6	ICSPCK/ICDCK
SEG15	LCDDATA1, 7		LCDDATA4, 7		LCDDATA7, 7		LCDDATA10, 7		5/5	RA3	AN3/VREF+
SEG16	LCDDATA2, 0		LCDDATA5, 0		LCDDATA8, 0		LCDDATA11, 0		-/26	RD3	
SEG17	LCDDATA2, 1		LCDDATA5, 1		LCDDATA8, 1		LCDDATA11, 1		-/27	RD4	
SEG18	LCDDATA2, 2		LCDDATA5, 2		LCDDATA8, 2		LCDDATA11, 2		-/28	RD5	
SEG19	LCDDATA2, 3		LCDDATA5, 3		LCDDATA8, 3		LCDDATA11, 3		-/29	RD6	
SEG20	LCDDATA2, 4		LCDDATA5, 4		LCDDATA8, 4		LCDDATA11, 4		-/30	RD7	
SEG21	LCDDATA2, 5		LCDDATA5, 5		LCDDATA8, 5		LCDDATA11, 5		-/8	RE0	AN5
SEG22	LCDDATA2, 6		LCDDATA5, 6		LCDDATA8, 6		LCDDATA11, 6		-/9	RE1	AN6
SEG23	LCDDATA2, 7		LCDDATA5, 7		LCDDATA8, 7		LCDDATA11, 7		-/10	RE2	AN7

图 9-5： LCD 段映射工作表 2 （第 2 部分，共 2 部分）

LCD 功能	COM0		COM1		COM2		COM3		引脚号	端口	备用功能
	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	28/40 引脚		
SEG24	LCDDATA12, 0		LCDDATA15, 0		LCDDATA18, 0		LCDDATA21, 0		37	RE4	
SEG25	LCDDATA12, 1		LCDDATA15, 1		LCDDATA18, 1		LCDDATA21, 1		42	RE5	
SEG26	LCDDATA12, 2		LCDDATA15, 2		LCDDATA18, 2		LCDDATA21, 2		43	RE6	
SEG27	LCDDATA12, 3		LCDDATA15, 3		LCDDATA18, 3		LCDDATA21, 3		44	RE7	
SEG28	LCDDATA12, 4		LCDDATA15, 4		LCDDATA18, 4		LCDDATA21, 4		45	RF4	
SEG29	LCDDATA12, 5		LCDDATA15, 5		LCDDATA18, 5		LCDDATA21, 5		46	RF5	
SEG30	LCDDATA12, 6		LCDDATA15, 6		LCDDATA18, 6		LCDDATA21, 6		47	RF6	
SEG31	LCDDATA12, 7		LCDDATA15, 7		LCDDATA18, 7		LCDDATA21, 7		48	RF7	
SEG32	LCDDATA13, 0		LCDDATA16, 0		LCDDATA19, 0		LCDDATA22, 0		11	RF0	
SEG33	LCDDATA13, 1		LCDDATA16, 1		LCDDATA19, 1		LCDDATA22, 1		12	RF1	
SEG34	LCDDATA13, 2		LCDDATA16, 2		LCDDATA19, 2		LCDDATA22, 2		13	RF2	
SEG35	LCDDATA13, 3		LCDDATA16, 3		LCDDATA19, 3		LCDDATA22, 3		14	RF3	
SEG36	LCDDATA13, 4		LCDDATA16, 4		LCDDATA19, 4		LCDDATA22, 4		3	RG0	
SEG37	LCDDATA13, 5		LCDDATA16, 5		LCDDATA19, 5		LCDDATA22, 5		4	RG1	
SEG38	LCDDATA13, 6		LCDDATA16, 6		LCDDATA19, 6		LCDDATA22, 6		5	RG2	
SEG39	LCDDATA13, 7		LCDDATA16, 7		LCDDATA19, 7		LCDDATA22, 7		6	RG3	
SEG40	LCDDATA14, 0		LCDDATA17, 0		LCDDATA20, 0		LCDDATA23, 0		7	RG4	
SEG41	LCDDATA14, 1		LCDDATA17, 1		LCDDATA20, 1		LCDDATA23, 1		8	RG5	

9.7 LCD 波形产生

产生了 LCD 波形，因此显示像素上的净 AC 电压应该最大限度地加大，而不显示像素上的净 AC 电压应该最大限度地减小。任何像素上的净 DC 电压应该为零。

COM 信号表示每个公共端的时间片（Time Slice），而 SEG 中包含像素数据。

像素信号（COM-SEG）中将不包含 DC 分量，并且只可取两个 rms 值中的一个。高 rms 值会产生显示像素，而低 rms 值会产生不显示像素。

随着公共端数量的增加，两个 rms 值间的差值逐渐减小。这个差值表示显示器可具有的最大对比度。

可以用两种波形驱动 LCD：A 型和 B 型。在 A 型波形中，相位在每个公共端类型中改变，然而在 B 型波形中，相位在每个帧边界上改变。这样，A 型波形在单帧中保持 VDC 为 0，而 B 型波形则需要两帧。

> **注 1：** 如果器件休眠时必须同时使能 LCD 休眠（LCDCON<SLPEN> = 1），则必须格外小心，因为只有当所有像素上的 VDC 为 0 时才可执行休眠。
>
> **2：** 当 LCD 时钟源为 FOSC/8192 时，不管 LCDCON<SLPEN> 的设置如何，只要执行休眠指令，LCD 就会进入休眠状态。因而当执行休眠指令时应注意查看所有像素上的 VDC 是否为 0。

图 9-6 到图 9-16 所示为 A 型和 B 型波形在静态、1/2 复用、1/3 复用和 1/4 复用驱动时的波形。

图 9-6： 在静态驱动时的 **A/B** 型波形

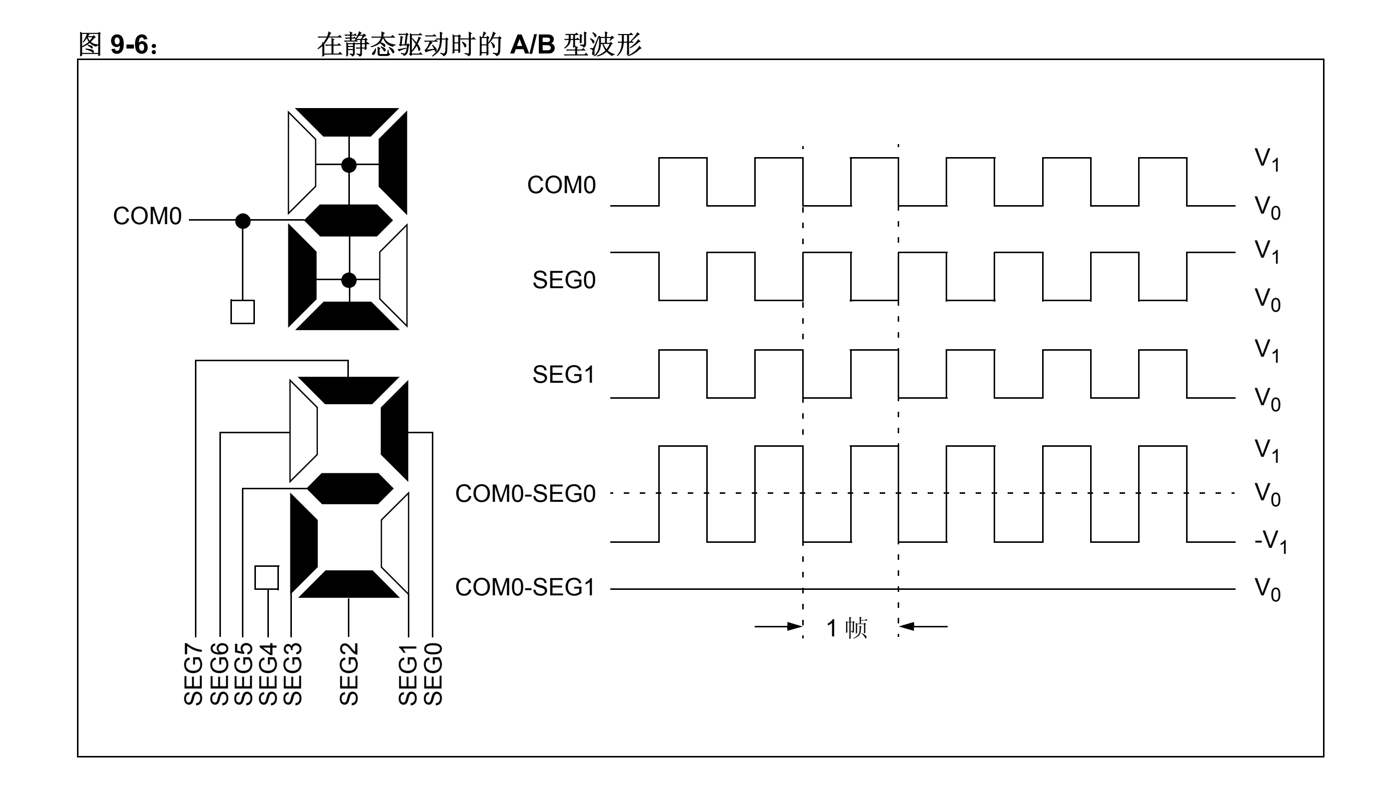
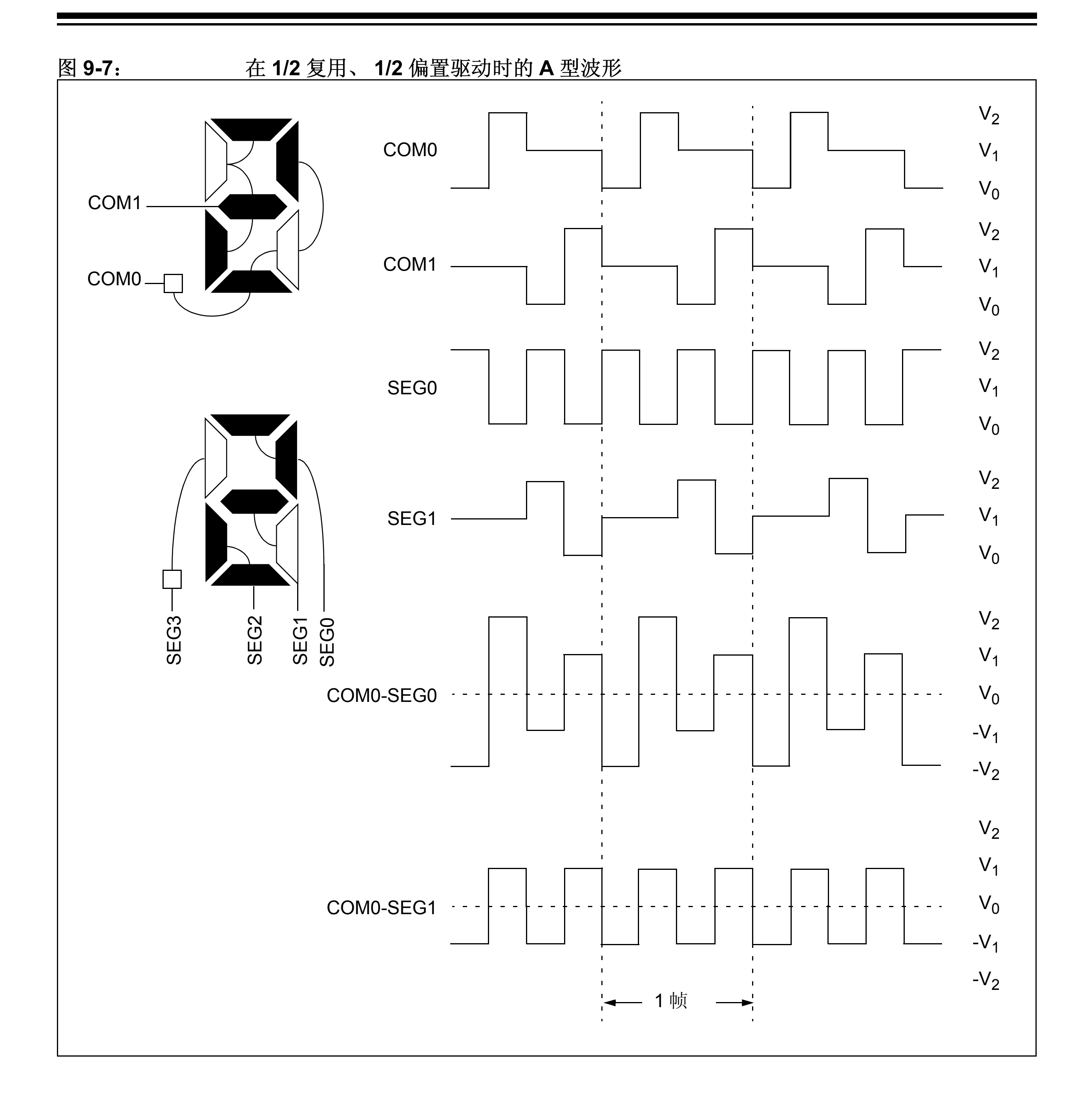


图 9-7： 在 1/2 复用、 1/2 偏置驱动时的 A 型波形



 初稿

图 9-8： 在 1/2 复用、 1/2 偏置驱动时的 B 型波形

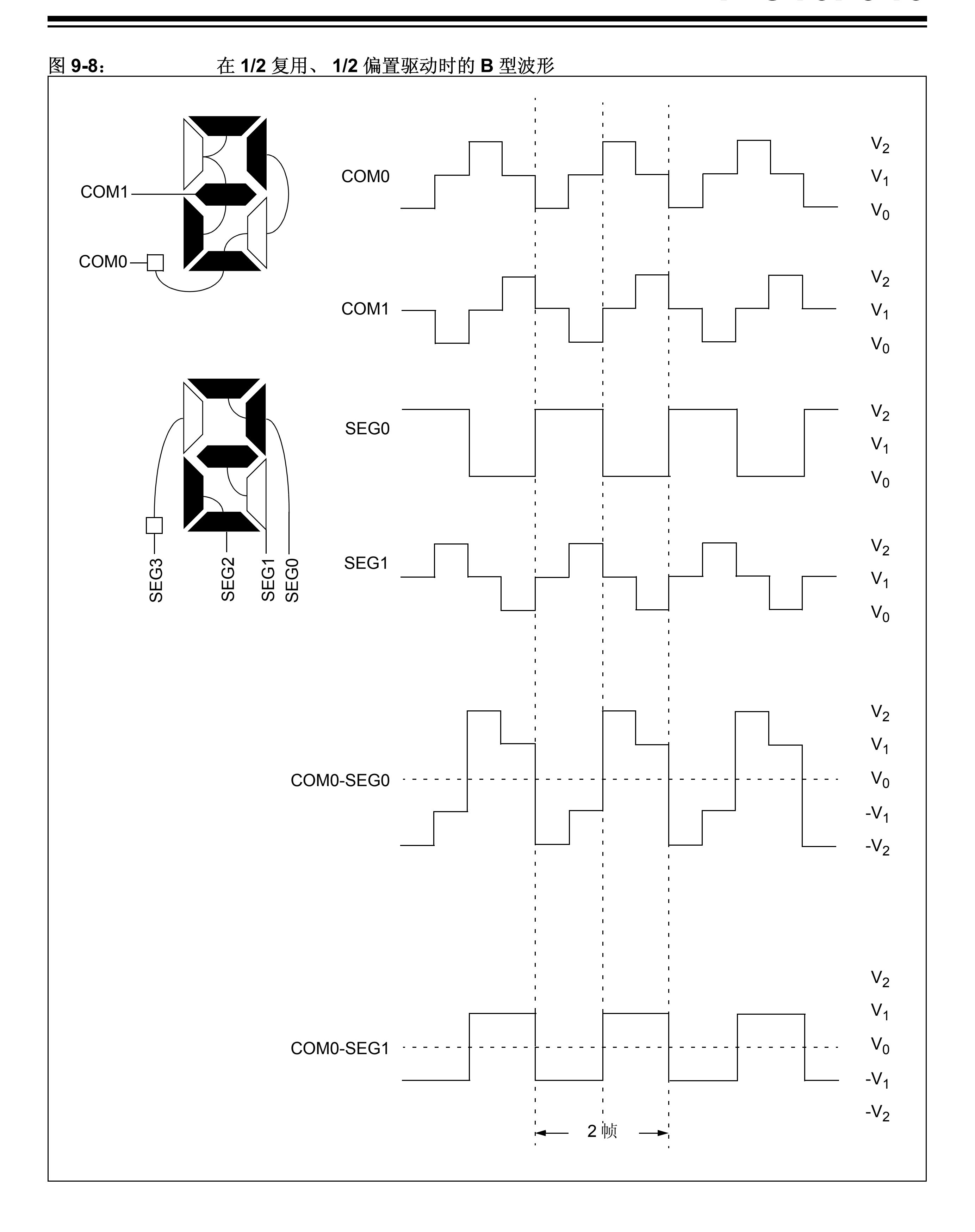
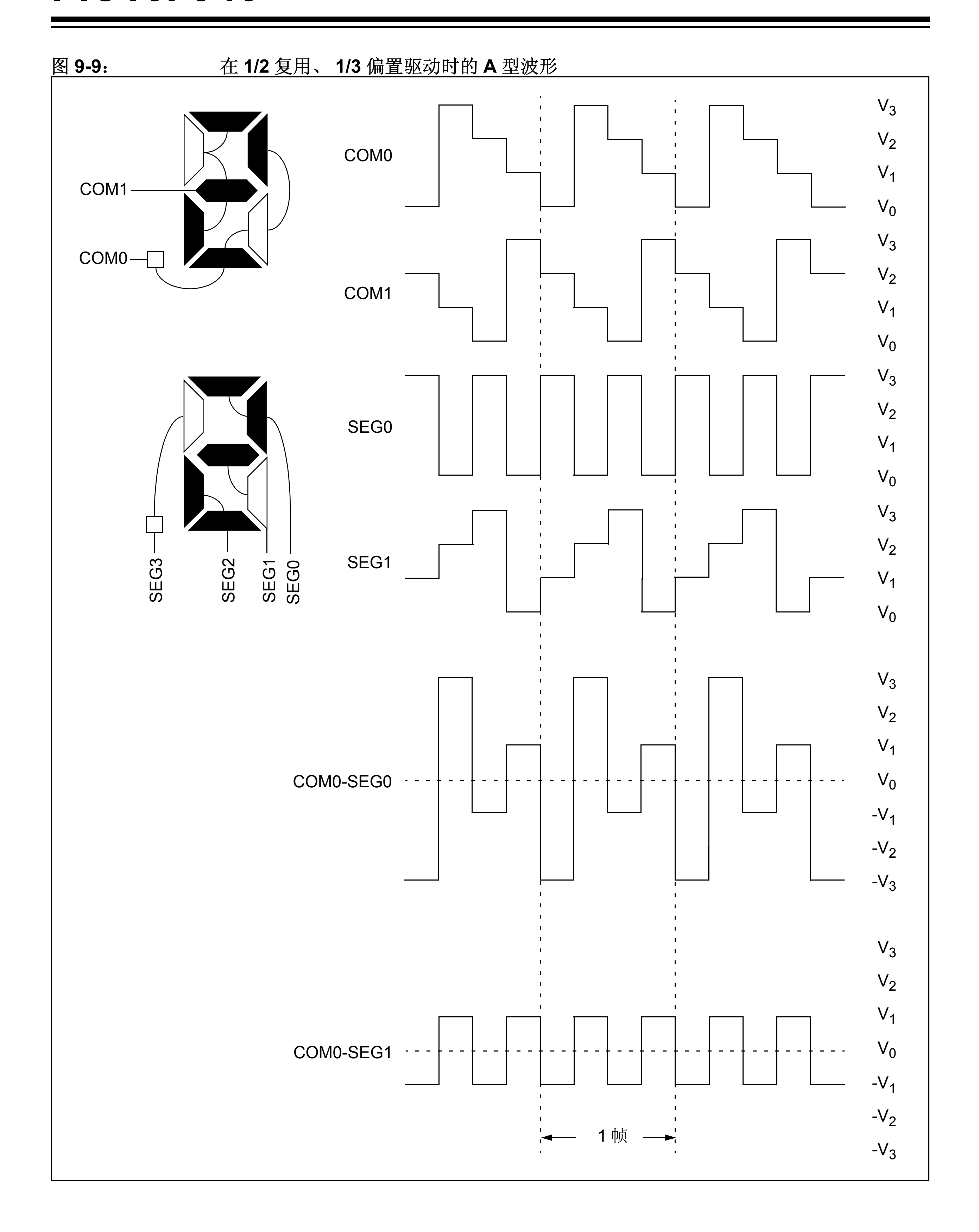


图 9-9: 在 1/2 复用、 1/3 偏置驱动时的 A 型波形



 初稿

图 9-10： 在 1/2 复用、 1/3 偏置驱动时的 B 型波形

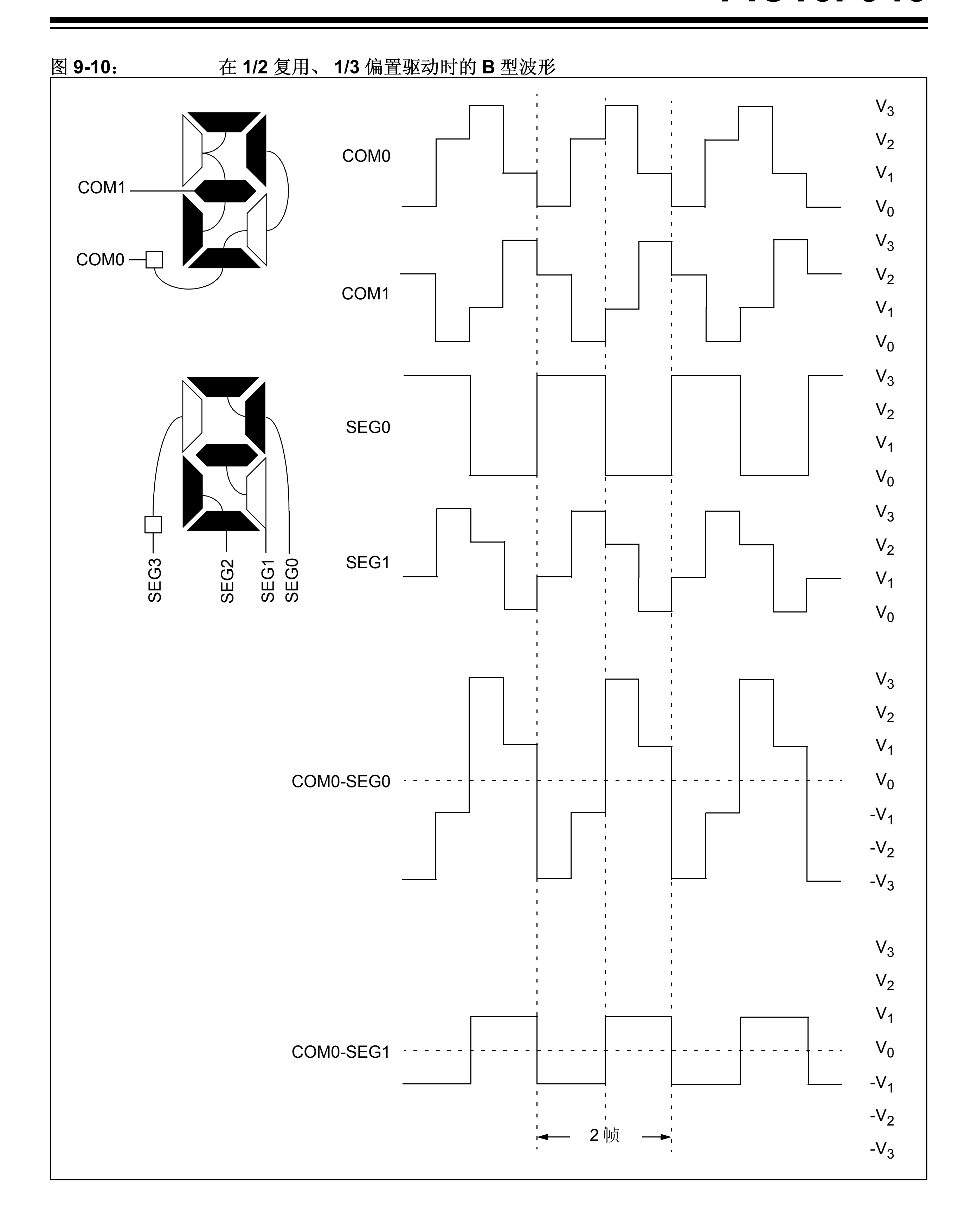
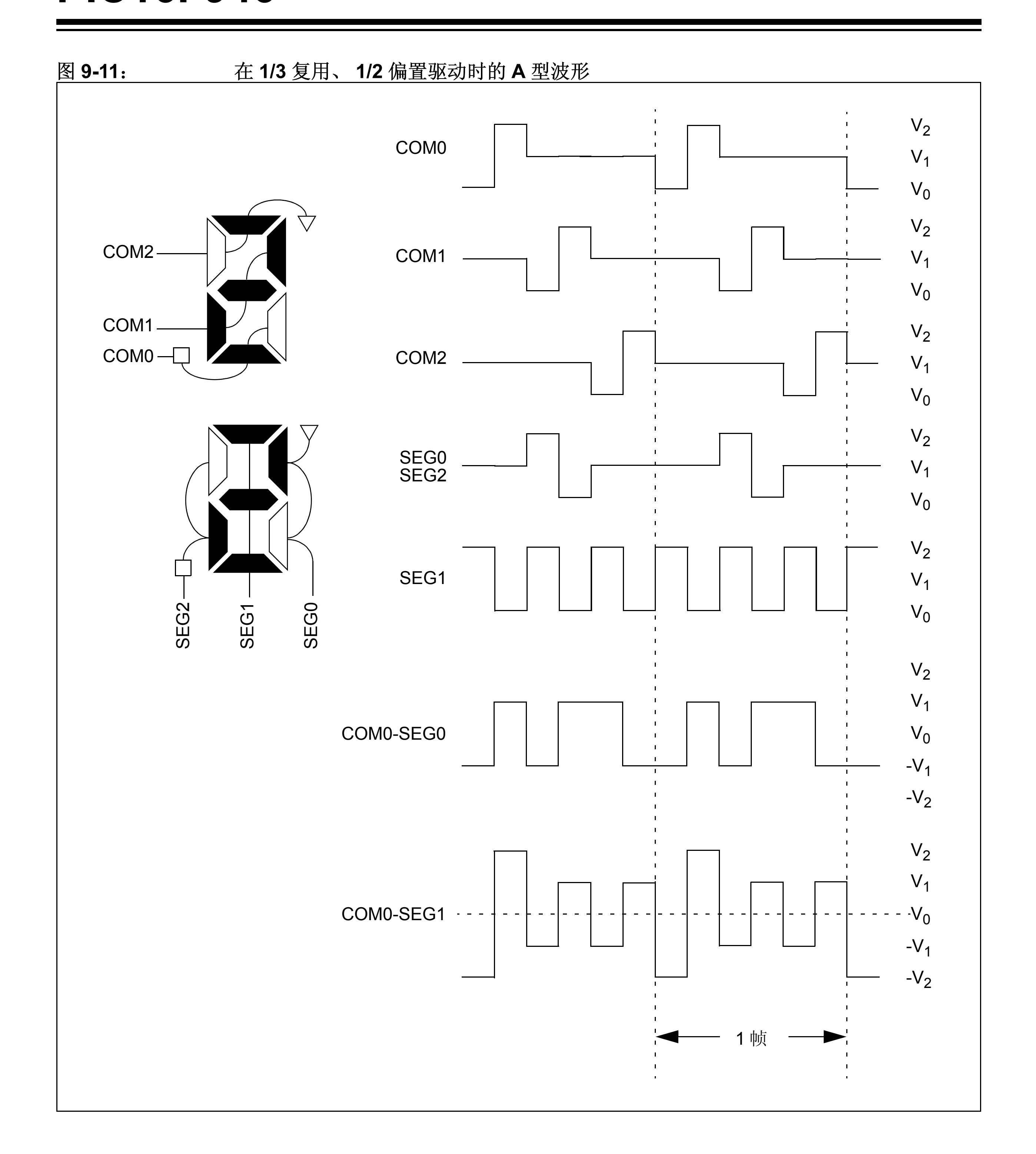


图 9-11： 在 1/3 复用、 1/2 偏置驱动时的 A 型波形



 初稿

图 9-12： 在 1/3 复用、 1/2 偏置驱动时的 B 型波形

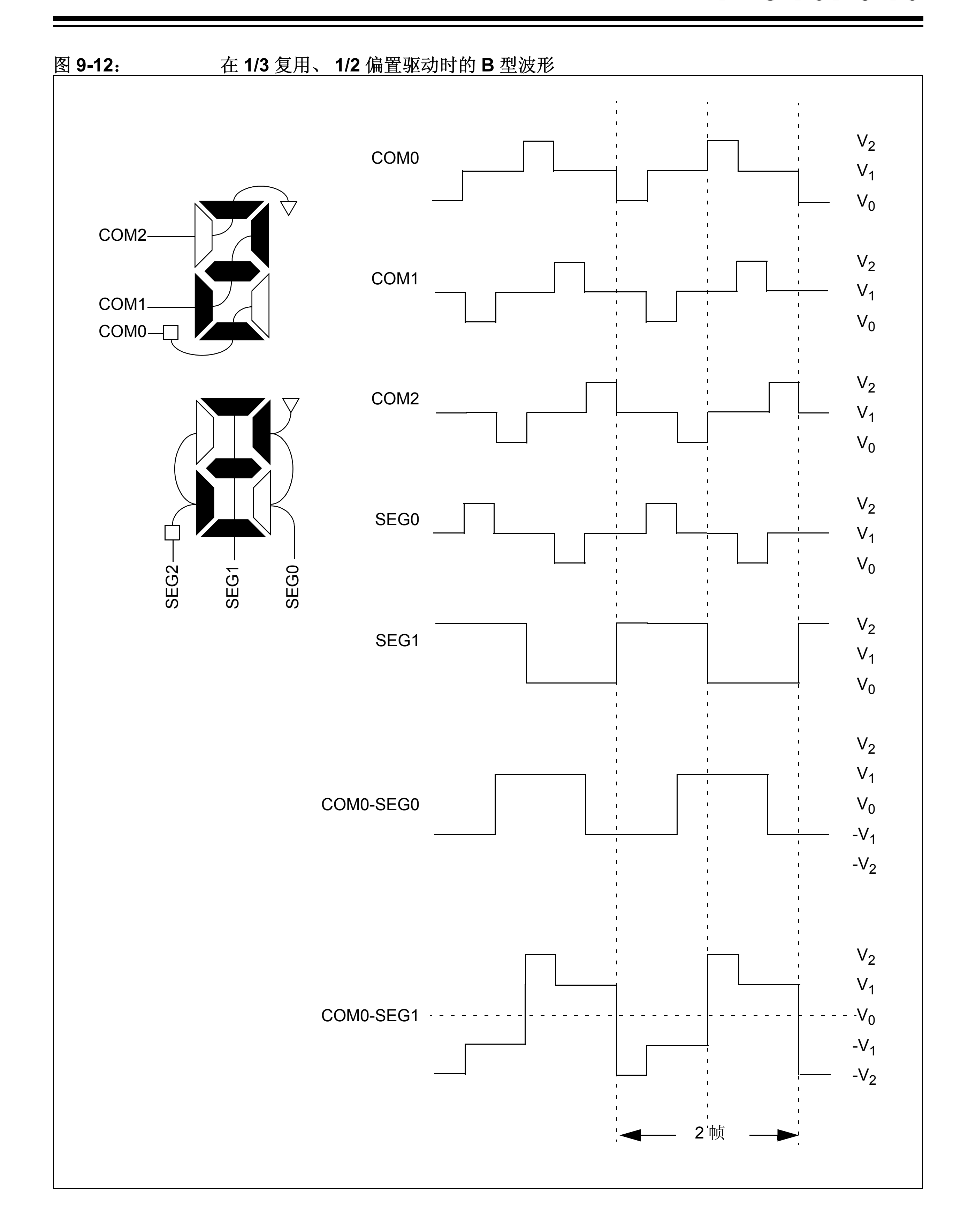
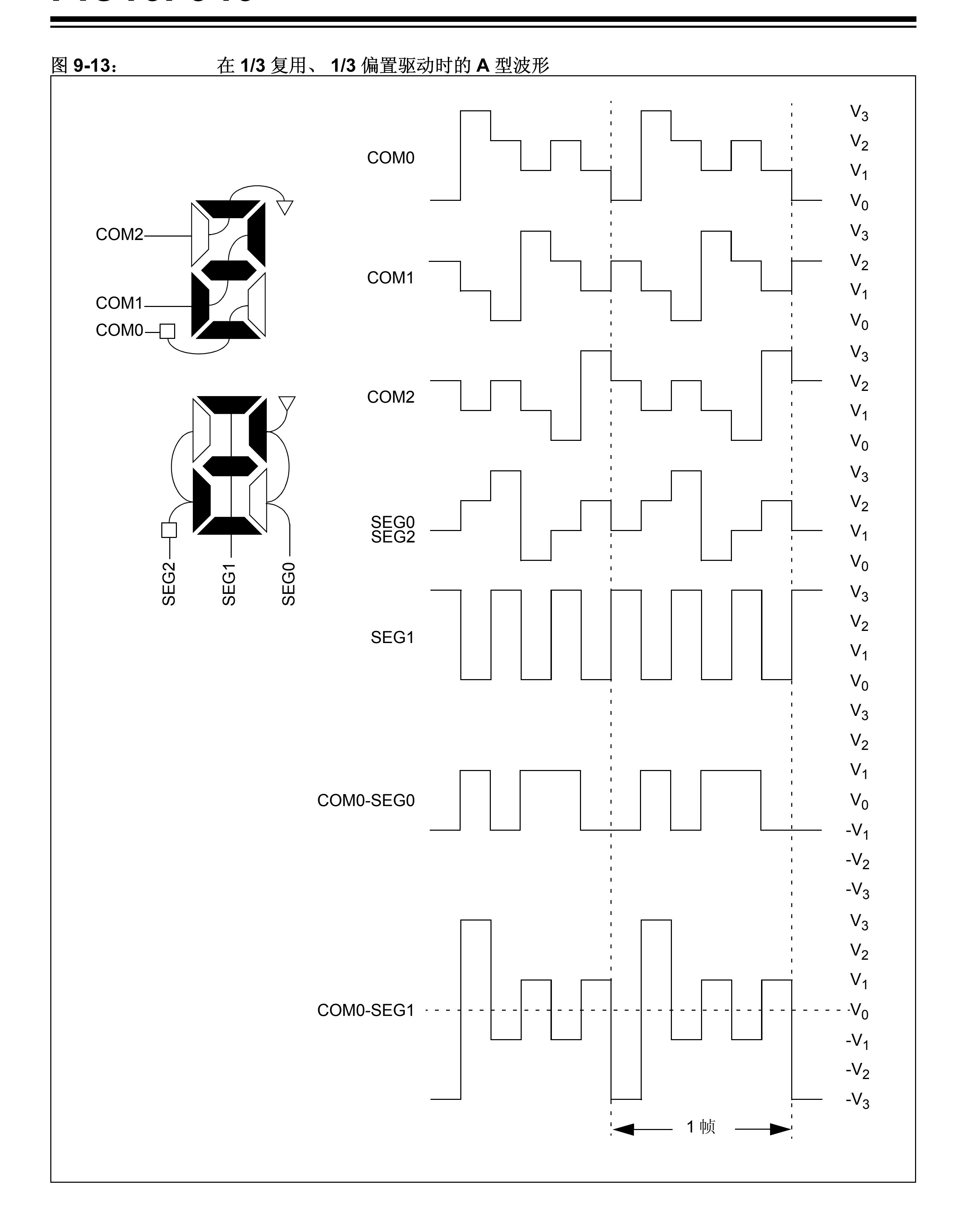


图 9-13： 在 1/3 复用、 1/3 偏置驱动时的 A 型波形



 初稿

图 9-14： 在 1/3 复用、 1/3 偏置驱动时的 B 型波形

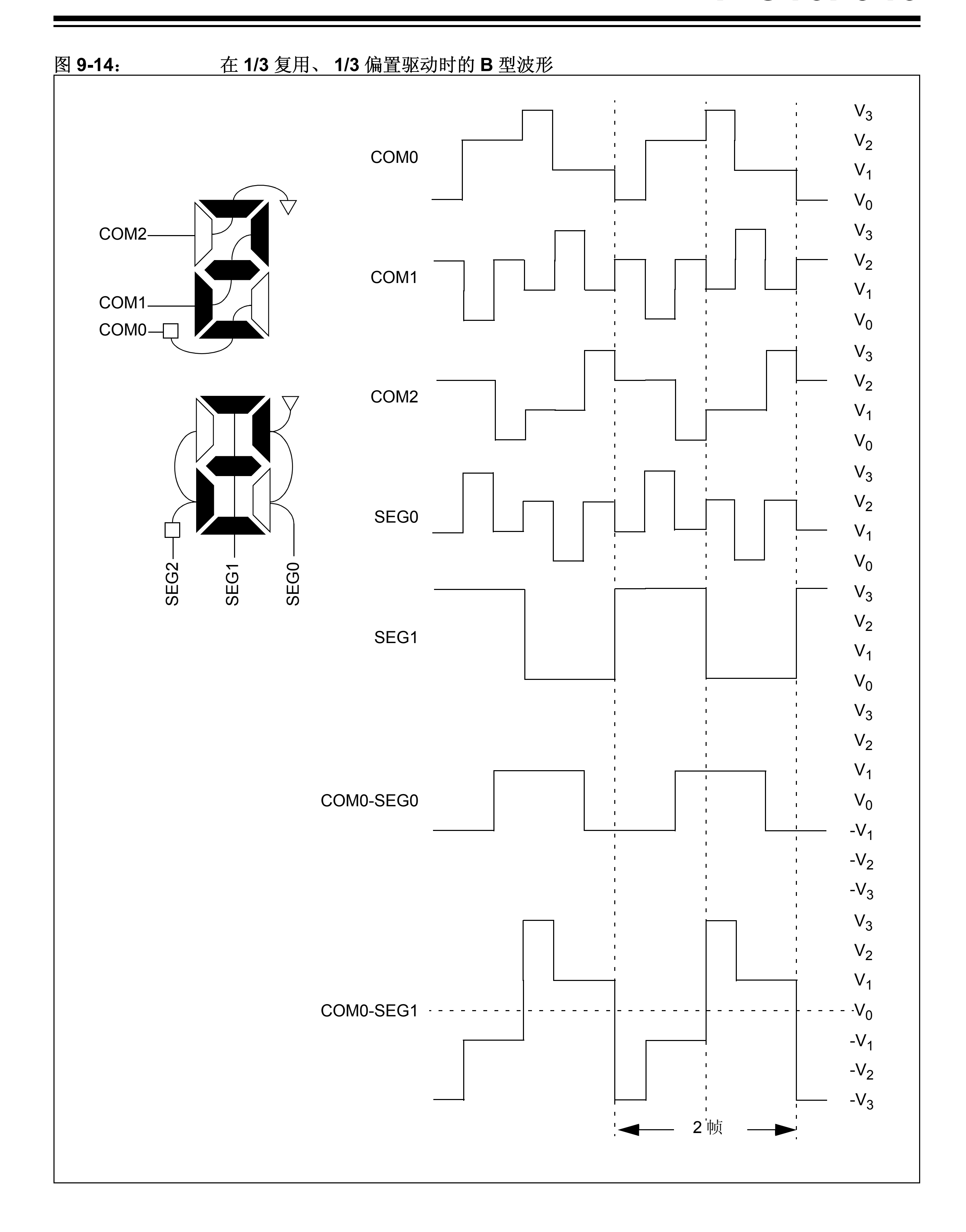
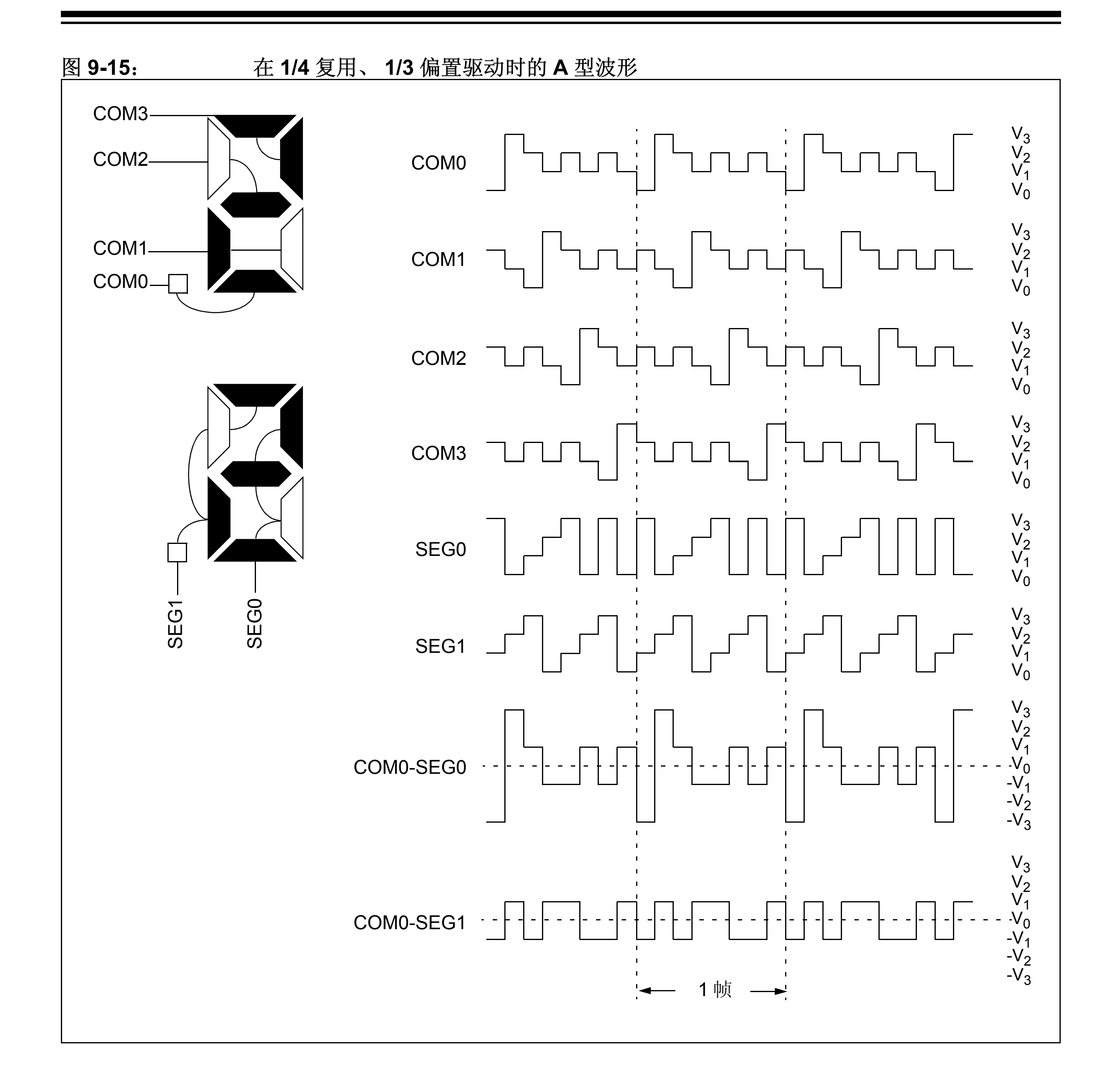
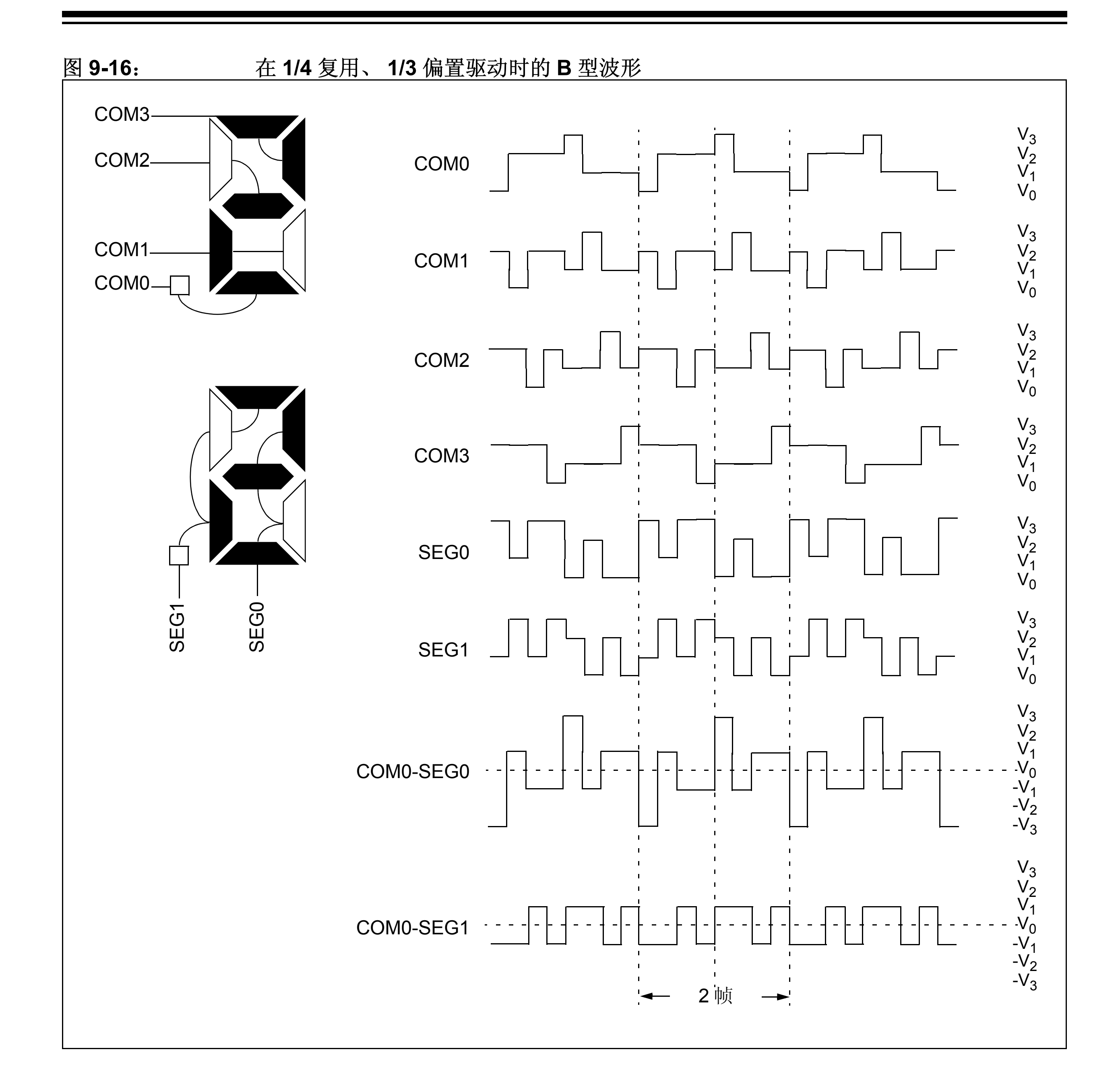


图 9-15： 在 **1/4** 复用、 **1/3** 偏置驱动时的 **A** 型波形



 初稿

图 9-16： 在 1/4 复用、 1/3 偏置驱动时的 B 型波形



9.8 LCD 中断

LCD 时序发生提供了一个定义 LCD 的帧时序的中断。该中断可用于协调新帧开始和写入像素数据。在帧边界处写像素数据可使图像过渡更清晰。该中断还可用于同步 LCD 和外部事件。

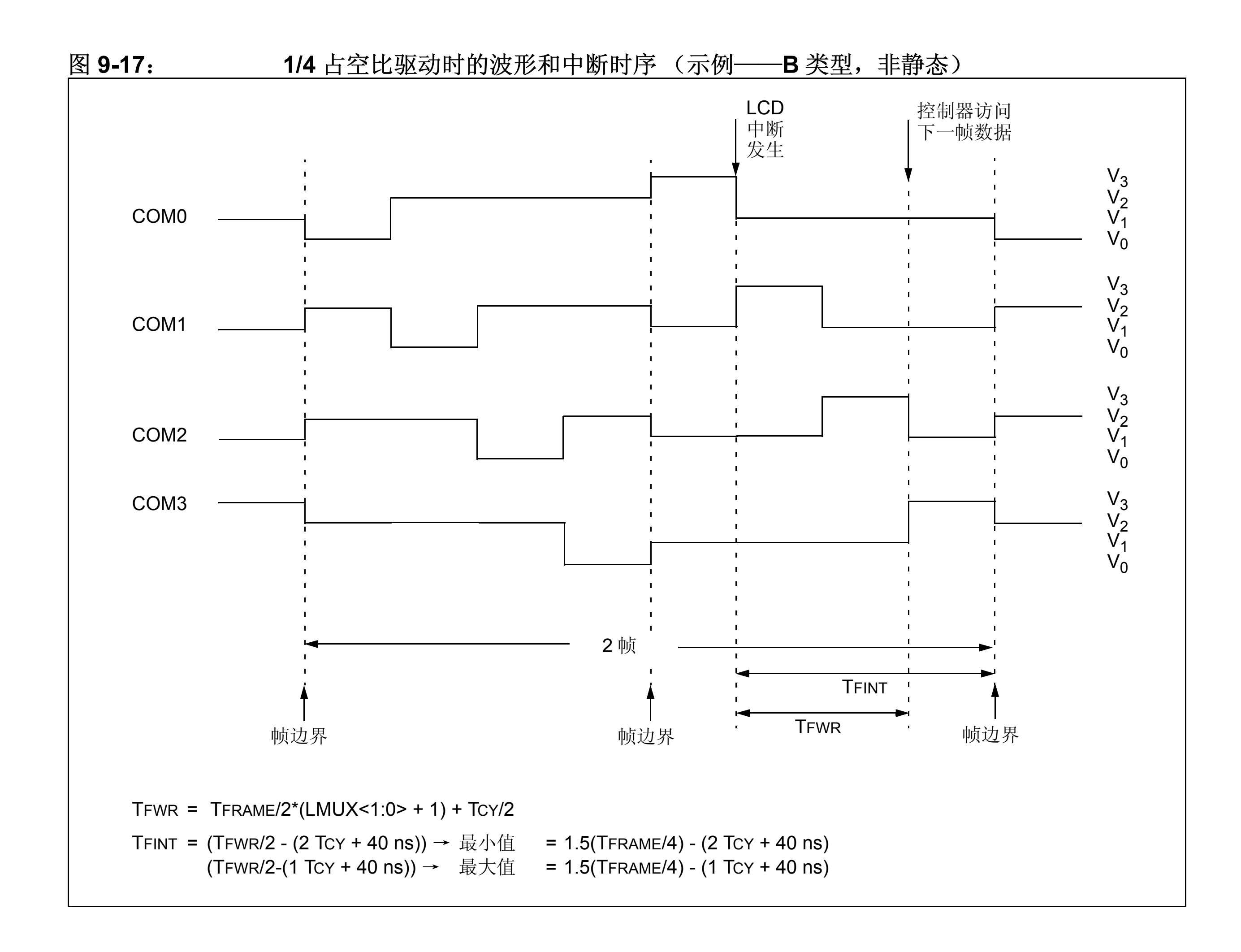
我们定义一个新帧开始于 COM0 公共端信号的前沿。在 LCD控制器完成对帧所需的像素数据的访问后将立即产生中断。中断发生在帧边界前的某一固定时段（TFINT），如图 9-17 所示。在中断发生的 TFWR 时间后，LCD 控制器将开始访问下一帧数据。新数据必须在 TFWR 内写入，因为在此间隔后 LCD 控制器将开始访问下一帧数据。

当 LCD 驱动器由 B 型波形驱动且 LMUX<1:0> 位不等于 00 时，必须处理一些额外的问题。由于需要两帧来维持像素上的 DC 电压为零，因此在这两帧期间像素数据必须保持不变。如果允许像素数据发生改变，奇数帧波形和偶数帧波形就不一定会互补，在面板中会引入一个直流分量。因此，当使用 B 型波形时，用户必须同步帧中断后的下一帧中发生的 LCD 像素更新值。

在 B 型波形时要使写入时序正确，中断将只能发生在完整的相位间隔内。当禁止写入时，如果用户试图进行写操作，标志位 WERR （LCDCON<5>）位就会置 1。

> **注：** 当选择 A 型波形和选择不复用 （静态）的 B 型波形时不会产生中断。

图 9-17： 1/4 占空比驱动时的波形和中断时序 （示例——B 类型，非静态）



9.9 在休眠模式下工作

LCD 模块可以工作在休眠模式下。模式选择由 SLPEN（LCDCON<6>）位控制。将 SLPEN 位置 1 将允许 LCD 模块进入休眠模式。清零 SLPEN 位将使模块在休眠模式下继续工作。

如果执行 SLEEP 指令并且 SLPEN = 1，LCD 模块将中止所有的功能，进入电流消耗极低的模式。模块将立即停止工作并在段和公共端上驱动最小LCD电压。图9-18 给出了此操作的过程。

要确保没有直流分量引入面板，应在LCD帧边界后立即执行 SLEEP 指令。可用 LCD 中断判定帧边界。请参见**第 9.8 节 "LCD 中断"**中的公式来计算延时。

如果执行 SLEEP 指令并且 SLPEN = 0，模块将继续显示 LCDDATA 寄存器的当前内容。要使模块在休眠模式下继续工作，时钟源必须为 LFINTOSC 或 T1OSC 外部振荡器。在休眠模式下，LCD 数据不能改变。在此模式下，LCD 模块电流消耗并未降低；然而，器件的整体功耗将因内核和其他外设功能的关闭而降低。

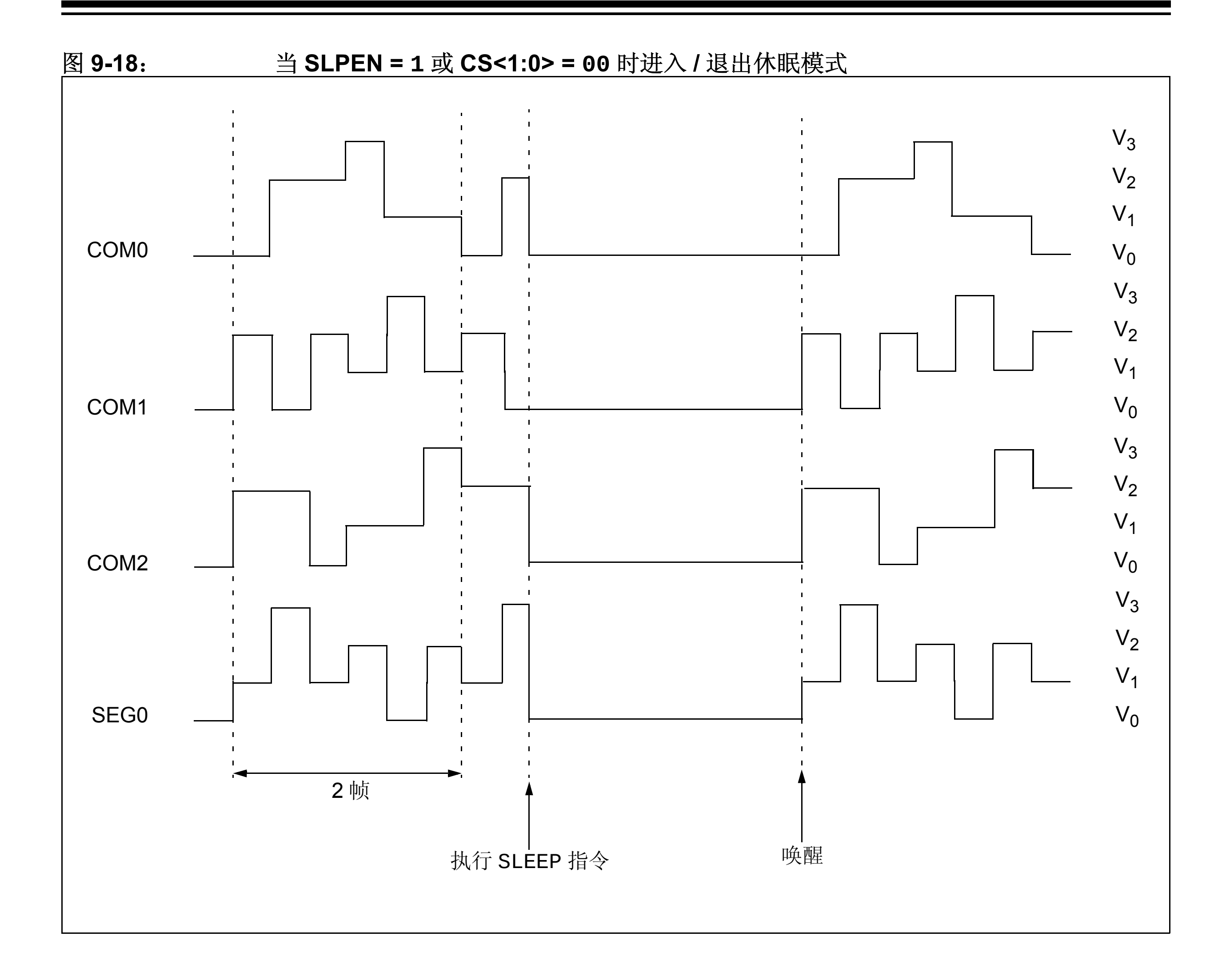
表 9-4 给出了 LCD 模块在休眠模式下使用三个可用时钟源中每一个时钟源时的状态：

表 9-4： 休眠模式下 LCD 模块的状态

时钟源	SLPEN	在休眠模式下是否工作？
T1OSC	0	是
	1	否
LFINTOSC	0	是
	1	否
Fosc/4	0	否
	1	否

注： 要使 LCD 模块在休眠模式下工作，必须选择 LFINTOSC 或外部 T1OSC 振荡器。

图 9-18： 当 SLPEN = 1 或 CS<1:0> = 00 时进入 / 退出休眠模式



 初稿

9.10 配置 LCD 模块

以下是配置 LCD 模块的步骤：

1. 使用 LP<3:0>（LCDPS<3:0>）位选择帧时钟预分频比。
2. 使用LCDSEn寄存器把相应的引脚配置为段驱动引脚。
3. 使用 LCDCON 寄存器配置 LCD 模块：
   -使用 LMUX<1:0> 位配置复用和偏置模式
   -使用 CS<1:0> 位配置时钟源
   -使用 SLPEN 位配置休眠模式
4. 把像素数据的初始值写入 LCDDATA0 到 LCDDATA11 寄存器。
5. 清零 LCD 中断标志位 LCDIF （PIR2<4>），如果需要，将 LCDIE（PIE2<4>）位置 1 允许中断。
6. 通过将 VLCDEN （LCDCON<4>）置 1 使能偏置电压引脚 （VLCD<3:1>）。
7. 将 LCDEN （LCDCON<7>）位置 1，使能 LCD 模块。

表 9-5： 与 LCD 操作相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
10h	T1CON	T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
0Bh/8Bh/10Bh/18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
108h	LCDPS	WFT	BIASMD	LCDA	WA	LP3	LP2	LP1	LP0	0000 0000	0000 0000
110h	LCDDATA0	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0	xxxx xxxx	uuuu uuuu
111h	LCDDATA1	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0	xxxx xxxx	uuuu uuuu
112h	LCDDATA2	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0	xxxx xxxx	uuuu uuuu
113h	LCDDATA3	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1	xxxx xxxx	uuuu uuuu
114h	LCDDATA4	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1	xxxx xxxx	uuuu uuuu
115h	LCDDATA5	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1	xxxx xxxx	uuuu uuuu
116h	LCDDATA6	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2	xxxx xxxx	uuuu uuuu
117h	LCDDATA7	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2	xxxx xxxx	uuuu uuuu
118h	LCDDATA8	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2	xxxx xxxx	uuuu uuuu
119h	LCDDATA9	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3	xxxx xxxx	uuuu uuuu
11Ah	LCDDATA10	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3	xxxx xxxx	uuuu uuuu
11Bh	LCDDATA11	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3	xxxx xxxx	uuuu uuuu
11Ch	LCDSE0(2)	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
11Dh	LCDSE1(2)	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu
11Eh	LCDSE2(2)	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu
190h	LCDDATA12	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0	xxxx xxxx	uuuu uuuu
191h	LCDDATA13	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SE33 COM0	SEG32 COM0	xxxx xxxx	uuuu uuuu
192h	LCDDATA14	—	—	—	—	—	—	SEG41 COM0	SEG40 COM0	---- --xx	---- --uu
193h	LCDDATA15	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1	xxxx xxxx	uuuu uuuu
194h	LCDDATA16	SEG39 COM1	SEG38 COM1	SEG37 COM1	SEG36 COM1	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1	xxxx xxxx	uuuu uuuu
195h	LCDDATA17	—	—	—	—	—	—	SEG41 COM1	SEG40 COM1	---- --xx	---- --uu
196h	LCDDATA18	SEG31 COM2	SEG30 COM2	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2	xxxx xxxx	uuuu uuuu
197h	LCDDATA19	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2	xxxx xxxx	uuuu uuuu
198h	LCDDATA20	—	—	—	—	—	—	SEG41 COM2	SEG40 COM2	---- --xx	---- --uu

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 LCD 模块不使用阴影单元。

注 1： 可以根据所选择的振荡模式将这些引脚配置为端口引脚。

2： 此寄存器只能被上电复位或欠压复位初始化，发生其他复位时不变。

表 9-5： 与 LCD 操作相关的寄存器 （续）

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
199h	LCDDATA21	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3	xxxx xxxx	uuuu uuuu
19Ah	LCDDATA22	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3	SEG35 COM3	SEG34 COM3	SEG33 COM3	SEG32 COM3	xxxx xxxx	uuuu uuuu
19Bh	LCDDATA23	—	—	—	—	—	—	SEG41 COM3	SEG40 COM3	---- --xx	---- --uu
19Ch	LCDSE3[2]	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	uuuu uuuu
19Dh	LCDSE4[2]	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	uuuu uuuu
19Eh	LCDSE5[2]	—	—	—	—	—	—	SE41	SE40	---- --00	---- --uu

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 LCD 模块不使用阴影单元。

注 1： 可以根据所选择的振荡模式将这些引脚配置为端口引脚。

2： 此寄存器只能被上电复位或欠压复位初始化，发生其他复位时不变。

注：

10.0 可编程低压检测 （PLVD）模块

可编程低压检测模块执行中断驱动的电源电压检测功能。电压检测监视内部电源电压。

10.1 电压跳变点

PIC16F946器件支持8个内部PLVD跳变点。有关PLVD跳变点电压的信息请参见寄存器 10-1。

10.1.1 PLVD 校准

PIC16F946 将 PLVD 校准值存储在校准字寄存器 2（2009h）中的熔丝中。当使用在 *"PIC16F91X/946 Memory Programming Specification"*（DS41244）中指定的批量擦除过程时，校准字寄存器 2 不会被擦除。因此，不需要再编程。

寄存器 10-1： LVDCON——低压检测控制寄存器 （地址：109h）

U-0	U-0	R-0	R/W-0	U-0	R/W-1	R/W-0	R/W-0
—	—	IRVST	LVDEN	—	LVDL2	LVDL1	LVDL0
bit 7							bit 0

bit 7-6 未用：读为 0

bit 5 **IRVST**：内部参考电压稳定状态标志位 [(1)]
1 = 表明 PLVD 稳定， PLVD 中断是可靠的
0 = 表明 PLVD 不稳定，不应允许 PLVD 中断

bit 4 **LVDEN**：低压检测电源使能位
1 = 使能 PLVD， PLVD 电路及相关参考电路上电
0 = 禁止 PLVD， PLVD 及相关电路掉电

bit 3 未用：读为 0

bit 2-0 **LVDL<2:0>**：低压检测限制位 （标称值）
111 = 4.5V
110 = 4.2V
101 = 4.0V
100 = 2.3V （默认）
011 = 2.2V
010 = 2.1V
001 = 2.0V
000 = 1.9V[(2)]

注 **1**：IRVST 位仅当 HFINTOSC 运行时可用。当单片机采用外部晶振工作时，PLVD 稳定时间预计为 <50 µs （当 VDD = 5V 时）和 <25 µs （当 VDD = 3V 时）。使能 PLVD 模块后应该使用相应的软件延时以确保能正确地读取模块的状态。

2：未经测试并低于最小 VDD。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

表 **10-1**： 与可编程低压检测相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh/8Bh/10Bh/18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	`0000 000x`	`0000 000x`
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	`0000 -0-0`	`0000 -0-0`
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	`0000 -0-0`	`0000 -0-0`
109h	LVDCON	—	—	IRVST	LVDEN	—	LVDL2	LVDL1	LVDL0	`--00 -100`	`--00 -100`

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 PLVD 模块不使用阴影单元。

 初稿

11.0 可寻址通用同步 / 异步收发器（USART）

通用同步 / 异步收发器（Universal Synchronous Asynchronous Receiver Transmitter，USART）模块是两个串行 I/O 模块之一。（USART 也称为串行通信接口或 SCI。）USART 可以配置为全双工异步系统，与 CRT 终端和个人计算机等外设进行通信；也可配置为半双工同步系统，与 A/D 或 D/A 集成电路以及串行 EEPROM 等外设进行通信。

USART 可配置为以下几种工作模式：

- 全双工异步模式
- 半双工同步主控模式
- 半双工同步从动模式

为了将 RC6/TX/CK/SCK/SCL/SEG9 引脚和 RC7/RX/DT/SDI/SDA/SEG8 引脚配置为通用同步异步收发器引脚，必须将 SPEN（RCSTA<7>）位和 TRISC<7:6> 位置 1。

USART 模块还具有使用 9 位地址检测的多处理器通信功能。

寄存器 11-1： TXSTA——发送状态和控制寄存器（地址 98h）

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D
bit 7							bit 0

bit 7 **CSRC**：时钟源选择位
<u>异步模式：</u>
无关位
<u>同步模式：</u>
1 = 主控模式（时钟来自内部 BRG）
0 = 从动模式（时钟来自外部时钟源）

bit 6 **TX9**：9 位发送使能位
1 = 选择 9 位发送
0 = 选择 8 位发送

bit 5 **TXEN**：发送使能位
1 = 使能发送
0 = 禁止发送

注： 同步模式下， SREN/CREN 的优先级高于 TXEN。

bit 4 **SYNC**：USART 模式选择位
1 = 同步模式
0 = 异步模式

bit 3 未用：读为 0

bit 2 **BRGH**：高波特率选择位
<u>异步模式：</u>
1 = 高速
0 = 低速
<u>同步模式：</u>
在此模式下未使用

bit 1 **TRMT**：发送移位寄存器状态位
1 = TSR 为空
0 = TSR 已满

bit 0 **TX9D**：发送数据的第 9 位，可为奇偶校验位

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 11-2： RCSTA——接收状态和控制寄存器 （地址 18h）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
bit 7							bit 0

bit 7 **SPEN**：串行端口使能位

1 = 串行端口使能（将 RC7/RX/DT/SDI/SDA/SEG8 和 RC6/TX/CK/SCK/SCL/SEG9 引脚配置为串行端口引脚）
0 = 禁止串行端口

bit 6 **RX9**：9 位接收使能位

1 = 选择 9 位接收
0 = 选择 8 位接收

bit 5 **SREN**：单字接收使能位

异步模式：
无关位
同步主控模式：
1 = 使能单字接收
0 = 禁止单字接收
此位在接收完成后清零
同步从动模式：
无关位

bit 4 **CREN**：连续接收使能位

异步模式：
1 = 使能连续接收
0 = 禁止连续接收
同步模式：
1 = 使能连续接收，直到 CREN 使能位被清零 （CREN 位的优先级高于 SREN 位）
0 = 禁止连续接收

bit 3 **ADDEN**：地址检测使能位

9 位异步模式 （RX9 = 1）：
1 = 当 RSR<8> 置 1 时，使能地址检测，允许中断并装载接收缓冲器
0 = 禁止地址检测，接收所有字节并且第 9 位可用作奇偶校验位

bit 2 **FERR**：帧错误标志位

1 = 帧错误 （读 RCREG 寄存器可更新该位，并接收下一个有效字节）
0 = 无帧错误

bit 1 **OERR**：溢出错误位

1 = 溢出错误 （清零 CREN 位可将该位清零）
0 = 无溢出错误

bit 0 **RX9D**：接收数据的第 9 位 （可以是奇偶校验位，但必须经过用户固件计算）

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

11.1 USART 波特率发生器

波特率发生器（Baud Rate Generator，BRG）支持 USART 的同步模式和异步模式。这是一个专用的 8 位波特率发生器。SPBRG 寄存器控制着自由运行的 8 位定时器的周期。在异步模式下， BRGH （TXSTA<2>）位还用于控制波特率。在同步模式下， BRGH 位被忽略。表 11-1 所示为不同 USART 工作模式的波特率计算公式，仅适用于主控模式 （内部时钟）。

在给定目标波特率和 Fosc 的情况下，可以使用表 11-1 中的公式计算得到与 SPBRG 寄存器中数值最接近的整数，并由此确定波特率误差。

即使对于低波特率时钟，使用高波特率 （BRGH = 1）也是有益的。因为在某些情形下，公式 Fosc/(16(X + 1)) 可以降低波特率误差。

向 SPBRG 寄存器写入新值会使 BRG 定时器复位 （或清零）。这可以确保 BRG 无需等待定时器溢出就可以输出新的波特率。

11.1.1 采样

择多检测电路（Majority Detect Circuit）对 RC7/RX/DT/SDI/SDA/SEG8 引脚上的数据采样三次，以判定 RX 引脚上出现的是高电平还是低电平。

表 11-1： 波特率计算公式

SYNC	BRGH = 0 （低速）	BRGH = 1 （高速）
0	（异步）波特率 = Fosc/(64 (X + 1))	波特率 = Fosc/(16 (X + 1))
1	（同步）波特率 = Fosc/(4 (X + 1))	N/A

图注： X 为 SPBRG 寄存器中的值 （0 到 255）

表 11-2： 与波特率发生器相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用 （读为 0）。 BRG 不使用阴影单元。

表 11-3： 异步模式下的波特率 （BRGH = 0）

目标波特率（K）	Fosc = 20 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）	Fosc = 16 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）	Fosc = 10 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）
0.3	—	—	—	—	—	—	—	—	—
1.2	1.221	1.75	255	1.202	0.17	207	1.202	0.17	129
2.4	2.404	0.17	129	2.404	0.17	103	2.404	0.17	64
9.6	9.766	1.73	31	9.615	0.16	25	9.766	1.73	15
19.2	19.531	1.72	15	19.231	0.16	12	19.531	1.72	7
28.8	31.250	8.51	9	27.778	3.55	8	31.250	8.51	4
33.6	34.722	3.34	8	35.714	6.29	6	31.250	6.99	4
57.6	62.500	8.51	4	62.500	8.51	3	52.083	9.58	2
高	1.221	—	255	0.977	—	255	0.610	—	255
低	312.500	—	0	250.000	—	0	156.250	—	0

目标波特率（K）	Fosc = 4 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）	Fosc = 3.6864 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）
0.3	0.300	0	207	0.3	0	191
1.2	1.202	0.17	51	1.2	0	47
2.4	2.404	0.17	25	2.4	0	23
9.6	8.929	6.99	6	9.6	0	5
19.2	20.833	8.51	2	19.2	0	2
28.8	31.250	8.51	1	28.8	0	1
33.6	—	—	—	—	—	—
57.6	62.500	8.51	0	57.6	0	0
高	0.244	—	255	0.225	—	255
低	62.500	—	0	57.6	—	0

表 11-4： 异步模式下的波特率 （BRGH = 1）

目标波特率（K）	Fosc = 20 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）	Fosc = 16 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）	Fosc = 10 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）
0.3	—	—	—	—	—	—	—	—	—
1.2	—	—	—	—	—	—	—	—	—
2.4	—	—	—	—	—	—	2.441	1.71	255
9.6	9.615	0.16	129	9.615	0.16	103	9.615	0.16	64
19.2	19.231	0.16	64	19.231	0.16	51	19.531	1.72	31
28.8	29.070	0.94	42	29.412	2.13	33	28.409	1.36	21
33.6	33.784	0.55	36	33.333	0.79	29	32.895	2.10	18
57.6	59.524	3.34	20	58.824	2.13	16	56.818	1.36	10
高	4.883	—	255	3.906	—	255	2.441	—	255
低	1250.000	—	0	1000.000	—	0	625.000	—	0

目标波特率（K）	Fosc = 4 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）	Fosc = 3.6864 MHz 计算波特率	相对误差（%）	SPBRG 值（10 进制）
0.3	—	—	—	—	—	—
1.2	1.202	0.17	207	1.2	0	191
2.4	2.404	0.17	103	2.4	0	95
9.6	9.615	0.16	25	9.6	0	23
19.2	19.231	0.16	12	19.2	0	11
28.8	27.798	3.55	8	28.8	0	7
33.6	35.714	6.29	6	32.9	2.04	6
57.6	62.500	8.51	3	57.6	0	3
高	0.977	—	255	0.9	—	255
低	250.000	—	0	230.4	—	0

11.2 USART 异步模式

在此模式下， USART 使用标准的 “不归零”（Non-Return-to-Zero，NRZ）格式（1 个起始位、8 个或 9 个数据位和 1 个停止位）。最常用的数据格式为 8 位。片上专用的 8 位波特率发生器可用于通过振荡器产生标准的波特率频率。 USART 首先发送和接收的是 LSb。发送器和接收器在功能上是独立的，但采用相同的数据格式和波特率。波特率发生器可以根据 BRGH 位（TXSTA<2>）的设置产生相当于移位速率 16 倍或 64 倍的波特率时钟。 USART 硬件不支持奇偶校验，但该功能可由软件实现 （奇偶校验位保存在第 9 个数据位中）。在休眠状态下，异步模式会停止工作。

通过清零 SYNC 位 （TXSTA<4>），可选择异步模式。

USART 异步模块中的重要组成部分有：

- 波特率发生器
- 采样电路
- 异步发送器
- 异步接收器

11.2.1 USART 异步发送器

图 11-1 所示是 USART 发送器的原理框图。发送器的核心是发送（串行）移位寄存器（Transmit Shift Regsiter，TSR）。移位寄存器从读 / 写发送缓冲器 TXREG 获取数据。 TXREG 寄存器要用软件装入数据。在前一次装入数据的停止位发送完成前，不会向 TSR 寄存器装入数据。一旦停止位发送完毕， TSR 就会自动装入 TXREG 寄存器中的新数据 （如果 TXREG 中有数据的话）。一旦 TXREG 寄存器向 TSR 寄存器传输完数据 （在 1 个 TCY 内发生），TXREG 寄存器就为空，同时标志位 TXIF（PIR1<4>）置 1。通过置 1 或清零中断允许位 TXIE（PIE1<4>），可以允许或禁止该中断。不管允许位 TXIE 的状态如何，都将置 1 中断标志位 TXIF 且其不能由软件清零。只有在 TXREG 寄存器中装入了新数据后此位才会复位。 TXIF 标志位表明 TXREG 寄存器的状态，而 TRMT 位 （TXSTA<1>）表明 TSR 寄存器的状态。状态位 TRMT 是只读位，它在 TSR 寄存器为空时置 1。 TRMT 位与任何中断逻辑均无关联，因此要确定 TSR 寄存器是否为空，用户必须对此位进行查询。

> 注 **1：** TSR 寄存器并未映射到数据存储器中，因此用户不能访问它。
>
> **2：** 当使能位 TXEN 置 1 时，标志位 TXIF 置 1。通过装载 TXREG 清零 TXIF。

通过将使能位 TXEN（TXSTA<5>）置 1 使能发送。但是只有在 TXREG 寄存器装入数据且波特率发生器（BRG）产生移位时钟之后才能实际进行数据发送 （图 11-2）。也可以通过先把发送数据装入 TXREG 寄存器，再将使能位 TXEN 位置 1 来启动发送。通常，在第一次启动发送时， TSR 寄存器为空。此时送到 TXREG 寄存器的数据会被立即送到 TSR 寄存器，从而导致 TXREG 寄存器为空。因此可以进行背靠背发送 （图 11-3）。在发送过程中将使能位 TXEN 清零会导致发送中止，同时复位发送器。因此 RC6/TX/CK/SCK/SCL/SEG9 引脚会恢复到高阻态。

为选择 9 位数据发送方式，应将发送位 TX9 位（TXSTA<6>）置 1，并且第 9 位应写入 TX9D 位（TXSTA<0>）。必须先写第 9 位数据，然后再将 8 位数据写入 TXREG 寄存器。这是因为当 TSR 为空时，向 TXREG 寄存器写数据会导致数据立即送入 TSR 寄存器。在这种情况下，装入 TSR 寄存器的第 9 位数据可能是错误的。

设置异步发送模式时必须遵循以下步骤：

1. 用合适的波特率初始化 SPBRG 寄存器。如果需要高速波特率，将 BRGH 位置 1（**第 11.1 节 “USART 波特率发生器”**）。
2. 通过将 SYNC 位清零并将 SPEN 位置 1 使能异步串行端口。
3. 如果需要中断，应将中断允许位 TXIE 置 1。
4. 如果需要发送 9 位数据，应将发送位 TX9 置 1。
5. 通过将 TXEN 位置 1 使能发送，此操作同时也会将 TXIF 位置 1。
6. 如果选择发送 9 位数据，应该将数据的第 9 位装入 TX9D 位。
7. 将数据装入 TXREG 寄存器 （开始发送）。
8. 若想使用中断，请确保将 INTCON 寄存器中的 GIE 和 PEIE 位 （bit 7 和 bit 6）置 1。

图 11-1： USART 发送原理框图

数据总线
TXREG 寄存器
TXIF
TXIE
8
MSb
LSb
（8）
• • •
0
TSR 寄存器
引脚缓冲
和控制
RC6/TX/CK/SCK/
SCL/SEG9 引脚
中断
TXEN
波特率时钟
TRMT
SPEN
SPBRG
波特率发生器
TX9
TX9D

图 11-2： 异步主控发送

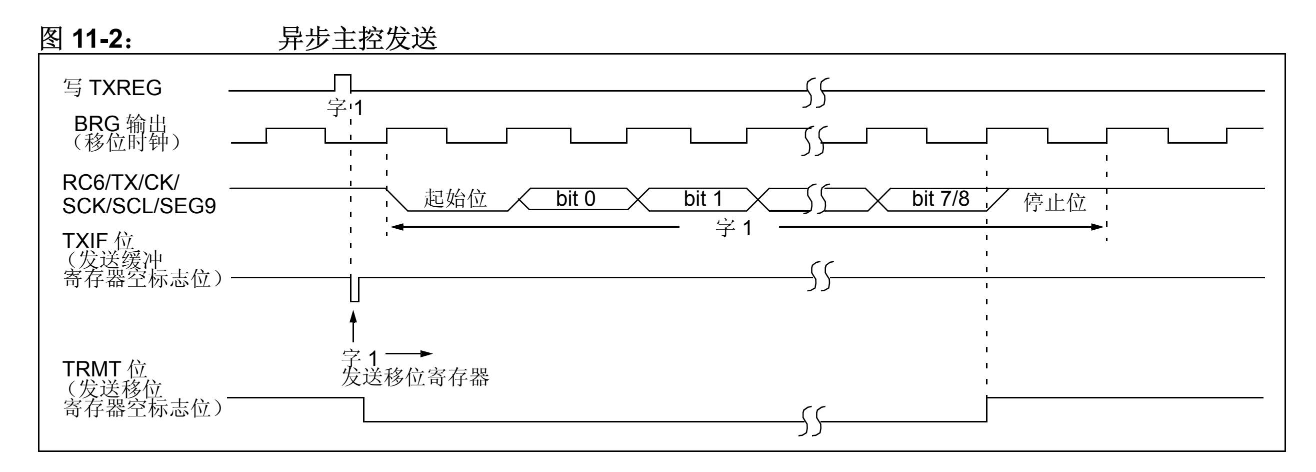
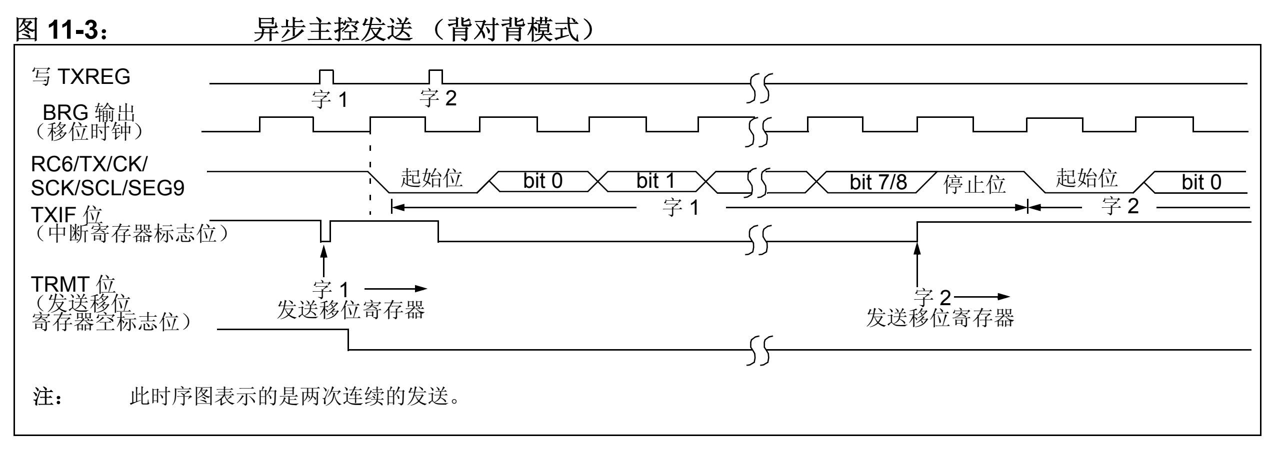


图 11-3： 异步主控发送 （背对背模式）



注： 此时序图表示的是两次连续的发送。

表 **11-5**： 与异步发送相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh， 8Bh， 10Bh， 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
19h	TXREG	USART 发送数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用单元 （读为 0）。异步发送模式下不使用阴影单元。

11.2.2 USART 异步接收器

图 11-4 显示了接收器原理图。在 RC7/RX/DT/SDI/SDA/SEG8 引脚上接收数据，并驱动数据恢复电路。数据恢复电路实际上是一个运行于 16 倍波特率的高速移位器，而主接收串行移位器工作在比特率或 FOSC 下。

选择异步模式后，将 CREN 位 （RCSTA<4>）置 1 将使能异步接收。

接收器的核心部件是接收（串行）移位寄存器（Receive Shift Register，RSR）。当采样到停止位之后，RSR 中接收到的数据被送到 RCREG 寄存器（如果 RCREG 寄存器为空）。发送完成后，标志位 RCIF（PIR1<5>）会置 1。通过置 1 或清零允许位 RCIE（PIE1<5>），可以允许或禁止该中断。标志位 RCIF 是只读位，由硬件清零。当 RCREG 寄存器被读取完后为空时被清零。RCREG 寄存器是一个双缓冲寄存器（即两级深度 FIFO），因此可以实现接收两个字节的数据并传送到 RCREG FIFO，然后第三个字节开始移位到 RSR 寄存器。在检测到第三个字节的停止位后，如果 RCREG 寄存器仍然是满的，则溢出错误标志位 OERR （RCSTA<1>）会被置 1。 RSR 寄存器中的数据将会丢失。可以对 RCREG 寄存器读两次，以重新获得 FIFO 中的两个字节。溢出标志位 OERR 必须用软件清零。这可以通过复位接收逻辑 （将 CREN 位清零后再置 1）实现。如果 OERR 位被置 1，则禁止将 RSR 寄存器中的数据传送到 RCREG 寄存器中，并且不会再接收任何数据。因此如果 OERR 位已置 1，则必须将它清零。如果检测到停止位为零，则帧错误位 FERR （RCSTA<2>）将被置 1。 FERR 位和接收到的第 9 位以与接收数据相同的方式被缓冲。读 RCREG 会将新值装入 RX9D 和 FERR 位，因此，为了避免丢失 RX9D 和 FERR 位原来的信息，用户必须在读 RCREG 寄存器前读取 RCSTA 寄存器。

设置异步接收模式时必须遵循以下步骤：

1. 用合适的波特率初始化 SPBRG 寄存器。如果需要高速波特率，将 BRGH 位置 1（**第 11.1 节 “USART 波特率发生器”**）。
2. 通过将 SYNC 位清零并将 SPEN 位置 1 使能异步串行端口。
3. 如果需要中断，应将中断允许位 RCIE 置 1。
4. 如果需要接收 9 位数据，则将 RX9 位置 1。
5. 将 CREN 位置 1 使能接收。
6. 当接收完成时标志位 RCIF 将被置 1，此时如果允许位 RCIE 置 1，将会产生一个中断。
7. 读 RCSTA 寄存器获取第 9 位数据 （如果已使能），并判断在接收操作中是否发生错误。
8. 通过读RCREG寄存器来读取接收到的8位数据。
9. 如果发生错误，通过将使能位 CREN 清零清除错误。
10. 如果使用中断，请确保 INTCON 寄存器中的 GIE 和 PEIE （bit 7 和 bit 6）已置 1。

 初稿

图 11-4： USART 接收框图

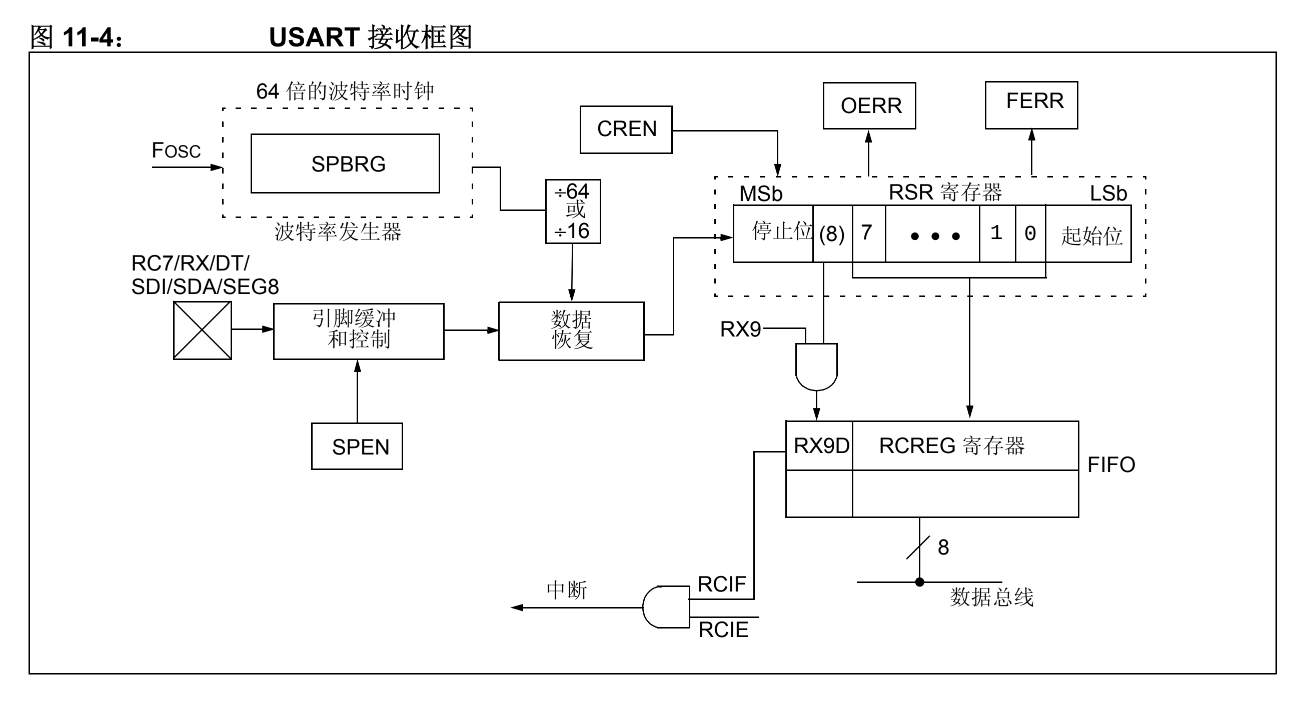
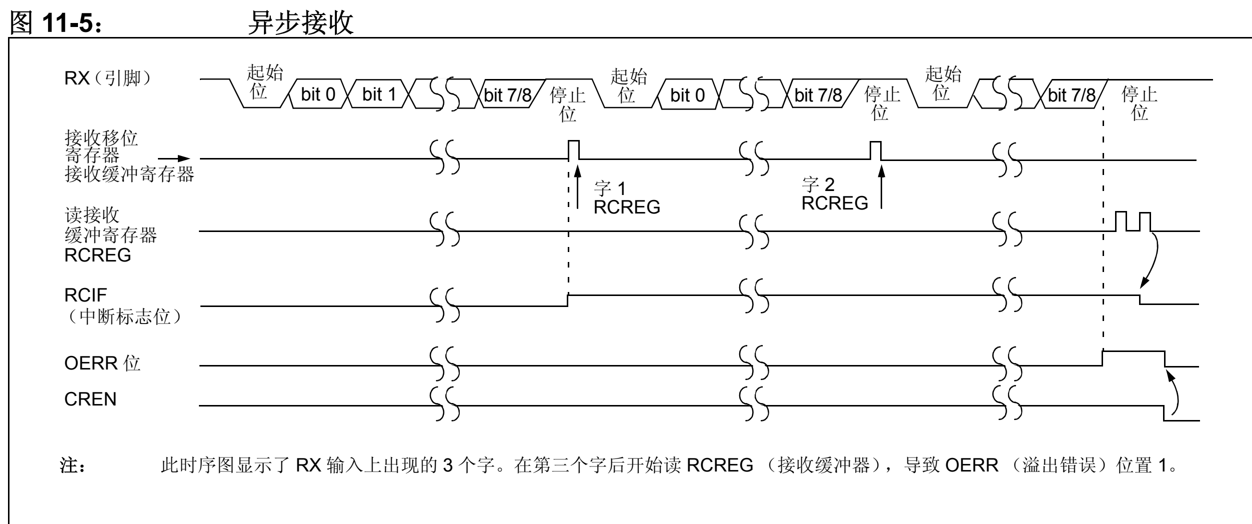


图 11-5： 异步接收



注： 此时序图显示了 RX 输入上出现的 3 个字。在第三个字后开始读 RCREG （接收缓冲器），导致 OERR （溢出错误）位置 1。

表 11-6： 与异步接收相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh， 8Bh， 10Bh， 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1Ah	RCREG	USART 接收数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用单元 （读为 0）。在异步接收模式下不使用阴影单元。

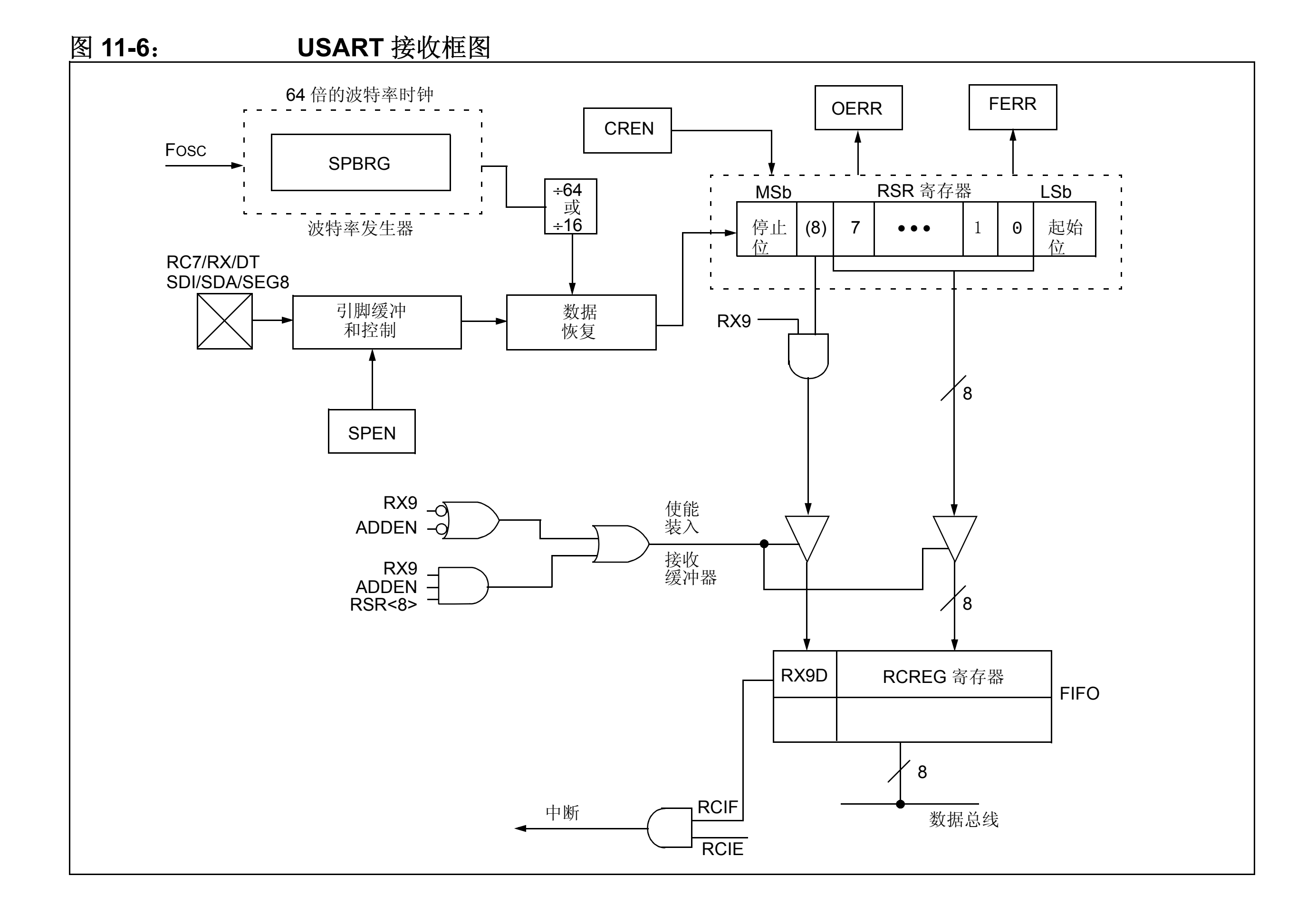
 初稿

11.2.3 设置带地址检测的 9 位模式

要设置使能地址检测的异步接收：

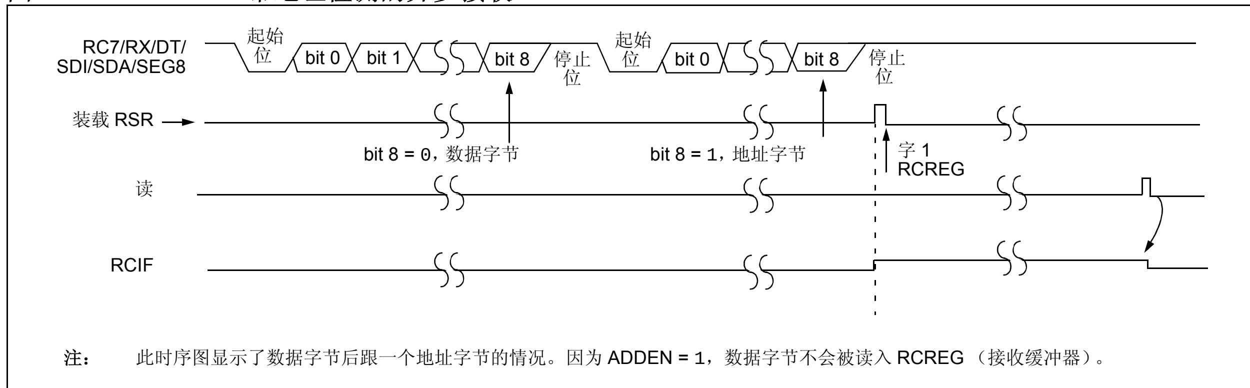
- 用合适的波特率初始化 SPBRG 寄存器。如果需要高速波特率，将 BRGH 位置 1。
- 通过将 SYNC 位清零并将 SPEN 位置 1 来使能异步串行端口。
- 如果需要中断，应将中断允许位 RCIE 置 1。
- 将 RX9 置 1，使能 9 位接收方式。
- 将 ADDEN 置 1 以使能地址检测。
- 将使能位 CREN 置 1 使能接收。
- 当接收完成时标志位 RCIF 将置 1，此时如果允许位 RCIE 已置 1，将会产生一个中断。
- 读 RCSTA 寄存器获取第 9 位数据，并判断在接收操作中是否发生错误。
- 通过读 RCREG 寄存器读取 8 位接收到的数据，以判断器件是否正在被寻址。
- 如果发生任何错误，通过将使能位 CREN 清零清除错误。
- 如果器件已被寻址，清零 ADDEN 位以允许数据字节和地址字节读入接收缓冲器，并中断 CPU。

图 11-6： USART 接收框图



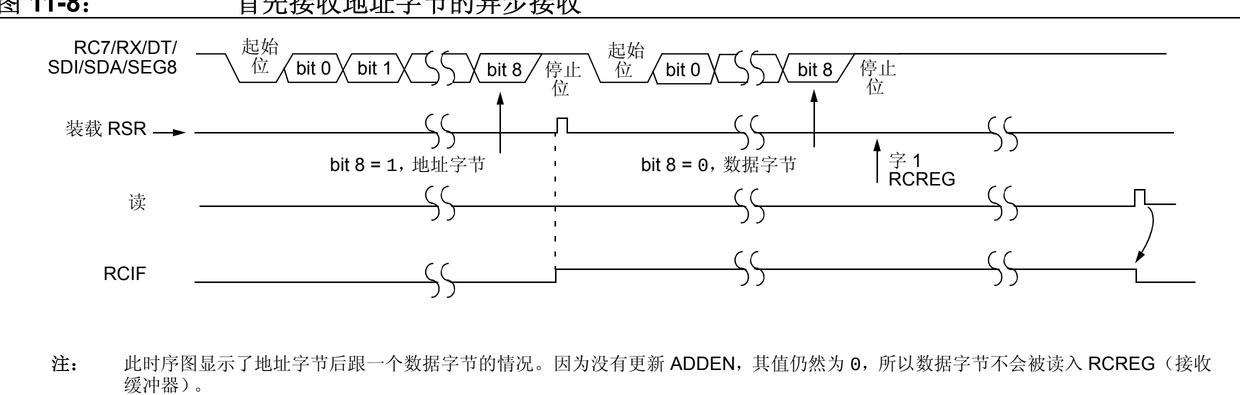
 初稿

图 **11-7**： 带地址检测的异步接收



注： 此时序图显示了数据字节后跟一个地址字节的情况。因为 ADDEN = 1，数据字节不会被读入 RCREG （接收缓冲器）。

图 **11-8**： 首先接收地址字节的异步接收



注： 此时序图显示了地址字节后跟一个数据字节的情况。因为没有更新 ADDEN，其值仍然为 0，所以数据字节不会被读入 RCREG（接收缓冲器）。

表 **11-7**： 与异步接收相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh， 8Bh， 10Bh， 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1Ah	RCREG	USART 接收数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用单元 （读为 0）。在异步接收模式下不使用阴影单元。

11.3 USART 同步主控模式

在同步主控模式下，数据以半双工方式传发送（即收发不同时进行）。发送数据时，禁止接收，反之亦然。将 SYNC 位 （TXSTA<4>）置 1 可进入同步模式。此外，要将 RC6/TX/CK/SCK/SCL/SEG9 和 RC7/RX/DT/SDI/SDA/SEG8 I/O 引脚分别配置为 CK（时钟）和 DT（数据）线，可将使能位 SPEN（RCSTA<7>）置 1。主控模式意味着处理器在 CK 时钟线上发送主控时钟信号。将 CSRC 位 （TXSTA<7>）置 1 可进入主控模式。

11.3.1 USART 同步主控发送

图 11-6 所示是 USART 发送器的原理图。发送器的核心是发送（串行）移位寄存器（TSR）。移位寄存器从读 / 写发送缓冲寄存器 TXREG 中获取数据。TXREG 寄存器要用软件装入数据。在前一次装入数据发送完成前，不会向 TSR 寄存器装入数据。一旦最后一位发送完成，就会将 TXREG 寄存器中的新数据装入 TSR（如果 TXREG 中有数据的话）。当 TXREG 寄存器把数据送入 TSR 寄存器（在一个 TCY 内完成）后，TXREG 就变为空，同时中断标志位 TXIF （PIR1<4>）置 1。通过置 1 或清零中断允许位 TXIE（PIE1<4>），可以允许或禁止中断。不管允许位 TXIE 的状态如何，都将置 1 中断标志位 TXIF，且其不能由软件清零。只有在 TXREG 寄存器装入了新数据后此位才会复位。 TXIF 标志位表明 TXREG 寄存器的状态，而 TRMT 位 （TXSTA<1>）表明 TSR 寄存器的状态。TRMT 是只读位，它在 TSR 寄存器为空时置1。没有任何与TRMT位相关的中断逻辑，所以用户必须通过查询 TRMT 位来判断 TSR 寄存器是否为空。TSR 寄存器并未映射到数据存储器中，因此用户不能访问它。

通过将使能位 TXEN （TXSTA<5>）置 1 使能发送。但是直到向 TXREG 寄存器装入数据之后才开始实际发送。第一位数据将在 CK 线上的下一个有效时钟的上升沿被移出。数据输出在同步时钟下降沿前后是稳定的（图 11-9）。也可以通过先将发送数据装入 TXREG 寄存器，再将TXEN位置1的方式来启动发送（图11-10）。这在选择低速波特率时是有利的，因为当TXEN、CREN 和 SREN 位清零时 BRG 保持在复位状态。将使能位 TXEN 置 1 将启动 BRG，从而立即产生移位时钟。通常，在第一次开始发送时，TSR 寄存器为空，因此送到 TXREG 寄存器的数据会被立即送到 TSR 寄存器，从而导致 TXREG 寄存器为空。因此可以进行背靠背发送。

在发送过程中将使能位 TXEN 清零会导致发送中止，同时发送器被复位。DT 和 CK 引脚将恢复到高阻态。在发送过程中，CREN 或 SREN 位中的任一位被置 1 都会中止发送，同时 DT 引脚恢复到高阻态 （准备接收）。如果 CSRC 位被置 1 （内部时钟）， CK 引脚将保持输出状态。虽然发送器的逻辑电路与这两个引脚断开，但它不会复位。要复位发送器，用户必须将 TXEN 位清零。如果 SREN 位被置 1（以便中断正在进行的发送并接收一个字），在收到一个字后， SREN 位会被清零，由于 TXEN位仍然为置1状态，串行端口将恢复到发送模式。DT 线将立即从高阻抗接收模式切换到发送模式并开始发送。为避免这种情况，应该将 TXEN 位清零。

为选择 9 位发送模式， TX9 位 （TXSTA<6>）应置 1，而且第 9 位数据应当写入 TX9D 位 （TXSTA<0>）。必须先写第 9 位数据，然后将 8 位数据写入 TXREG 寄存器。这是因为当 TSR 为空时，向 TXREG 寄存器写数据会导致数据立即送入 TSR 寄存器。如果 TSR 为空且在向 TX9D 位写“新”值之前写 TXREG 寄存器，此时送入 TSR 的第 9 位数据是 TX9D 的 “当前”值。

设置同步主控发送方式应遵循以下步骤：

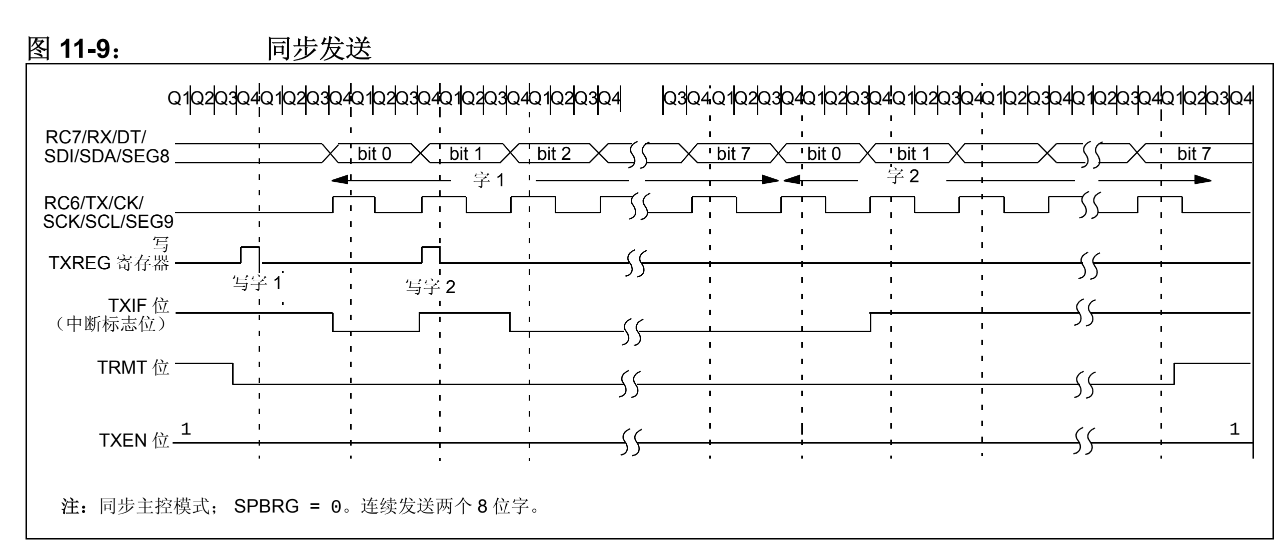
1. 用合适的波特率初始化SPBRG寄存器。（**第11.1 节 “USART 波特率发生器”**）
2. 通过将 SYNC、SPEN 和 CSRC 位置 1 使能同步主控串行端口。
3. 如果需要中断，将允许位 TXIE 置 1。
4. 如果需要 9 位发送，将 TX9 位置 1。
5. 将 TXEN 位置 1 使能发送。
6. 如果选择发送 9 位数据，应该将第 9 位数据装入 TX9D 位。
7. 将数据装入 TXREG 寄存器来启动发送。
8. 如果使用中断，请确保 INTCON 寄存器中的 GIE 和 PEIE （bit 7 和 bit 6）已置 1。

表 11-8： 与同步主控发送相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 与 BOR 时的值	所有其他复位时的值
0Bh， 8Bh， 10Bh， 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
19h	TXREG	USART 发送数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

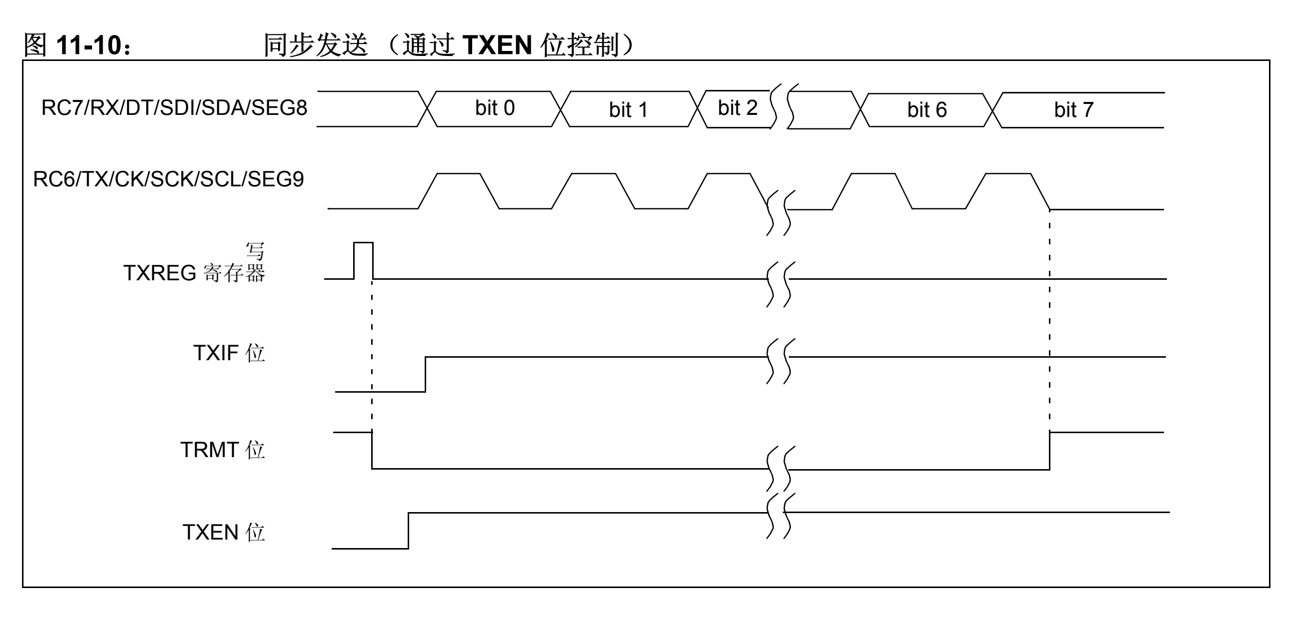
图注： x = 未知， - = 未用单元 （读为 0）。在同步主控发送模式下不使用阴影单元。

图 11-9： 同步发送



注：同步主控模式； SPBRG = 0。连续发送两个 8 位字。

图 11-10： 同步发送 （通过 TXEN 位控制）



11.3.2 USART 同步主控接收模式

一旦选择了同步模式，将使能位 SREN （RCSTA<5>）或使能位 CREN（RCSTA<4>）置 1 都可以使能接收。在时钟下降沿对 RC7/RX/DT/SDI/SDA/SEG8 引脚上的数据采样。如果使能位 SREN 置 1，则只接收一个字。如果将使能位 CREN 置 1，则会连续接收数据，直到将 CREN 位清零。如果两个位同时置 1，则 CREN 位优先。采样得到最后的数据位后，接收移位寄存器（RSR）中接收到的数据被送到 RCREG 寄存器（如果该寄存器为空）。传送完成后，中断标志位 RCIF（PIR1<5>）被置 1。通过置 1 或清零允许位 RCIE（PIE1<5>），可以允许或禁止该中断。RCIF 标志位是只读位，由硬件复位。在这种情况下，它是在 RCREG 寄存器被读为空时复位。RCREG 寄存器是一个双缓冲寄存器 （即两级深度 FIFO），因此可以实现接收两个字节的数据并传送到 RCREG FIFO，然后第三个字节开始移位到 RSR 寄存器。在接收到第三个字节的最后一位后，如果 RCREG 寄存器仍然是满的，则溢出错误标志位 OERR （RCSTA<1>）会被置 1。 RSR 寄存器中的数据将会丢失。可以对 RCREG 寄存器读两次，以重新获得 FIFO 中的两个字节。OERR 位必须由软件清零（将 CREN 位清零）。如果 OERR 位置 1，则禁止 RSR 中的数据传送到 RCREG 寄存器，因此如果 OERR 位被置 1，则必须将它清零。第 9 位接收到的数据以与接收数据同样的方式被缓冲。读 RCREG 寄存器将会给 RX9D 位装入新值，因此为了不丢失 RX9D 位原来的信息，用户必须在读 RCREG 寄存器之前读 RCSTA 寄存器。

要设置同步主控接收模式：

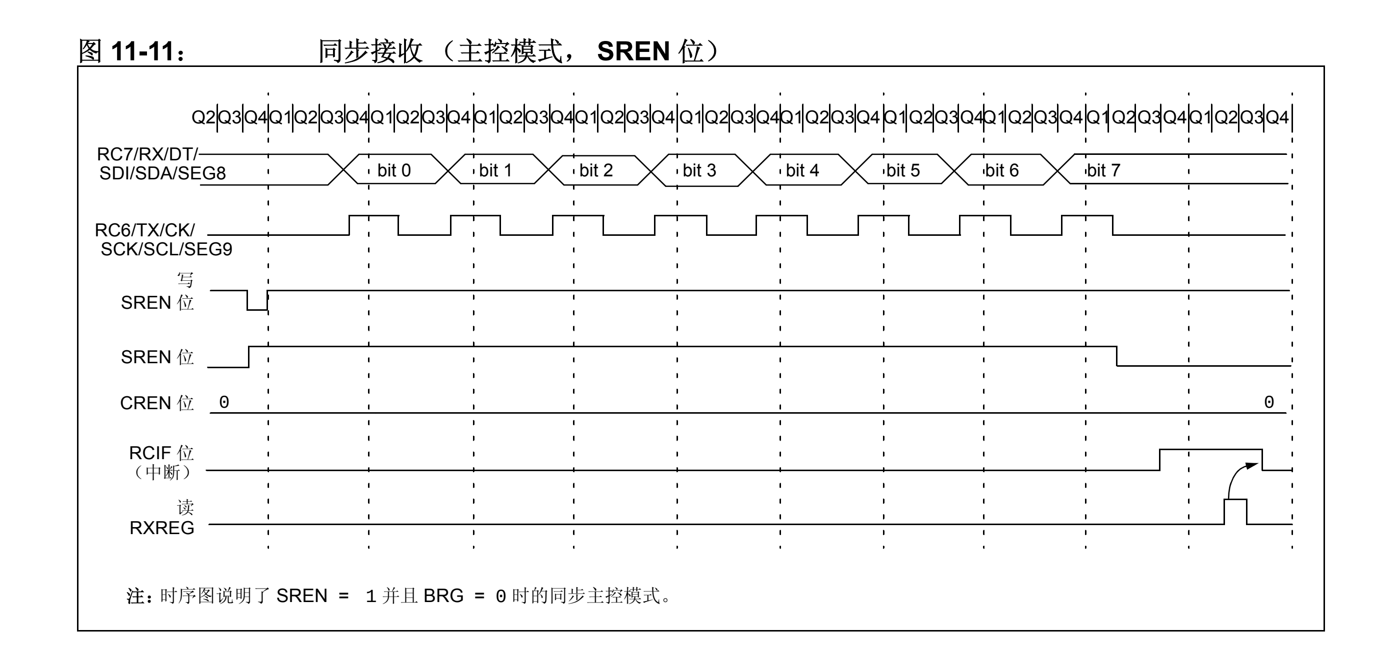
1. 用正确的波特率初始化 SPBRG 寄存器（第 **11.1 节 “USART 波特率发生器”**）。
2. 通过将 SYNC、SPEN 和 CSRC 位置 1 使能同步主控串行端口。
3. 确保将 CREN 和 SREN 位清零。
4. 如果需要中断，应将允许位 RCIE 置 1。
5. 如果需要接收 9 位数据，则将 RX9 位置 1。
6. 如果需要单字接收，将 SREN 位置 1。如果需要连续接收，将 CREN 位置 1。
7. 当接收完成时中断标志位 RCIF 将置 1，如果允许位 RCIE 置 1，则会产生一个中断。
8. 读 RCSTA 寄存器获取第 9 位数据 （如果已使能），并判断在接收操作中是否发生错误。
9. 通过读RCREG寄存器来读取接收到的8位数据。
10. 如果发生错误，通过将使能位 CREN 清零以清除错误。
11. 如果使用中断，请确保 INTCON 寄存器中的 GIE 和 PEIE （bit 7 和 bit 6）置 1。

表 11-9： 与同步主控接收模式相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh、 8Bh、 10Bh、 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1Ah	RCREG	USART 接收数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用 （读为 0）。在同步主控接收模式下不使用阴影单元。

图 11-11： 同步接收 （主控模式， SREN 位）



11.4 USART 同步从动模式

同步从动模式与主控模式的不同之处在于，其移位时钟信号是通过RC6/TX/CK/SCK/SCL/SEG9引脚由外部提供的 （主控模式由内部提供移位时钟）。这将允许器件在休眠状态下发送或接收数据。将CSRC位（TXSTA<7>）清零即可进入从动模式。

11.4.1 USART 同步从动发送

除了休眠模式以外，同步主控模式和从动模式的工作原理是相同的。

如果向 TXREG 写入 2 个字，然后执行 SLEEP 指令，则：

a) 第一个字立即传送到 TSR 寄存器并发送。
b) 第二个字留在 TXREG 寄存器中。
c) 标志位 TXIF 不会置 1。
d) 当第一个字已移出 TSR 后，TXREG 寄存器将把第二个字送入 TSR，然后标志位 TXIF 被置 1。
e) 如果中断允许位 TXIE 置 1，中断将把芯片从休眠状态唤醒，如果允许全局中断，则程序会跳转到中断向量 （0004h）。

设置同步从动发送模式应遵循以下步骤：

1. 通过将 SYNC 和 SPEN 位置 1，并清零 CSRC 位，来使能同步从动串行端口。
2. 将 CREN 和 SREN 位清零。
3. 如果需要中断，应将允许位 TXIE 置 1。
4. 如果需要发送 9 位数据，应将 TX9 置 1。
5. 将允许位 TXEN 位置 1 以使能发送。
6. 如果选择发送 9 位数据，应该将第 9 位数据装入 TX9D 位。
7. 将数据装入 TXREG 寄存器并启动发送。
8. 如果使用中断，请确保 INTCON 寄存器中的 GIE 和 PEIE （bit 6 和 bit 7）置 1。

表 11-10： 与同步从动发送相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 与 BOR 时的值	所有其他复位时的值
0Bh， 8Bh， 10Bh， 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
19h	TXREG	USART 发送数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用 （读为 0）。在同步从动发送模式下不使用阴影单元。

11.4.2 USART 同步从动接收

除了休眠模式以外，同步主控模式和从动模式的工作原理是相同的。另外， SREN 位在从动模式中是 “无关位”。

如果在执行 SLEEP 指令之前已通过将 CREN 位置 1 使能了接收模式，那么在休眠状态下仍可以接收一个数据字。当接收完一个数据字后，RSR 寄存器将把数据送入 RCREG 寄存器，并且如果 RCIE 允许位置 1，将产生中断并将芯片从休眠状态中唤醒。如果允许全局中断，那么程序将跳转至中断向量 （0004h）。

设置同步从动接收模式应遵循以下步骤：

1. 通过将 SYNC 和 SPEN 位置 1 并清零 CSRC 位使能同步主控串行端口。
2. 如果需要中断，将允许位 RCIE 置 1。
3. 如果需要 9 位接收，将 RX9 位置 1。
4. 将使能位 CREN 置 1 以使能接收。
5. 当接收完成时标志位 RCIF 将置 1，此时如果使能位 RCIE 置 1，将会产生一个中断。
6. 读 RCSTA 寄存器获取第 9 位数据 （如果已使能），并判断在接收操作中是否发生错误。
7. 通过读RCREG寄存器来读取接收到的8位数据。
8. 如果发生错误，通过将 CREN 清零以清除错误。
9. 如果使用中断，请确保 INTCON 寄存器中的 GIE 和 PEIE （bit 7 和 bit 6）置 1。

表 11-11： 与同步从动接收相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 与 BOR 时的值	所有其他复位时的值
0Bh， 8Bh， 10Bh， 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1Ah	RCREG	USART 接收数据寄存器								0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 未知， - = 未用 （读为 0）。在同步从动接收模式下不使用阴影单元。

 初稿

12.0 模数转换器（A/D）模块

模数转换器（Analog-to-Digital converter， A/D）可以将模拟输入信号转换为一个 10 位二进制表征值。PIC16F946 器件具有最多 8 路模拟输入，它们共用一个采样保持电路。采样保持电路的输出与模数转换器的输入相连。模数转换器采用逐次逼近法产生二进制结果，并将结果存入一个 10 位寄存器。可用软件选择转换所使用的参考电压为 VDD 或者 VREF 引脚提供的电压。图 12-1 给出了 PIC16F946 器件的 A/D 模块框图。

图 12-1： A/D 框图

12.1 A/D 的配置及其工作原理

有三个用于控制 A/D 模块功能的寄存器：

1. ANSEL （寄存器 12-1）
2. ADCON0 （寄存器 12-2）
3. ADCON1 （寄存器 12-3）

12.1.1 模拟端口引脚

ANS<7:0> 位（ANSEL<7:0>）和 TRIS 位用于控制 A/D 端口引脚的操作。将相应的 TRIS 位置 1，可将引脚输出驱动器设置为高阻态。同样，将相应的 ANSEL 位置 1 可禁止数字输入缓冲器。

注：	对定义为数字输入的引脚施加模拟电压可能导致输入缓冲器导通的电流过大。

12.1.2 通道选择

PIC16F946 器件具有最多 8 路模拟通道 （AN<7:0>）。CHS<2:0> 位（ADCON0<4:2>）控制哪一路通道将与采样保持电路相连。

12.1.3 参考电压

对于 A/D 转换器的每个参考电压，VREF+ 和 VREF- 都有两种选择方案。 VREF+ 可以连接到 VDD，也可以对其施加外部电压。同样， VREF- 也可连接到 VSS，还可以对其施加外部电压。 VCFG<1:0> 位可用于选择参考电压源。

12.1.4 转换时钟

A/D 转换周期需要 11 个 TAD。可用软件通过 ADCS 位（ADCON1<6:4>）来选择 A/D 转换的时钟源。有以下 7 种时钟频率可供选择：

- FOSC/2
- FOSC/4
- FOSC/8
- FOSC/16
- FOSC/32
- FOSC/64
- FRC （专用内部振荡器）

为了实现正确的转换，必须选择合适的 A/D 转换时钟频率 （1/TAD）以确保最小 TAD 为 1.6 μs。表 12-1 给出了器件在选定频率下的几种 TAD 计算结果。

表 12-1： 不同器件工作频率下的 TAD

A/D 时钟源 （TAD）		器件工作频率			
工作状态	ADCS<2:0>	20 MHz	5 MHz	4 MHz	1.25 MHz
2 TOSC	000	100 ns[2]	400 ns[2]	500 ns[2]	1.6 μs
4 TOSC	100	200 ns[2]	800 ns[2]	1.0 μs[2]	3.2 μs
8 TOSC	001	400 ns[2]	1.6 μs	2.0 μs	6.4 μs
16 TOSC	101	800 ns[2]	3.2 μs	4.0 μs	12.8 μs[3]
32 TOSC	010	1.6 μs	6.4 μs	8.0 μs[3]	25.6 μs[3]
64 TOSC	110	3.2 μs	12.8 μs[3]	16.0 μs[3]	51.2 μs[3]
A/D RC	x11	2-6 μs[1,4]	2-6 μs[1,4]	2-6 μs[1,4]	2-6 μs[1,4]

图注： 建议不要使用阴影单元内的值。

注 1： VDD > 3.0V 时， A/D RC 时钟源的典型 TAD 时间为 4 μs。
2： 这些值均违反了最小 TAD 时间要求。
3： 为了加快转换速度，建议选用其他时钟源。
4： 当器件的工作频率高于 1 MHz 时，仅当在休眠期间进行转换时才建议使用 A/D RC 时钟源。

 初稿

12.1.5 启动转换

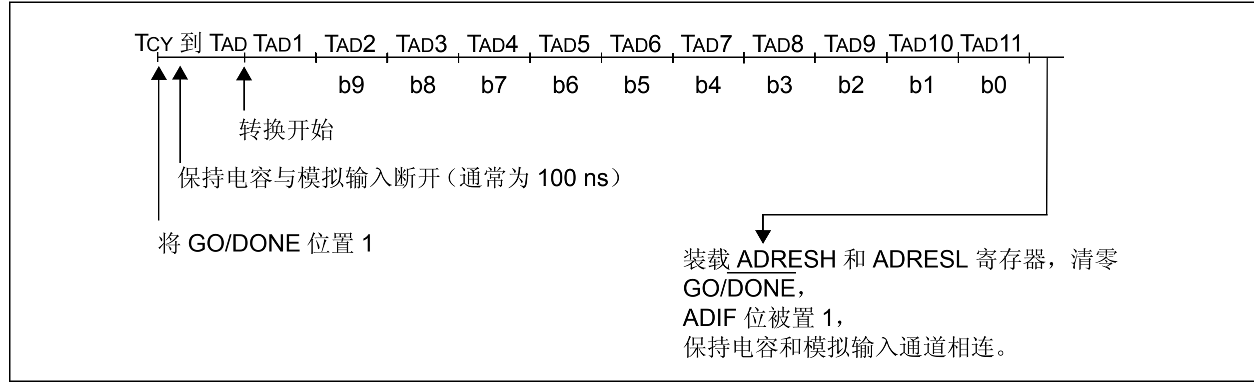
通过将 GO/DONE 位（ADCON0<1>）置 1 启动 A/D 转换。当转换完成时， A/D 模块将：

- 清零 GO/DONE 位
- 将 ADIF 标志位 （PIR1<6>）置 1
- 产生中断 （如果允许）

如果必须要中止转换，则可用软件清零 GO/DONE 位。不会用尚未完成的 A/D 转换结果更新 ADRESH:ADRESL 寄存器。因此， ADRESH:ADRESL 寄存器将保持上次转换所得到的值。在 A/D 转换中止以后，必须经过 2 个 TAD 的延时才能开始下一次采集。延时过后，将自动开始对选定通道的输入信号进行采集。

注：	不能用开启 A/D 模块的同一指令将 GO/DONE 位置 1。

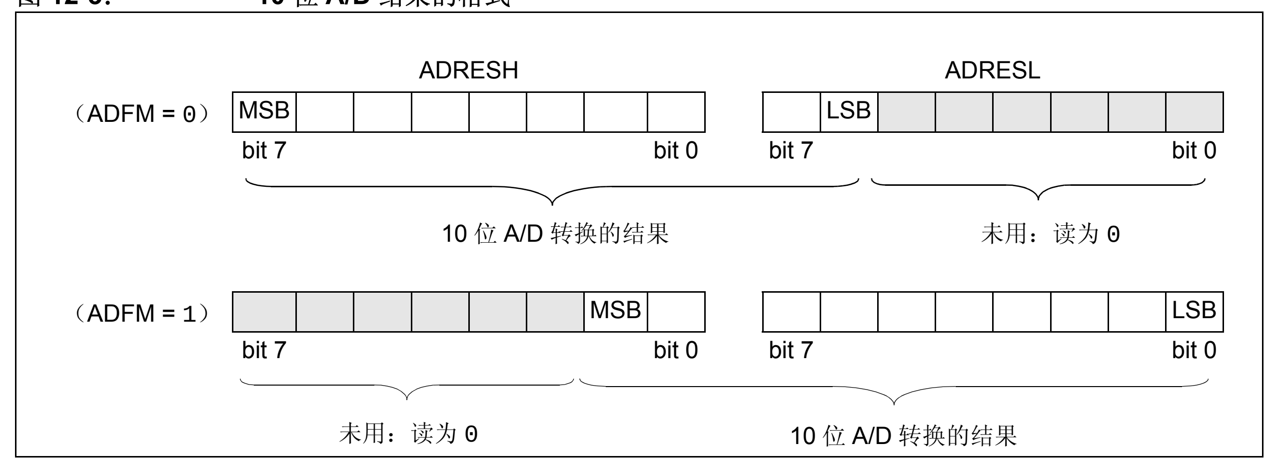
图 12-2： A/D 转换 TAD 周期



12.1.6 转换输出

A/D 转换的结果可采用两种格式：左对齐或右对齐。ADFM 位 （ADCON0<7>）控制输出格式。图 12-3 给出了输出格式。

图 12-3： 10 位 A/D 结果的格式



寄存器 12-1： ANSEL——模拟选择寄存器 （地址：91h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
ANS7[2]	ANS6[2]	ANS5[2]	ANS4	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

bit 7-0： **ANS<7:0>**：模拟选择位
用于将 AN<7:0> 引脚分别设置为模拟或数字功能。
1 = 模拟输入。引脚被分配给模拟输入。[1]
0 = 数字 I/O。引脚被分配给端口或是特殊功能。

注 1：将引脚设置为模拟输入将自动禁止数字输入电路、弱上拉和引脚电平变化中断功能。相应的 TRIS 位必须设置为输入模式以允许从外部对引脚电压进行控制。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 12-2： ADCON0——A/D 控制寄存器 （地址：1Fh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON
bit 7							bit 0

bit 7 **ADFM**：A/D 结果格式选择位
1 = 右对齐
0 = 左对齐

bit 6 **VCFG1**：参考电压选择位
1 = VREF- 引脚
0 = VSS

bit 5 **VCFG0**：参考电压选择位
1 = VREF+ 引脚
0 = VDD

bit 4-2 **CHS<2:0>**：模拟通道选择位
000 = 通道 00 （AN0）
001 = 通道 01 （AN1）
010 = 通道 02 （AN2）
011 = 通道 03 （AN3）
100 = 通道 04 （AN4）
101 = 通道 05 （AN5）
110 = 通道 06 （AN6）
111 = 通道 07 （AN7）

bit 1 **GO/$\overline{\text{DONE}}$**：A/D 转换状态位
1 = A/D 转换正在进行。将该位置 1 可启动 A/D 转换。
当 A/D 转换完成以后，该位由硬件自动清零。
0 = A/D 转换完成 / 不在进行中

bit 0 **ADON**：A/D 转换状态位
1 = A/D 转换模块正在运行
0 = 关闭 A/D 转换模块且不消耗工作电流

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 12-3： ADCON1——A/D 控制寄存器 1 （地址：9Fh）

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
—	ADCS2	ADCS1	ADCS0	—	—	—	—
bit 7							bit 0

bit 7 未用：读为 0

bit 6-4 **ADCS<2:0>**：A/D 转换时钟选择位
000 = FOSC/2
001 = FOSC/8
010 = FOSC/32
x11 = FRC （时钟信号由专用的内部振荡器产生，最高频率可达 500 kHz）
100 = FOSC/4
101 = FOSC/16
110 = FOSC/64

bit 3-0 未用：读为 0

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

12.1.7 配置 A/D

根据需要配置好 A/D 模块后，在开始转换前必须先对所选择的通道进行采样。模拟输入通道的相应 TRIS 位必须设置为输入。

采集时间的确定，请参见**第 19.0 节 “电气规范”**。在采样完成之后，即可启动 A/D 转换。

在执行 A/D 转换时应该遵循以下步骤：

1. 配置 A/D 模块：
   - 配置模拟 / 数字 I/O （通过 ANSEL 寄存器）
   - 配置参考电压 （通过 ADCON0 寄存器）
   - 选择 A/D 输入通道 （通过 ADCON0 寄存器）
   - 选择 A/D 转换时钟 （通过 ADCON1 寄存器）
   - 使能 A/D 模块 （通过 ADCON0 寄存器）
2. 需要时，配置 A/D 中断：
   - 将 ADIF 位 （PIR1<6>）清零
   - 将 ADIE 位 （PIE1<6>）置 1
   - 将 PEIE 和 GIE 位 （INTCON<7:6>）置 1
3. 等待所需的采集时间。
4. 启动转换：
   - 将 GO/$\overline{\text{DONE}}$ 位 （ADCON0<1>）置 1
5. 等待 A/D 转换完成，通过以下两种方法之一判断转换是否完成：
   - 查询 GO/$\overline{\text{DONE}}$ 位是否被清零 （禁止中断）；或
   - 等待 A/D 中断
6. 读取一对 A/D 结果寄存器（ADRESH:ADRESL），需要时将 ADIF 位清零。
7. 如需再次进行 A/D 转换，根据需要返回步骤 1 或步骤 2。将每位的 A/D 转换时间定义为 T_{AD}，在下一次采集开始前至少需要等待 2 个 T_{AD}。

例 12-1： A/D 转换

```
;This code block configures the A/D
;for polling, Vdd reference, R/C clock
;and RA0 input.
;
;Conversion start and wait for complete
;polling code included.
;
 BSF    STATUS,RP0     ;Bank 1
 MOVLW  B’01110000’    ;A/D RC clock
 MOVWF  ADCON1
 BSF    TRISA,0        ;Set RA0 to input
 BSF    ANSEL,0        ;Set RA0 to analog
 BCF    STATUS,RP0     ;Bank 0
 MOVLW  B’10000001’    ;Right, Vdd Vref, AN0
 MOVWF  ADCON0
 CALL   SampleTime     ;Wait min sample time
 BSF    ADCON0,GO      ;Start conversion
 BTFSC  ADCON0,GO      ;Is conversion done?
 GOTO   $-1            ;No, test again
 MOVF   ADRESH,W       ;Read upper 2 bits
 MOVWF  RESULTHI
 BSF    STATUS,RP0     ;Bank 1
 MOVF   ADRESL,W       ;Read lower 8 bits
 MOVWF  RESULTLO
```

12.2 A/D 采集要求

为了使 A/D 转换达到规定精度，必须使充电保持电容（C_{HOLD}）充满至输入通道的电平。图 12-4 给出了模拟输入电路模型。信号源阻抗（R_S）和内部采样开关阻抗（R_{SS}）直接影响为电容 C_{HOLD} 充电所需要的时间。采样开关阻抗（R_{SS}）随器件电压 V_{DD} 不同而有所不同，请参见图 12-4。**模拟信号源最大阻抗建议值为 10 kΩ**。采集时间随着阻抗的降低而缩短。选择（改变）模拟输入通道后，在启动转换前必须对通道进行采集。

可以使用公式 12-1 来计算最小采集时间。该公式假设误差为 1/2 LSb（A/D 转换需要 1024 步）。1/2 LSb 误差是 A/D 达到规定分辨率所允许的最大误差。

要计算最小采集时间 T_{ACQ}，请参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

公式 **12-1**： 采集时间

$$T_{ACQ} = \text{放大器稳定时间} + \text{保持电容充电时间} + \text{稳度系数}$$
$$= T_{AMP} + T_C + T_{COFF}$$
$$= 2\mu s + T_C + [(\text{温度} - 25°C)(0.05\mu s/°C)]$$

其中 C_{HOLD} 在 1/2 lsb 误差范围内被充电:

$$V_{APPLIED}\left(1 - \frac{1}{2047}\right) = V_{CHOLD} \quad \text{;[1] 在 1/2 lsb 误差范围内对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED}\left(1 - e^{\frac{-TC}{RC}}\right) = V_{CHOLD} \quad \text{;[2] 依照 } V_{APPLIED} \text{ 对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED}\left(1 - e^{\frac{-Tc}{RC}}\right) = V_{APPLIED}\left(1 - \frac{1}{2047}\right) \quad \text{; 结合 [1] 和 [2]}$$

求解 T_C:

$$T_C = -C_{HOLD}(R_{IC} + R_{SS} + R_S)\ ln(1/2047)$$
$$= -10pF(1k\Omega + 7k\Omega + 10k\Omega)\ ln(0.0004885)$$
$$= 1.37\mu s$$

因此:

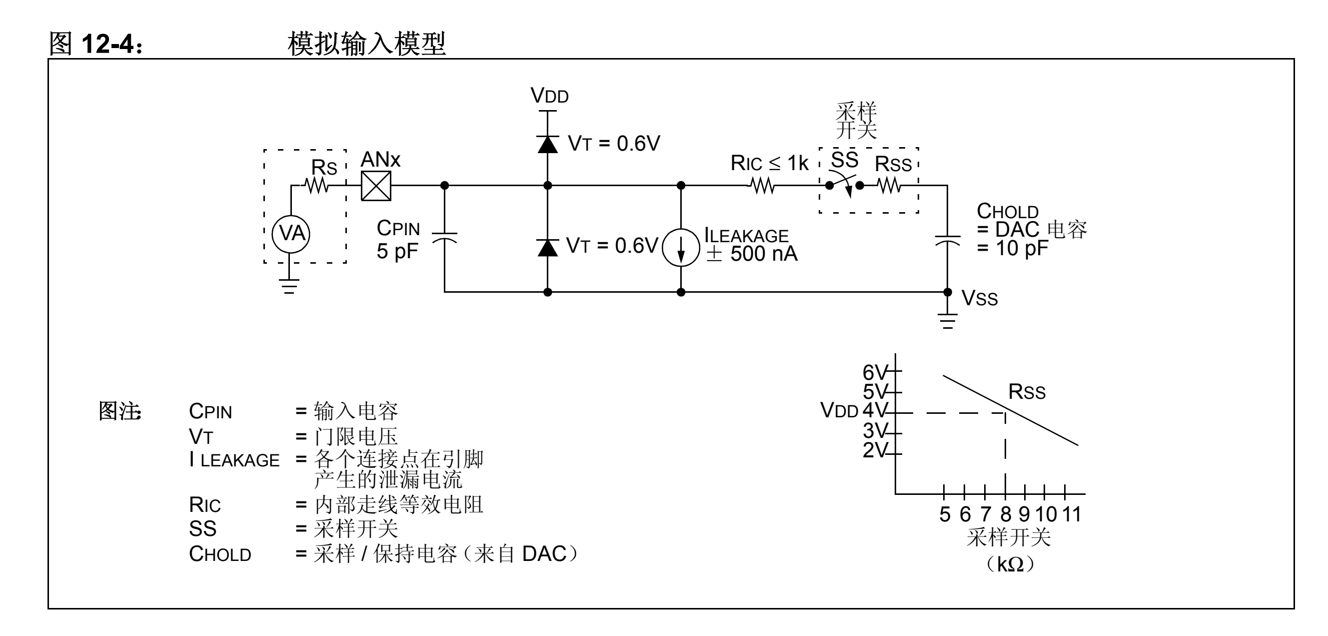
$$T_{ACQ} = 2\mu s + 1.37\mu s + [(50°C - 25°C)(0.05\mu s/°C)]$$
$$= 4.67\mu s$$

注 1：由于可以将参考电压（V_{REF}）消掉，因此它对公式的结果不会产生影响。

2：在每次转换后，充电保持电容（C_{HOLD}）并不放电。

3：模拟信号的最大阻抗建议值为 10 kΩ。这样要求是为了符合引脚泄漏电流的规范。

图 12-4： 模拟输入模型

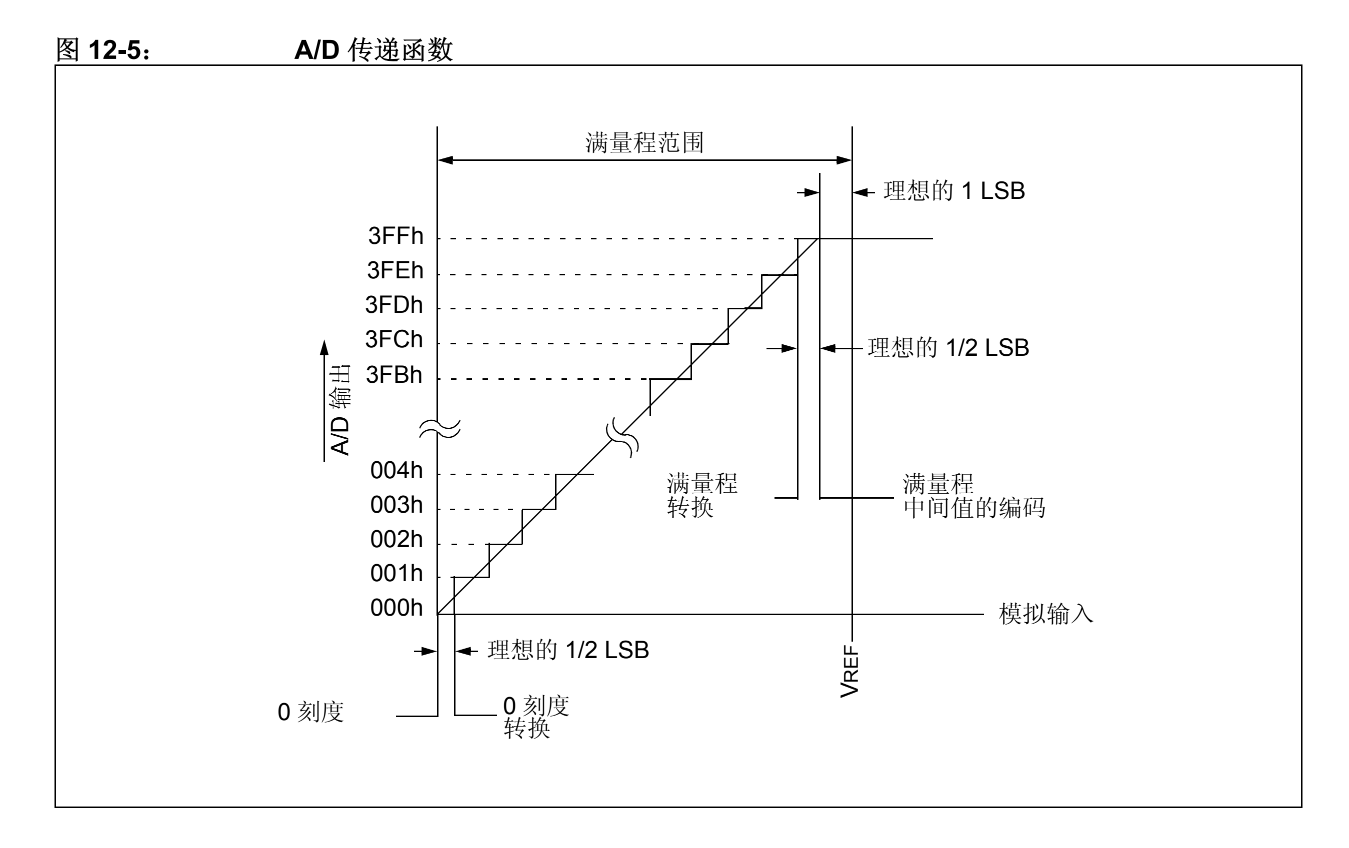


12.3 A/D 在休眠模式下的工作原理

A/D 转换器模块可在休眠模式下运行。此时要求将内部振荡器作为 A/D 转换的时钟源。当选用 RC 时钟源时，A/D 转换器会等待一个指令周期再开始转换。这就允许执行 SLEEP 指令，从而消除转换中大多数的开关噪声。当转换完成时，清零 GO/DONE 位并将结果存入 ADRESH:ADRESL 寄存器。此时如果允许 A/D 中断，则器件将会被从休眠状态中唤醒。如果 GIE 位（INTCON<7>）置 1，程序计数器将被装入中断向量（0004h）。如果 GIE 被清零，则将顺序执行下一条指令。如果禁止 A/D 中断，即使 ADON 保持置 1，也还是会关闭 A/D 模块。

当 A/D 时钟源不是 RC 时，执行 SLEEP 指令将中止当前的转换并关闭 A/D 模块。 ADON 位仍保持置 1。

图 12-5： A/D 传递函数



 初稿

12.4 复位的影响

器件复位强制所有寄存器进入各自的复位状态。因此，复位会关闭 A/D 模块并且中止任何当前和待处理的转换。 ADRESH:ADRESL 寄存器的内容不变。

表 12-2： A/D 寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	uuuu uuuu
09h	PORTE	—	—	—	—	RE3	RE2	RE1	RE0	---- xxxx	---- uuuu
0Bh 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
1Eh	ADRESH	左对齐格式下 A/D 结果的高 8 位或右对齐格式下结果的高 2 位								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON	0000 0000	0000 0000
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
89h	TRISE	—	—	—	—	TRISE3	TRISE2	TRISE1	TRISE0	---- 1111	---- 1111
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
9Eh	ADRESL	左对齐格式下 A/D 结果的低 2 位或右对齐格式下结果的低 8 位								xxxx xxxx	uuuu uuuu
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	-000 ----

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 A/D 模块不使用阴影单元。

注：

13.0 数据 EEPROM 和闪存程序存储器的控制

数据 EEPROM 是可读写的存储器，而闪存存储器在正常工作（整个 V_{DD} 范围）期间是可读的。这两种存储器没有直接映射到文件寄存器空间，而是通过特殊功能寄存器间接寻址。有 6 个 SFR 用于访问这两种存储器:

- EECON1
- EECON2
- EEDATL
- EEDATH
- EEADRL
- EEADRH

当与数据存储器模块接口时，EEDATL 寄存器存放 8 位读写的数据，而 EEADRL 寄存器存放被访问的 EE 数据单元的地址。该系列中的器件具有 256 字节的数据 EEPROM，地址范围为 0h 到 0FFh。

当与程序存储器模块接口时，EEDATL 和 EEDATH 寄存器形成双字节字，保存要读的 14 位数据，而 EEADRL 和 EEADRH 寄存器形成双字节字，保存 13 位被访问的 EEPROM 存储单元的地址。本类器件具有 4K 和 8K 字的程序 EEPROM，地址范围分别为 0h-0FFFh 和 0h-1FFFh。程序存储器允许以字为单位读取。

EEPROM 数据存储器允许以字节为单位读写。字节写操作会自动擦除目标存储单元并写入新数据（在写入前擦除）。

写入时间由片上定时器控制。写入和擦除电压是由片上电荷泵产生的，此电荷泵额定工作在器件的电压范围内，用于进行字节或字操作。

当器件被代码保护时，CPU 仍可继续读写数据 EEPROM 和读程序存储器。当代码保护时，器件编程器将不再能访问数据或程序存储器。

有关数据 EEPROM 的更多信息，可参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

13.1 EEADRL 和 EEADRH 寄存器

EEADRL 和 EEADRH 寄存器能寻址最大 256 字节的数据 EEPROM 或最大 8K 字的程序 EEPROM。

当选择程序地址值时，地址的高字节被写入 EEADRH 寄存器而低字节被写入EEADRL 寄存器。当选择数据地址值时，只将地址的低字节写入 EEADRL 寄存器。

13.1.1 EECON1 和 EECON2 寄存器

EECON1 是访问 EE 存储器的控制寄存器。

控制位 EEPGD 决定访问的是程序存储器还是数据存储器。当被清零时，和复位时一样，任何后续操作都将针对数据存储器进行。当置 1 时，任何后续操作都将针对程序存储器进行。程序存储器是只读的。

控制位 RD 和 WR 分别启动读和写。用软件只能将这些位置 1 而无法清零。在读或写操作完成后，由硬件将它们清零。由于无法用软件将 WR 位清零，从而可避免意外地过早终止写操作。

当 WREN 置 1 时，允许对数据 EEPROM 执行写操作。上电时，WREN 位被清零。当正常的写入操作被 $\overline{MCLR}$ 复位或 WDT 超时复位中断时，WRERR 位会置 1。在这些情况下，复位后用户可以检查 WRERR 位并重写相应的单元。EEDATL 和 EEADRL 寄存器中的数据和地址将保持不变。

当写操作完成时中断标志位 EEIF（PIR1<7>）被置 1。此标志位必须用软件清零。

EECON2 不是物理寄存器。读 EECON2 得到的是全 0。EECON2 寄存器仅在数据 EEPROM 写过程中使用。

寄存器 13-1： EEDATL——EEPROM 数据低字节寄存器 （地址：10Ch）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEDATL7	EEDATL6	EEDATL5	EEDATL4	EEDATL3	EEDATL2	EEDATL1	EEDATL0
bit 7							bit 0

bit 7-0 **EEDATL<7:0>**：要从数据 EEPROM 中读取或向数据 EEPROM 写入的字节值，或者要从程序存储器中读取的字节值

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 13-2： EEADRL——EEPROM 地址低字节寄存器 （地址：10Dh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEADRL7	EEADRL6	EEADRL5	EEADRL4	EEADRL3	EEADRL2	EEADRL1	EEADRL0
bit 7							bit 0

bit 7-0 **EEADRL<7:0>**: 指定 EEPROM 读 / 写操作的 256 个存储单元中的一个，或程序存储器读操作的低字节地址

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 13-3： EEDATH——EEPROM 数据高字节寄存器 （地址：10Eh）

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	EEDATH5	EEDATH4	EEDATH3	EEDATH2	EEDATH1	EEDATH0
bit 7							bit 0

bit 5-0 **EEDATH<5:0>**：要从数据 EEPROM 中读取或向数据 EEPROM 写入的字节值，或者要从程序存储器中读取的字节值

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 13-4： EEADRH——EEPROM 地址高字节寄存器 （地址：10Fh）

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0
bit 7							bit 0

bit 4-0 **EEADRH<4:0>**：指定 EEPROM 读 / 写操作的 256 个存储单元中的一个，或程序存储器读操作的高位地址

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

 初稿

寄存器 13-5： **EECON1——EEPROM 控制寄存器 1 （地址：18Ch）**

R/W-0	U-0	U-0	U-0	R/W-x	R/W-0	R/S-0	R/S-0
EEPGD	—	—	—	WRERR	WREN	WR	RD
bit 7							bit 0

bit 7 **EEPGD**：程序 / 数据 EEPROM 选择位
1 = 访问程序存储器
0 = 访问数据存储器

bit 6-4 未用：读为 0

bit 3 **WRERR**：EEPROM 错误标志位
1 = 写操作过早终止 （正常工作期间的任何 $\overline{MCLR}$ 复位、 WDT 复位或欠压复位）
0 = 写操作完成

bit 2 **WREN**：EEPROM 写使能位
1 = 允许写
0 = 禁止写入数据 EEPROM

bit 1 **WR**：写控制位
EEPGD = 1：
此位被忽略
EEPGD = 0：
1 = 启动写周期 （写操作一旦完成，由硬件清零该位。用软件只能将 WR 位置 1，但不能清零。）
0 = 数据 EEPROM 写周期完成

bit 0 **RD**：读控制位
1 = 启动存储器读操作 （由硬件清零 RD。用软件只能将 RD 位置 1，但不能清零。）
0 = 不启动存储器读操作

图注：			
S = 只能被置 1 的位			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

13.1.2 读数据 EEPROM 存储器

要读取数据存储器单元，用户必须将地址写入 EEADRL 寄存器，清零 EEPGD 控制位 （EECON1<7>），然后将控制位 RD （EECON1<0>）置 1。在紧接着的下一个周期，EEDATL 寄存器中就有数据了，因此该数据可由下一条指令读取。EEDATL 将把此值保存至下一次用户向该单元读取或写入数据时 （在写操作过程中）为止。

例 13-1： 读取数据 EEPROM

```
BSF     STATUS,RP1       ;
BCF     STATUS,RP0       ; Bank 2
MOVF    DATA_EE_ADDR,W   ; Data Memory
MOVWF   EEADRL           ; Address to read
BSF     STATUS,RP0       ; Bank 3
BCF     EECON1,EEPGD     ; Point to Data
                         ; memory
BSF     EECON1,RD        ; EE Read
BCF     STATUS,RP0       ; Bank 2
MOVF    EEDATL,W         ; W = EEDATA
```

13.1.3 写数据 EEPROM 存储器

要写 EEPROM 数据存储单元，用户应首先将该单元的地址写入 EEADRL 寄存器并将数据写入 EEDATL 寄存器。然后用户必须按特定顺序开始写入每个字节。

如果没有完全按照下面的指令顺序（即首先将 55h 写入 EECON2，随后将 AAh 写入 EECON2，最后将 WR 位置 1）写每个字节，将不会启动写操作。在该代码段中应禁止中断。

此外，必须将 EECON1 中的 WREN 位置 1 以使能写操作。这种机制可防止由于代码执行错误 （异常）（即程序跑飞）导致误写 EEPROM。在不更新 EEPROM 时，用户应该始终保持 WREN 位清零。 WREN 位不能被硬件清零。

一个写过程启动后，将 WREN 位清零将不会影响此写周期。除非 WREN 位置 1，否则 WR 位将无法置 1。

写周期完成时， WR 位由硬件清零并且 EE 写完成中断标志位 （EEIF）置 1。用户可以允许此中断或查询此位。 EEIF 必须用软件清零。

下面是写 EEPROM 数据存储器的步骤：

1. 如果没有实现第 10 步，检查 WR 位以判断写操作是否正在进行。
2. 将地址写入 EEADRL。确保地址不大于器件存储器大小。
3. 写 8 位数据值，将其编程到 EEDATL 寄存器。
4. 清零 EEPGD 位，以指向 EEPROM 数据存储器。
5. 将 WREN 置 1，使能编程操作。
6. 如果已经允许了中断，请将其禁止。
7. 执行包含 5 个特殊指令的序列：
   - 分两步将 55h 写入 EECON2 （首先写入 W，然后写入 EECON2）
   - 分两步将 AAh 写入 EECON2 （首先写入 W，然后写入 EECON2）
   - 将 WR 位置 1
8. 允许中断 （如果使用中断）。
9. 清零 WREN 位，禁止编程操作。
10. 当写周期完成时，WR 位被清零，EEIF 中断标志位被置 1。（EEIF 必须用固件清零。）如果未实现步骤 1，固件应检查 EEIF 是否置 1 或 WR 是否清零，以判断编程周期是否结束。

例 13-2： 写入数据 EEPROM

```
        BSF    STATUS,RP1   ;
        BSF    STATUS,RP0
        BTFSC  EECON1,WR    ;Wait for write
        GOTO   $-1          ;to complete
        BCF    STATUS,RP0   ;Bank 2
        MOVF   DATA_EE_ADDR,W;Data Memory
        MOVWF  EEADRL       ;Address to write
        MOVF   DATA_EE_DATA,W;Data Memory Value
        MOVWF  EEDATL       ;to write
        BSF    STATUS,RP0   ;Bank 3
        BCF    EECON1,EEPGD ;Point to DATA
                            ;memory
        BSF    EECON1,WREN  ;Enable writes

必     BCF    INTCON,GIE   ;Disable INTs.
需     MOVLW  55h          ;
的     MOVWF  EECON2       ;Write 55h
顺     MOVLW  AAh          ;
序     MOVWF  EECON2       ;Write AAh
        BSF    EECON1,WR    ;Set WR bit to
                            ;begin write
        BSF    INTCON,GIE   ;Enable INTs.
        BCF    EECON1,WREN  ;Disable writes
```

 初稿

13.1.4 读闪存程序存储器

要读取程序存储器单元，用户必须将地址的两个字节分别写入 EEADRL 和 EEADRH 寄存器，将 EEPGD 控制位（EECON1<7>）置 1，然后将控制位 RD 置 1（EECON1<0>）。一旦设置好读控制位，闪存程序存储器控制器将使用第二个指令周期来读数据。这会导致紧随 “BSF EECON1,RD” 指令的第二条指令被忽略。在紧接着的下一个周期 EEDATL 和 EEDATH 寄存器中就有数据了，因此在随后的指令中将该数据读作两个字节。EEDATL 和 EEDATH 寄存器将把此值保存至下一次用户向该单元读取或写入数据时（在写操作过程中）为止。

> **注** **1：** 程序存储器读操作后的两条指令必须为 NOP，从而阻止用户在 RD 位置 1 后的下一条指令执行双周期指令。
>
> **2：** 当 EEPGD = 1 时如果 WR 位置 1，它会立即复位为 0，而不执行任何操作。

例 13-3： 读闪存程序存储器

```
        BSF     STATUS, RP1    ;
        BCF     STATUS, RP0    ; Bank 2
        MOVLW   MS_PROG_EE_ADDR;
        MOVWF   EEADRH         ; MS Byte of Program Address to read
        MOVLW   LS_PROG_EE_ADDR;
        MOVWF   EEADRL         ; LS Byte of Program Address to read
        BSF     STATUS, RP0    ; Bank 3
        BSF     EECON1, EEPGD  ; Point to PROGRAM memory
        BSF     EECON1, RD     ; EE Read
    ;
        NOP
        NOP                    ; Any instructions here are ignored as program
                               ; memory is read in second cycle after BSF EECON1,RD
    ;
        BCF     STATUS, RP0    ; Bank 2
        MOVF    EEDATL, W      ; W = LS Byte of Program EEDATA
        MOVWF   DATAL          ;
        MOVF    EEDATH, W      ; W = MS Byte of Program EEDATA
        MOVWF   DATAH          ;
```

必需的顺序

图 13-1：　　闪存程序存储器读周期执行时序

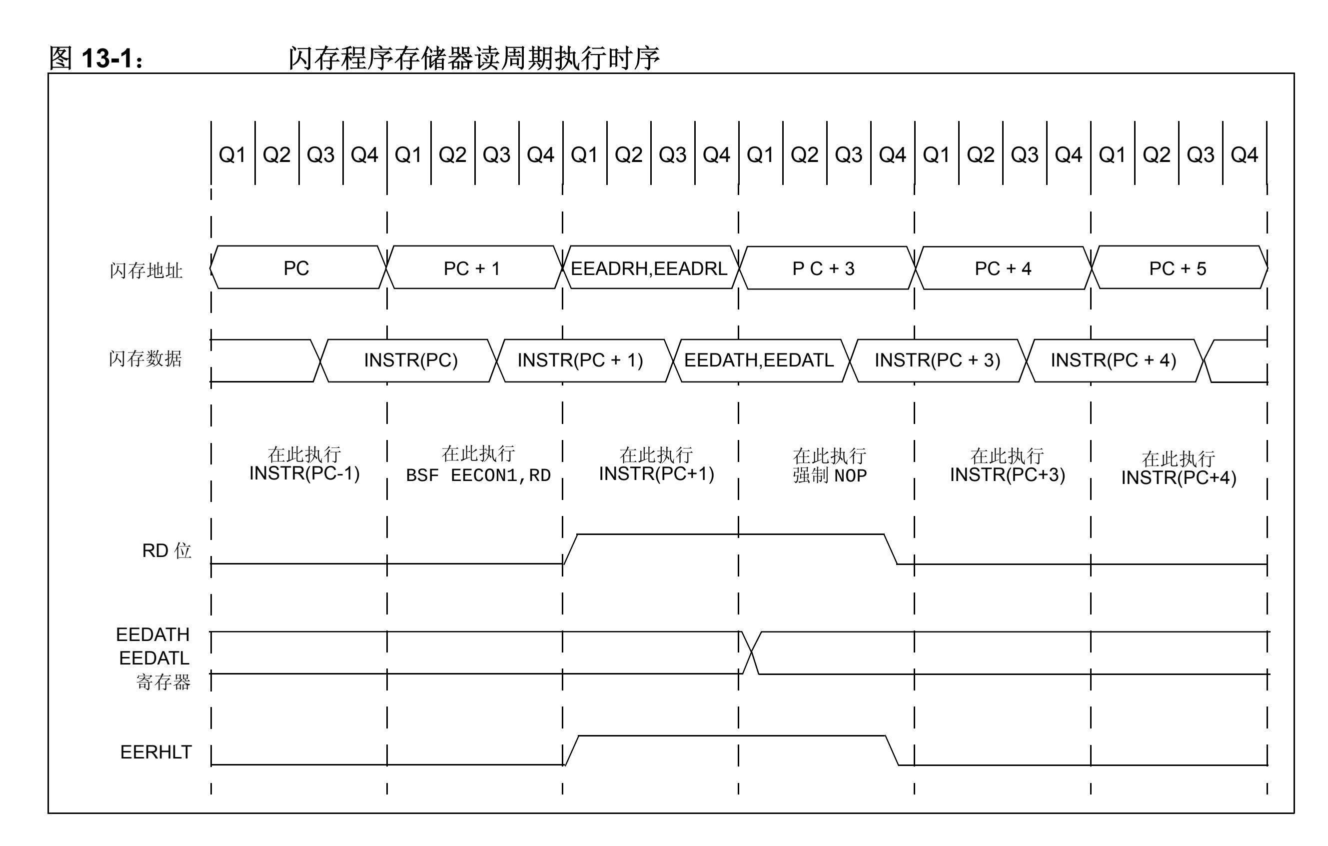


表 13-4：　　与数据 **EEPROM** 相关的寄存器 / 位

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 与 BOR 时的值	所有其他复位时的值
0Bh/8Bh/ 10Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
10Ch	EEDATL	EEDATL7	EEDATL6	EEDATL5	EEDATL4	EEDATL3	EEDATL2	EEDATL1	EEDATL0	0000 0000	0000 0000
10Dh	EEADRL	EEADRL7	EEADRL6	EEADRL5	EEADRL4	EEADRL3	EEADRL2	EEADRL1	EEADRL0	0000 0000	0000 0000
10Eh	EEDATH	—	—	EEDATH5	EEDATH4	EEDATH3	EEDATH2	EEDATH1	EEDATH0	--00 0000	--00 0000
10Fh	EEADRH	—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0	---0 0000	---0 0000
18Ch	EECON1	EEPGD	—	—	—	WRERR	WREN	WR	RD	0--- x000	---- q000
18Dh	EECON2	EEPROM 控制寄存器 2 （非物理寄存器）								---- ----	---- ----

图注：　x = 未知， u = 不变， - = 未用 （读为 0）， q = 取值视条件而定。
数据 EEPROM 模块不使用阴影单元。

14.0 SSP 模块概述

同步串行端口 （Synchronous Serial Port， SSP）模块是用于与其他外设或单片机进行通信的串行接口。这些外设可能是串行 EEPROM、移位寄存器、显示驱动器以及 A/D 转换器等。 SSP 模块有下列两种工作模式：

- 串行外设接口 （Serial Peripheral Interface， SPI）
- I^{2}C™

I^{2}C 操作概述和 SSP 模块的其他信息可参见 《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

请参考应用笔记 AN578 “*Use of the SSP Module in the Multi-Master Environment*”（DS00578）。

14.1 SPI 模式

本节包含寄存器定义和 SPI 模块的可操作特性。有关 SPI 模块的更多信息，可参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

SPI 模式允许同时同步发送和接收 8 位数据。通常使用以下三个引脚来完成通信：

- 串行数据输出 （Serial Data Out， SDO）——RC4/$\overline{\text{T1G}}$/SDO/SEG11
- 串行数据输入 （Serial Data In， SDI）——RC7/RX/DT/SDI/SDA/SEG8
- 串行时钟 （Serial Clock， SCK）——RC6/TX/CK/SCK/SCL/SEG9

此外，当工作在从动模式下时可以使用第 4 个引脚：

- 从动选择 （$\overline{\text{SS}}$）——RA5/AN4/C2OUT/$\overline{\text{SS}}$/SEG5

当初始化 SPI 时，需要通过对 SSPCON 寄存器中相应的控制位 （SSPCON<5:0>）和 SSPSTAT<7:6> 编程指定几个选项。这些控制位允许指定以下选项：

- 主控模式 （SCK 作为时钟输出）
- 从动模式 （SCK 作为时钟输入）
- 时钟极性 （SCK 的空闲状态）
- 时钟边沿 （在 SCK 上升沿 / 下降沿输出数据）
- 时钟速率 （仅用于主控模式）
- 从动选择模式 （仅用于从动模式）

寄存器 14-1： SSPSTAT——同步串行端口状态寄存器 （地址：94h）

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/$\overline{A}$	P	S	R/$\overline{W}$	UA	BF
bit 7							bit 0

bit 7 **SMP**：SPI 数据输入采样相位位
SPI 主控模式：
1 = 在数据输出时间结束时采样输入数据
0 = 在数据输出时间中间采样输入数据 （Microwire）
SPI 从动模式：
当 SPI 用于从动模式时，必须将 SMP 清零
I²C™ 模式：
此位必须保持清零

bit 6 **CKE**：SPI 时钟边沿选择位
SPI 模式， CKP = 0：
1 = 在 SCK 的下降沿发送数据
0 = 在 SCK 的上升沿发送数据 （Microwire 备用方案）
SPI 模式， CKP = 1：
1 = 在 SCK 的上升沿发送数据
0 = 在 SCK 的下降沿发送数据 （Microwire 默认方案）
I²C 模式：
此位必须保持清零

bit 5 **D/$\overline{A}$**：数据 / $\overline{地址}$位 （仅 I²C 模式）
1 = 表示上次接收或发送的字节是数据
0 = 表示上次接收或发送的字节是地址

bit 4 **P**：停止位 （仅 I²C 模式）
当禁止 SSP 模块或上次检测到启动位时，该位被清零。
SSPEN 被清零。
1 = 表示上次检测到了停止位 （此位在复位时为 0）
0 = 表示上次没有检测到停止位

bit 3 **S**：启动位 （仅 I²C 模式）
当禁止 SSP 模块或上次检测到停止位时，该位被清零。
SSPEN 被清零。
1 = 表示上次检测到了启动位 （此位在复位时为 0）
0 = 表示上次没有检测到启动位

bit 2 **R/$\overline{W}$**：读 / $\overline{写}$信息位 （仅 I²C 模式）
该位用来保存在上次地址匹配后的 R/$\overline{W}$ 位信息。此位仅在地址匹配与遇到下一个启动位、停止位或 ACK 位之间有效。
1 = 读
0 = 写

bit 1 **UA**：更新地址位 （仅 10 位 I²C 模式）
1 = 表示用户需要更新 SSPADD 寄存器中的地址
0 = 不需要更新地址

bit 0 **BF**：缓冲器满状态位
接收 （SPI 和 I²C 模式）：
1 = 接收完成， SSPBUF 满
0 = 接收未完成， SSPBUF 空
发送 （仅 I²C 模式）：
1 = 正在发送， SSPBUF 满
0 = 发送完成， SSPBUF 空

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 14-2：SSPCON——同步串行端口控制寄存器 （地址：14h）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
bit 7							bit 0

bit 7 **WCOL**：写冲突检测位
1 = 正在发送前一个字时，又有数据写入 SSPBUF 寄存器 （必须用软件清零）
0 = 无冲突

bit 6 **SSPOV**：接收溢出指示位
在 SPI 模式下：
1 = SSPBUF 中仍保存前一数据时，又接收到一个新的字节。如果溢出， SSPSR 中的数据会丢失。溢出只会在从动模式下发生。即使只是发送数据，用户也必须读 SSPBUF，以避免将溢出标志位置 1。在主控模式下，溢出位不会被置 1，因为每次接收 （和发送）新数据都是通过写入 SSPBUF 寄存器启动的。
0 = 无溢出

在 I^2C™ 模式下：
1 = SSPBUF 中仍保存前一数据时，又接收到一个新的字节。 SSPOV 在发送模式下是 “无关位”。两种模式下都必须用软件将 SSPOV 清零。
0 = 无溢出

bit 5 **SSPEN**：同步串行端口使能位
在 SPI 模式下：
1 = 使能串行端口并将 SCK、 SDO 和 SDI 配置为串行端口引脚
0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚

在 I^2C 模式下：
1 = 使能串行端口并将 SDA 和 SCL 引脚配置为串行端口引脚
0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚
在两种模式下，当使能时，这些引脚必须被正确配置为输入或输出。

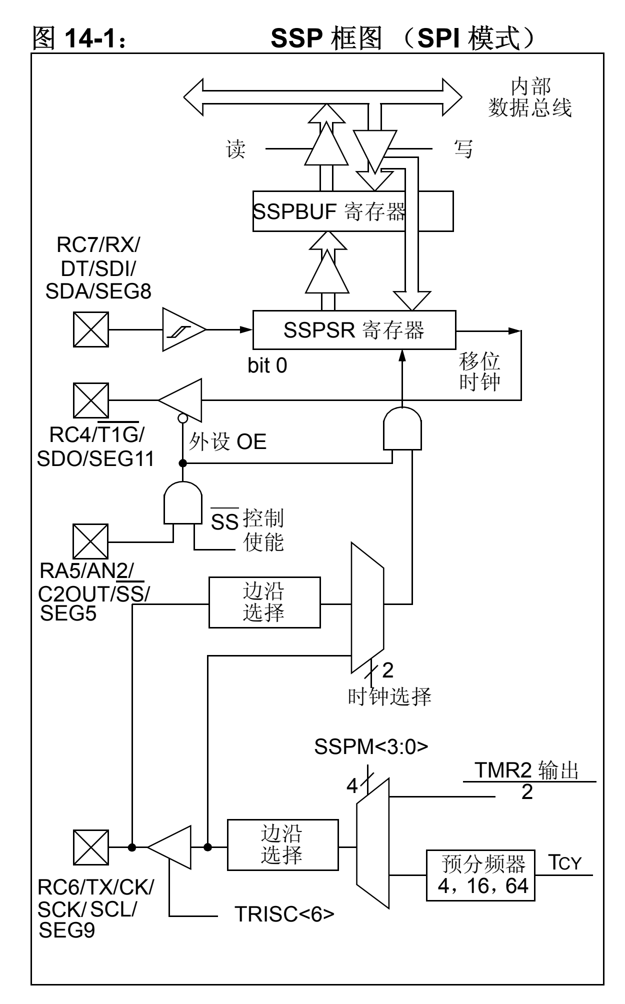
bit 4 **CKP**：时钟极性选择位
在 SPI 模式下：
1 = 空闲状态时，时钟为高电平 （Microwire 默认方案）
0 = 空闲状态时，时钟为低电平 （Microwire 备用方案）

在 I^2C 模式下：
SCK 释放控制
1 = 使能时钟
0 = 保持时钟为低电平 （时钟低电平时间延长）。（用于确保数据建立时间。）

bit 3-0 **SSPM<3:0>**：同步串行端口模式选择位
0000 = SPI 主控模式，时钟 = Fosc/4
0001 = SPI 主控模式，时钟 = Fosc/16
0010 = SPI 主控模式，时钟 = Fosc/64
0011 = SPI 主控模式，时钟 = TMR2 输出 /2
0100 = SPI 从动模式，时钟 = SCK 引脚。使能 $\overline{SS}$ 引脚控制。
0101 = SPI 从动模式，时钟 = SCK 引脚。禁止 $\overline{SS}$ 引脚控制。 $\overline{SS}$ 可作为 I/O 引脚使用。
0110 = I^2C 从动模式， 7 位地址
0111 = I^2C 从动模式， 10 位地址
1011 = I^2C 固件控制主控模式 （从动空闲模式）
1110 = I^2C 从动模式， 7 位地址，并允许启动位和停止位中断
1111 = I^2C 从动模式， 10 位地址，并允许启动位和停止位中断

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

图 14-1： SSP 框图 （SPI 模式）



要使能串行端口， SSPEN 位 （SSPCON<5>）必须置 1。要复位或重新配置 SPI 模式：

- 清零 SSPEN 位
- 重新初始化 SSPCON 寄存器
- 将 SSPEN 位置 1

这将把 SDI、SDO、SCK 和 SS 引脚配置为串行端口引脚。要将这些引脚用于串行端口功能，必须正确设置它们的数据方向位 （在 TRISC 寄存器中）。步骤如下：

- 对于 SDI，必须将 TRISC<7> 置 1
- 对于 SDO，必须将 TRISC<4> 清零
- 对于 SCK （主控模式），必须将 TRISC<6> 清零
- 对于 SCK （从动模式），必须将 TRISC<6> 置 1
- 对于 SS，必须将 TRISA<5> 置 1。

注	
	1：当 SPI 处于从动模式且使能了 SS 引脚控制（SSPCON<3:0> = 0100）时，如果 SS 引脚置为 VDD，那么 SPI 模块将复位。
	2：如果使用 SPI 从动模式，且 CKE = 1，则必须使能 SS 引脚控制。
	3：当 SPI 处于从动模式且使能了 SS 引脚控制 （SSPCON<3:0> = 0100）时， SS 引脚的状态会影响从 TRISC<4> 位读回的状态。从 SSP 模块向 PORTC 发送的外设输出使能信号控制从 TRISC<4> 位读回的状态 （如需了解 PORTC 的更多信息，参见**第 19.4 节“直流特性： PIC16F946-I**（工业级）**PIC16F946-E** （扩展级）”）。如果在 SS 引脚处于高电平时，对 TRISC 寄存器执行读－修改－写指令 （如 BSF），将使TRISC<4>位置1，从而禁止SDO输出。

14.2 工作原理

当初始化SPI时，需要通过对相应的控制位（SSPCON<5:0> 和 SSPSTAT<7:6>）编程来指定几个选项。这些控制位用于设置以下选项：

- 主控模式 （SCK 作为时钟输出）
- 从动模式 （SCK 作为时钟输入）
- 时钟极性 （SCK 的空闲状态）
- 输入数据的采样相位 （数据输出时间的中间或末端）
- 时钟边沿 （在 SCK 的上升沿 / 下降沿输出数据）
- 时钟速率 （仅用于主控模式）
- 从动选择模式 （仅用于从动模式）

SSP 模块由一个发送 / 接收移位寄存器 （SSPSR）和一个缓冲寄存器（SSPBUF）组成。SSPSR 对进出器件的数据进行移位，最高有效位 MSb 在前。在新数据接收完毕前，SSPBUF 保存上次写入 SSPSR 的数据。一旦 8 位数据接收完毕，该字节就被移入SSPBUF 寄存器。然后，缓冲器满检测位 BF （SSPSTAT<0>）和中断标志位 SSPIF被置1。这种双重缓冲数据接收方式（SSPBUF），允许在 CPU 读取刚接收的数据之前，就开始接收下一个字节。在数据发送 / 接收期间，任何试图写 SSPBUF 寄存器的操作都会被忽略，并且写冲突检测位 WCOL（SSPCON<7>）会置 1。此时用户必须用软件将 WCOL 位清零，否则无法判别以后对 SSPBUF 的写操作是否成功。

为确保应用软件能有效地接收数据，应该在要发送的下一数据字节写入 SSPBUF 之前，读取 SSPBUF 中现有的数据。缓冲器满标志位 BF （SSPSTAT<0>）指出将接收到的数据装入 SSPBUF （发送完成）的时间。当 SSPBUF 中的数据被读取后，BF 位即被清零。如果 SPI 仅仅作为一个发送器，则不必理会接收的数据。通常，可用 SSP 中断来判断发送和接收完成的时间。必须读取和 / 或写入 SSPBUF。如果不打算使用中断，用软件查询的方法同样可确保不会发生写冲突。例 14-1 举例说明了装载 SSPBUF （SSPSR）进行数据发送的过程。

不能直接读写 SSPSR 寄存器，只能通过寻址 SSPBUF 寄存器来访问。此外， SSP 状态寄存器 （SSPSTAT）指示各种状态条件。

例 14-1： 装载 SSPBUF （SSPSR）寄存器

```
LOOP  BTFSS  SSPSTAT, BF     ;Has data been received(transmit complete)?
      BRA    LOOP            ;No
      MOVF   SSPBUF, W       ;WREG reg = contents of SSPBUF
      MOVWF  RXDATA          ;Save in user RAM, if data is meaningful
      MOVF   TXDATA, W       ;W reg = contents of TXDATA
      MOVWF  SSPBUF          ;New data to xmit
```

14.3 使能 SPI I/O

要使能串行端口，SSP 使能位 SSPEN（SSPCON<5>）必须置 1。要复位或重新配置 SPI 模式，要先将 SSPEN 位清零，重新初始化 SSPCON 寄存器，然后将 SSPEN 位置 1。这将把 SDI、SDO、SCK 和 SS 引脚配置为串行端口引脚。要让上述引脚用于串行端口功能，必须正确设置它们的数据方向位（在 TRIS 寄存器中）。即：

- SDI 由 SPI 模块自动控制
- 对于 SDO，必须将 TRISC<4> 位清零
- 对于 SCK （主控模式），必须将 TRISC<6> 位清零
- 对于 SCK （从动模式），必须将 TRISC<6> 位置 1
- 对于 $\overline{SS}$，必须将 TRISF<5> 位置 1

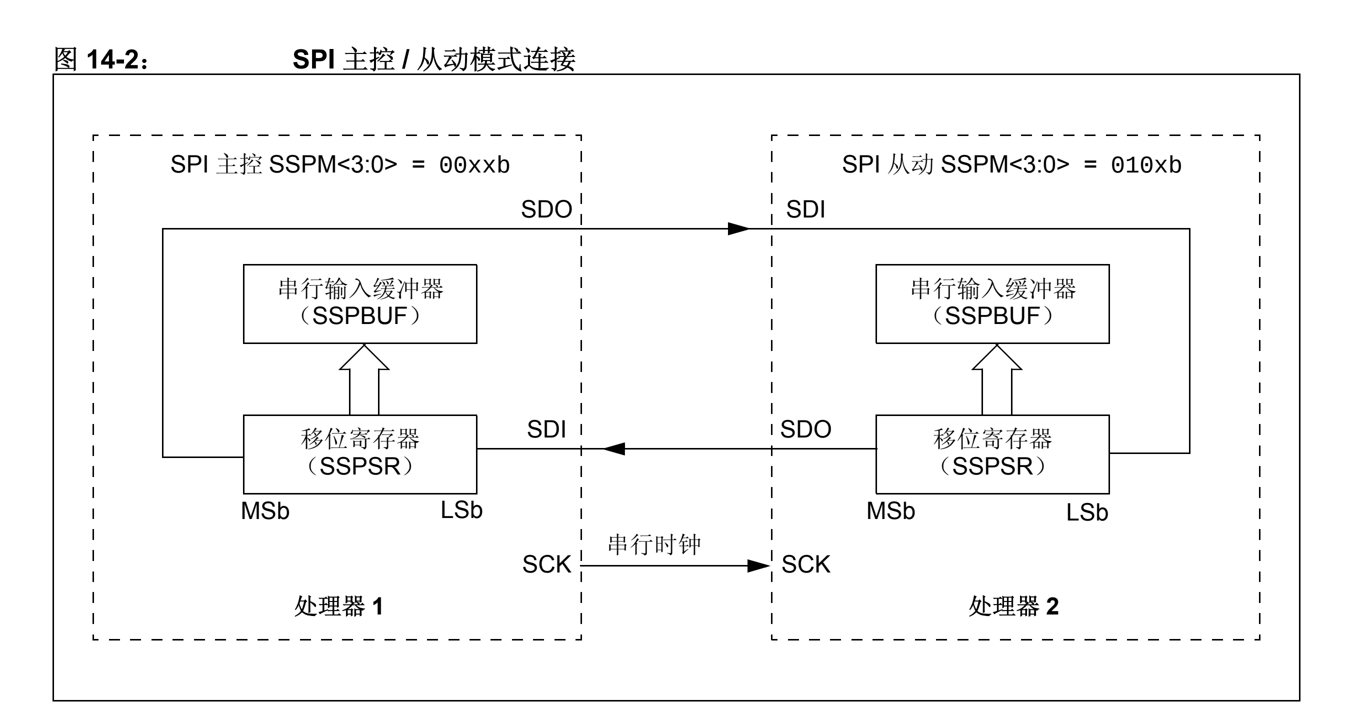
对于不需要的任何串行端口功能，可通过将对应的数据方向（TRIS）寄存器设置为相反值来屏蔽。

14.4 典型连接

图 14-2 给出了两个单片机之间的典型连接。主机（处理器 1）通过发送 SCK 信号来启动数据传输。在两个处理器的移位寄存器之间，数据在编程设定的时钟边沿被传送，并在相反的时钟边沿被锁存。必须将两个处理器的时钟极性（CKP）设置为相同，这样两个处理器就可以同时收发数据。数据是否有效取决于应用软件。这就导致以下三种数据传输情形：

- 主机发送数据——从机发送无效（Dummy）数据
- 主机发送数据——从机发送数据
- 主机发送无效数据——从机发送数据

图 14-2： SPI 主控 / 从动模式连接



 初稿

14.5 主控模式

因为由主机控制 SCK 信号，所以它可以在任意时刻启动数据传输。主机根据软件协议确定从机（图 14-2 中的处理器 2）应在何时广播数据。

在主控模式下，数据一旦写入 SSPBUF 寄存器就开始发送或接收。如果只打算将 SPI 作为接收器，则可以禁止 SDO 输出（将其编程为输入）。SSPSR 寄存器以所编程的时钟速率，对 SDI 引脚上的信号进行连续移位输入。每收到一个字节，就将其装入 SSPBUF 寄存器，就像接收到普通字节一样（中断和状态位相应置 1）。这在以 “线路操作监控”（Line Activity Monitor）方式工作的接收器应用中很有用。

可通过对 CKP 位（SSPCON<4>）进行适当的编程来选择时钟极性。

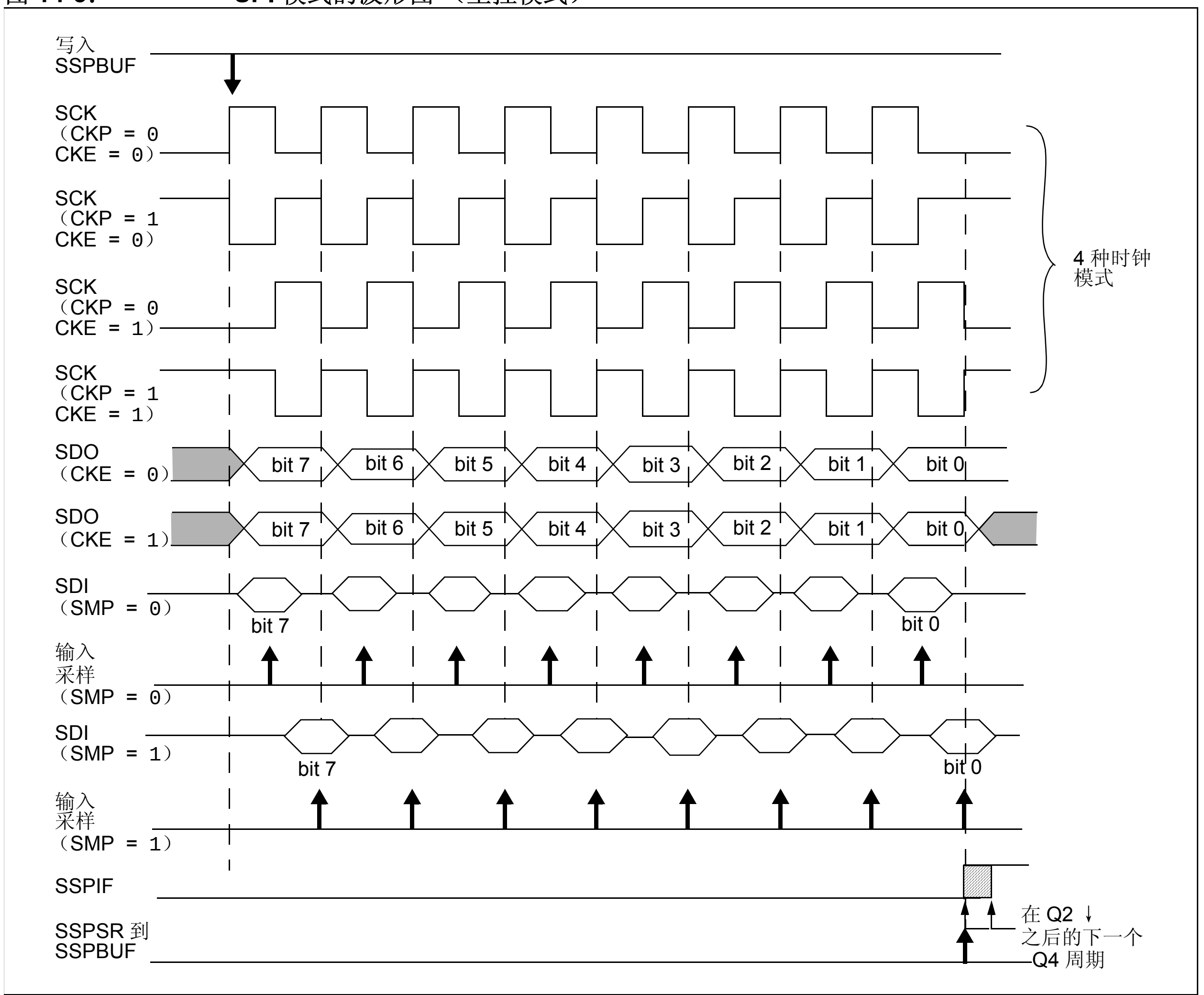
图 14-3、图 14-5 和图 14-6 给出了 SPI 通信的时序图，其中首先发送的是最高有效字节 MSB。在主控模式下，SPI 时钟速率（比特率）可由用户编程为下面几种方式之一：

- FOSC/4（或 TCY）
- FOSC/16（或 4TCY）
- FOSC/64（或 16TCY）
- Timer2 输出的 2 分频

这样可使数据传输速率最高达到 10 Mbps（时钟频率为 40 MHz 时）。

图 14-3 给出了主控模式的波形图。当 CKE 位置 1 时，SDO 数据在 SCK 出现时钟边沿前一直有效。图中所示的输入采样的变化由 SMP 状态位反映。图中给出了将接收到的数据装入 SSPBUF 的时间。

图 14-3： SPI 模式的波形图（主控模式）



14.6 从动模式

在从动模式下，当 SCK 引脚上出现外部时钟脉冲时发送和接收数据。当最后一位数据被锁存后，中断标志位 SSPIF 置 1。

在从动模式下，外部时钟由 SCK 引脚上的外部时钟源提供。外部时钟必须满足电气规范中规定的高电平和低电平的最短时间要求。

在休眠状态下，从机仍可发送 / 接收数据。当接收到一个字节时，器件从休眠状态唤醒。

14.7 从动选择同步

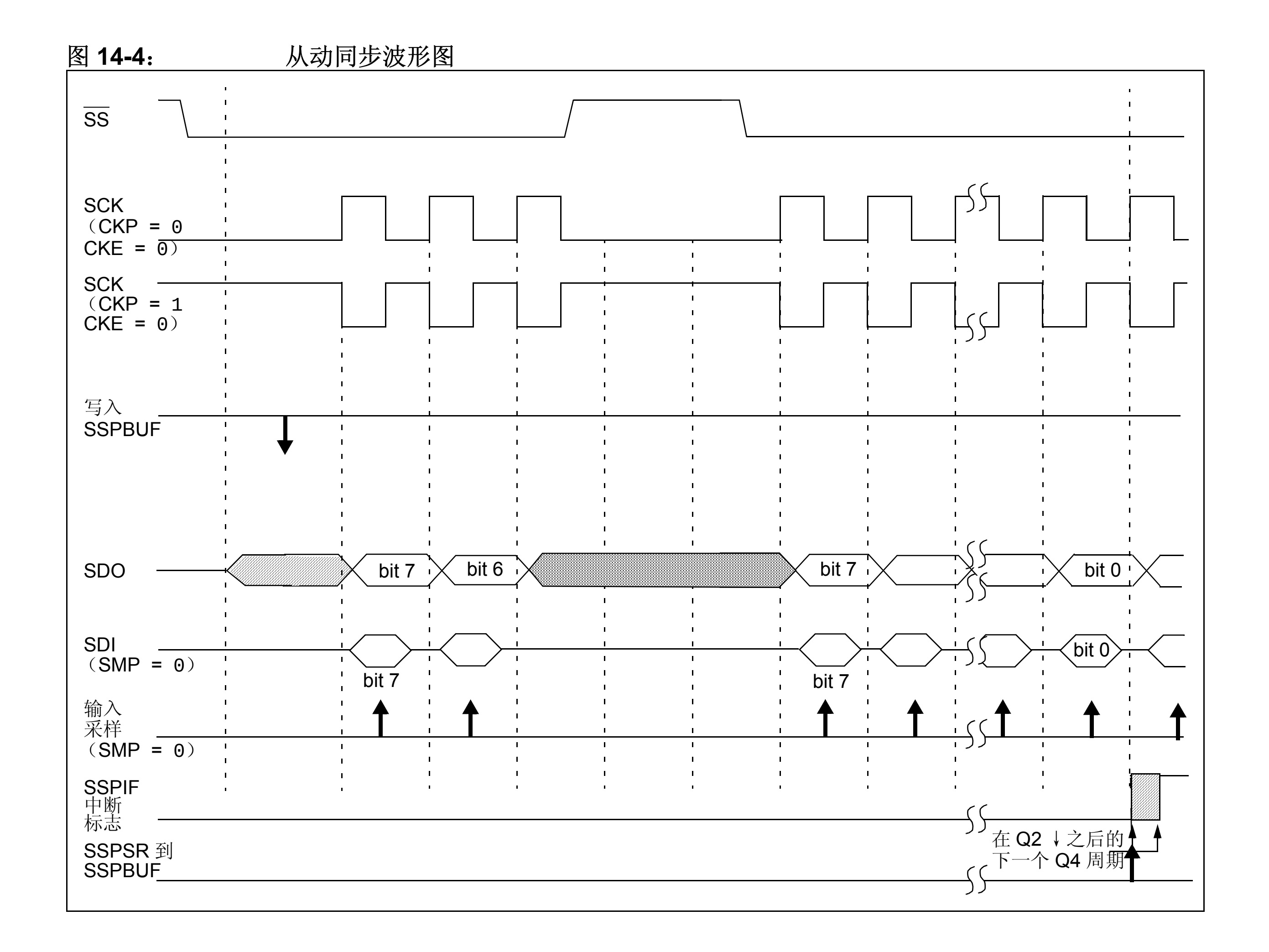
SS 引脚允许器件工作于同步从动模式。SPI 必须处于从动模式，并使能 SS 引脚控制（SSPCON<3:0> = 04h）。要将 SS 引脚用作输入，则不能将此引脚驱动为低电平。数据锁存器必须为高电平。当 SS 引脚为低电平时，使能数据的发送和接收，同时驱动 SDO 引脚。当 SS 引脚变为高电平时，即使是在字节的发送过程中，SDO 引脚也不再被驱动，而是变成悬空输出状态。根据应用的需要，可在 SDO 引脚上外接上拉 / 下拉电阻。

> **注 1：** 当 SPI 处于从动模式且 SS 引脚控制使能（SSPCON<3:0> = 0100）时，如果 SS 引脚置为 VDD 电平将使 SPI 模块复位。
>
> **2：** 如果 SPI 工作在从动模式下并且 CKE 置 1，则必须使能 SS 引脚控制。

当 SPI 模块复位时，位计数器被强制为 0。这可以通过强制将 SS 引脚拉为高电平或将 SSPEN 位清零实现。

将 SDO 引脚和 SDI 引脚相连，可以仿真双线制通信。当 SPI 需要作为接收器工作时， SDO 引脚可以被配置为输入端。这样就禁止了从 SDO 发送数据。因为 SDI 不会引起总线冲突，因而总是可以任其置于输入（SDI 功能）。

图 14-4： 从动同步波形图



 初稿

图 14-5: SPI 模式波形图 （从动模式且 CKE = 0）

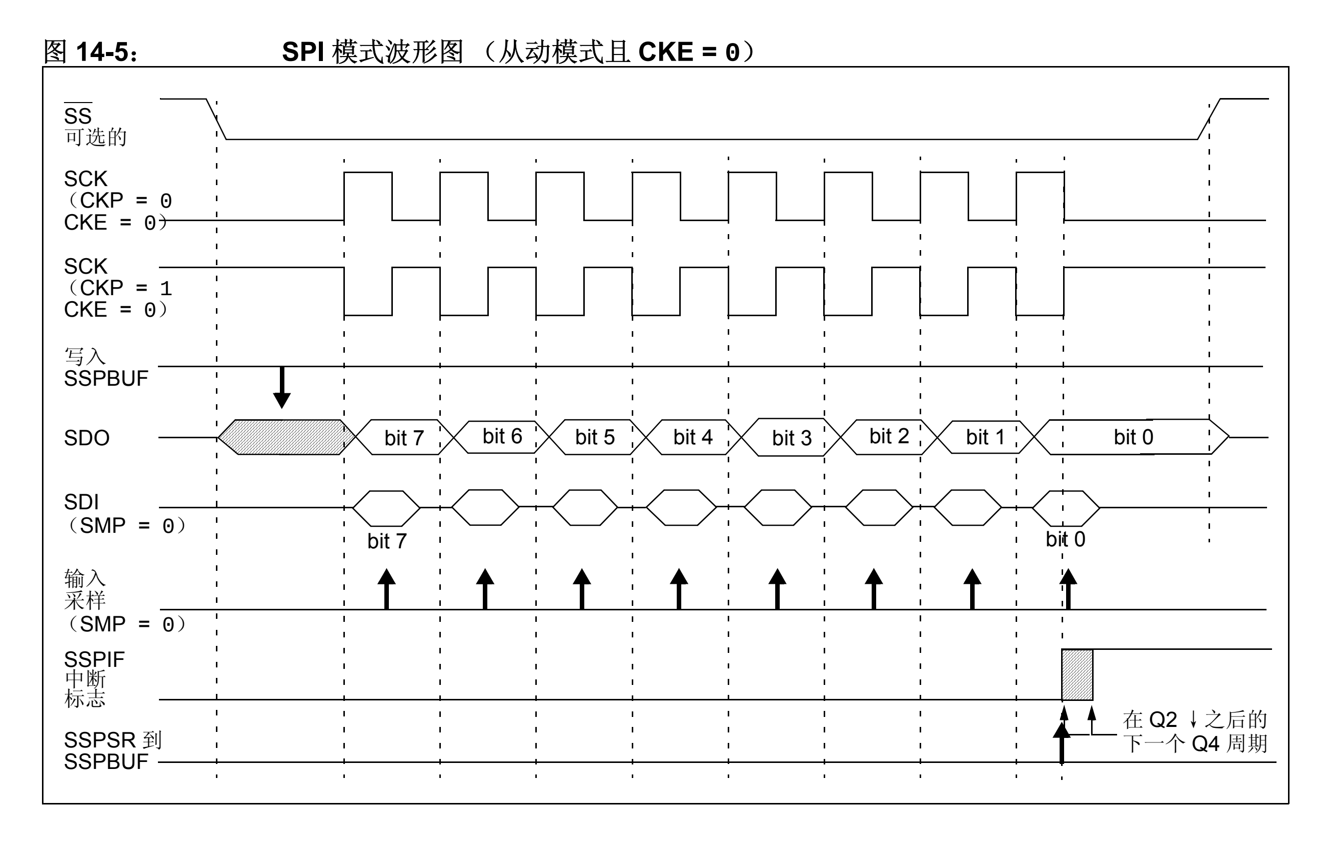
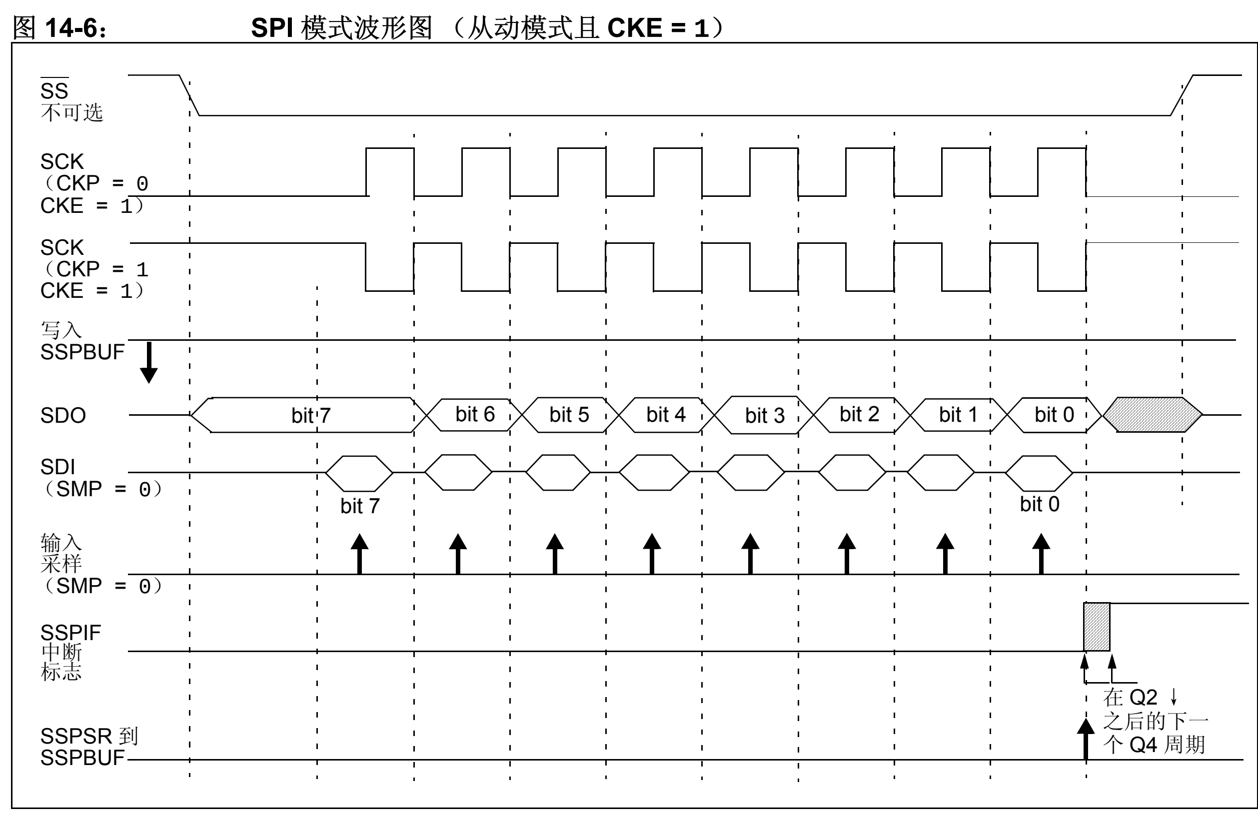


图 14-6: SPI 模式波形图 （从动模式且 CKE = 1）



14.8 休眠模式下的工作

在主控模式下，进入休眠模式后所有模块的时钟都停振，发送 / 接收也将保持原先的状态直至器件被唤醒。在器件恢复正常工作模式后，模块将继续发送 / 接收数据。

在从动模式下， SPI 发送 / 接收移位寄存器与器件异步工作。这可以使器件在休眠状态时，仍可使数据被移入 SPI 发送 / 接收移位寄存器。当接收完 8 位数据后，SSP 中断标志位将置 1，如果此时该中断是允许的，还将唤醒器件。

14.9 复位的影响

复位会禁止 SSP 模块并终止当前的数据传输。

14.10 总线模式兼容性

表 14-1 中所示是标准 SPI 模式与 CKP 和 CKE 控制位状态的对应关系。

表 14-1： SPI 总线模式

标准 SPI 模式术语	控制位状态	
	CKP	CKE
0, 0	0	1
0, 1	0	0
1, 0	1	1
1, 1	1	0

表 14-2： 与 SPI 操作相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh,8Bh. 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
13h	SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	uuuu uuuu
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
87h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
94h	SSPSTAT	SMP	CKE	D/$\overline{A}$	P	S	R/$\overline{W}$	UA	BF	0000 0000	0000 0000

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 SPI 模式下的 SSP 不使用阴影单元。

 初稿

14.11 SSP I²C 工作原理

I²C 模式下的 SSP 模块能完全实现所有从动功能（除广播呼叫支持外），并由硬件提供启动位和停止位中断，以便于固件实现主控功能。SSP 模块实现标准模式规范以及 7 位和 10 位寻址。

有两个引脚用于数据传输：RC6/TX/CK/SCK/SCL/SEG9 引脚作为时钟线（SCL），而 RC7/RX/DT/SDI/SDA/SEG8 引脚作为数据线（SDA）。

通过将 SSP 使能位 SSPEN（SSPCON<5>）置 1 以使能 SSP 模块的功能。

图 14-7： SSP 原理图（I²C™ 模式）

SSP 模块有 5 个寄存器用于 I²C 操作，它们是：

- SSP 控制寄存器（SSPCON）
- SSP 状态寄存器（SSPSTAT）
- 串行接收 / 发送缓冲器（SSPBUF）
- SSP 移位寄存器（SSPSR）——不可直接访问
- SSP 地址寄存器（SSPADD）

SSPCON 寄存器用于控制 I²C 的工作。可通过设置四个模式选择位（SSPCON<3:0>）选择以下 I²C 模式之一：

- I²C 从动模式（7 位地址）
- I²C 从动模式（10 位地址）
- I²C 从动模式（7 位地址），允许启动位和停止位中断以支持固件主控模式
- I²C 从动模式（10 位地址），允许启动位和停止位中断以支持固件主控模式
- 允许 I²C 启动位和停止位中断以支持固件主控模式；从动模式空闲

SSPEN 置 1 时选择任何 I²C 模式都会强制 SCL 和 SDA 引脚为漏极开路（前提是通过将相应的 TRISC 位置 1，将这些引脚编程为输入引脚）。必须在 SCL 和 SDA 引脚上外接上拉电阻，才能使 I²C 模块正常工作。

有关 SSP I²C 操作的更多信息，可参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

14.12 从动模式

在从动模式下，SCL 引脚和 SDA 引脚必须被配置为输入（TRISC<7:6> 置 1）。必要时 SSP 模块将用输出数据改写输入状态（从发送器）。

当地址匹配或在地址匹配后传输数据被接收时，硬件会自动产生一个应答（$\overline{ACK}$）脉冲，并把当时 SSPSR 寄存器中接收到的值装入 SSPBUF 寄存器。

某些条件会使 SSP 模块不发出此 $\overline{ACK}$ 脉冲。这些条件包括（之一或全部）：

a) 在接收到数据前，缓冲器满标志位 BF（SSPSTAT<0>）置 1。
b) 在接收到数据前，溢出标志位 SSPOV（SSPCON<6>）置 1。

在这种情况下，SSPSR 寄存器的值不会载入 SSPBUF，但是 SSPIF 位（PIR1<3>）会置 1。表 14-3 显示了当已知 BF 位和 SSPOV 位的状态时，接收到数据发送字节时产生的结果。阴影单元显示了当用户软件没有正确将溢出状态清零时的情况。当 SSPOV 位通过软件清零时，通过读 SSPBUF 寄存器可以将标志位 BF 清零。

为确保正常工作，SCL 时钟输入必须满足最小高电平和最小低电平时间要求。要了解 I²C 规范的高低电平时间和对 SSP 模块的具体要求，请参见**第 19.0 节“电气规范”**。

14.12.1 寻址

一旦 SSP 模块被使能，它就会等待启动条件发生。启动条件发生后， 8 位数据被移入 SSPSR 寄存器。在时钟（SCL）线的上升沿采样所有的输入位。在第 8 个时钟（SCL）脉冲的下降沿，寄存器 SSPSR<7:1> 的值会和 SSPADD 地址寄存器的值比较。如果地址匹配，并且 BF 和 SSPOV 都被清零，会发生下列事件：

a) SSPSR 寄存器的值被装入 SSPBUF 寄存器。
b) 缓冲器满标志位 BF 被置 1。
c) 产生 $\overline{\text{ACK}}$ 脉冲。
d) 在第 9 个 SCL 脉冲的下降沿， SSP 中断标志位 SSPIF （PIR1<3>）被置 1（如果允许中断，则产生中断）。

在 10 位地址模式下，从机需要收到两个地址字节（图 14-8）。第一个地址字节的高 5 位将指定这是否是一个 10 位地址。 R/$\overline{\text{W}}$ 位 （SSPSTAT<2>）必须指定写操作，这样从机才能接收到第二个地址字节。对于 10 位地址，第一个字节等于“`1111 0 A9 A8 0`”，其中 A9 和 A8 是该地址的两个最高有效位。

10 位地址的工作步骤如下，其中，步骤 7-9 是针对从动发送器而言的：

1. 接收地址的第一个 （高）字节 （SSPIF 位、BF 位和 UA 位 （SSPSTAT<1>）置 1）。
2. 用地址的第二个 （低）字节更新 SSPADD 寄存器 （UA 位清零并释放 SCL 线）。
3. 读 SSPBUF 寄存器 （BF 位清零）并将标志位 SSPIF 清零。
4. 接收地址的第二个 （低）字节 （SSPIF 位、BF 位和 UA 位置 1）。
5. 用地址的第一个 （高）字节更新 SSPADD 寄存器；如果匹配，则释放SCL线，这将清零UA位。
6. 读 SSPBUF 寄存器 （BF 位清零）并将标志位 SSPIF 清零。
7. 接收重复启动条件。
8. 接收地址的第一个 （高）字节 （SSPIF 位和 BF 位置 1）。
9. 读 SSPBUF 寄存器 （BF 位清零）并将标志位 SSPIF 清零。

表 14-3：接收到传输数据后的动作

接收到传输数据时的状态位		SSPSR → SSPBUF	产生 $\overline{\text{ACK}}$ 脉冲	SSPIF 位置 1（如果允许 SSP 中断，还将产生 SSP 中断）
BF	SSPOV			
0	0	有	有	有
1	0	无	无	有
1	1	无	无	有
0	1	无	无	有

注： 阴影单元显示了用户软件没有正确将溢出状态清零的情况。

14.12.2 接收

当地址字节的 R/$\overline{W}$ 位清零并发生地址匹配时，SSPSTAT 寄存器中的 R/$\overline{W}$ 位清零。接收到的地址被装入 SSPBUF 寄存器。

当发生地址字节溢出时，则不会产生应答脉冲（$\overline{ACK}$）。溢出条件是指 BF 位（SSPSTAT<0>）置 1，或者 SSPOV 位（SSPCON<6>）置 1。这是一个由于用户固件导致的错误状态。

每个数据传输字节都会产生 SSP 中断。标志位 SSPIF（PIR1<3>）必须用软件清零。通过 SSPSTAT 寄存器可以确定该字节的状态。

图 14-8： I²C™ 接收时序 （7 位地址）

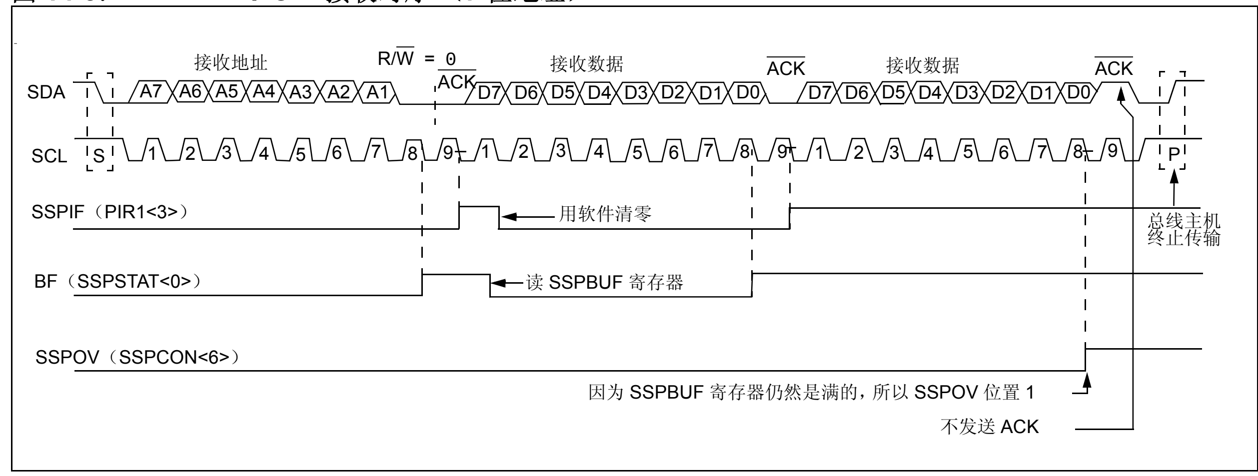
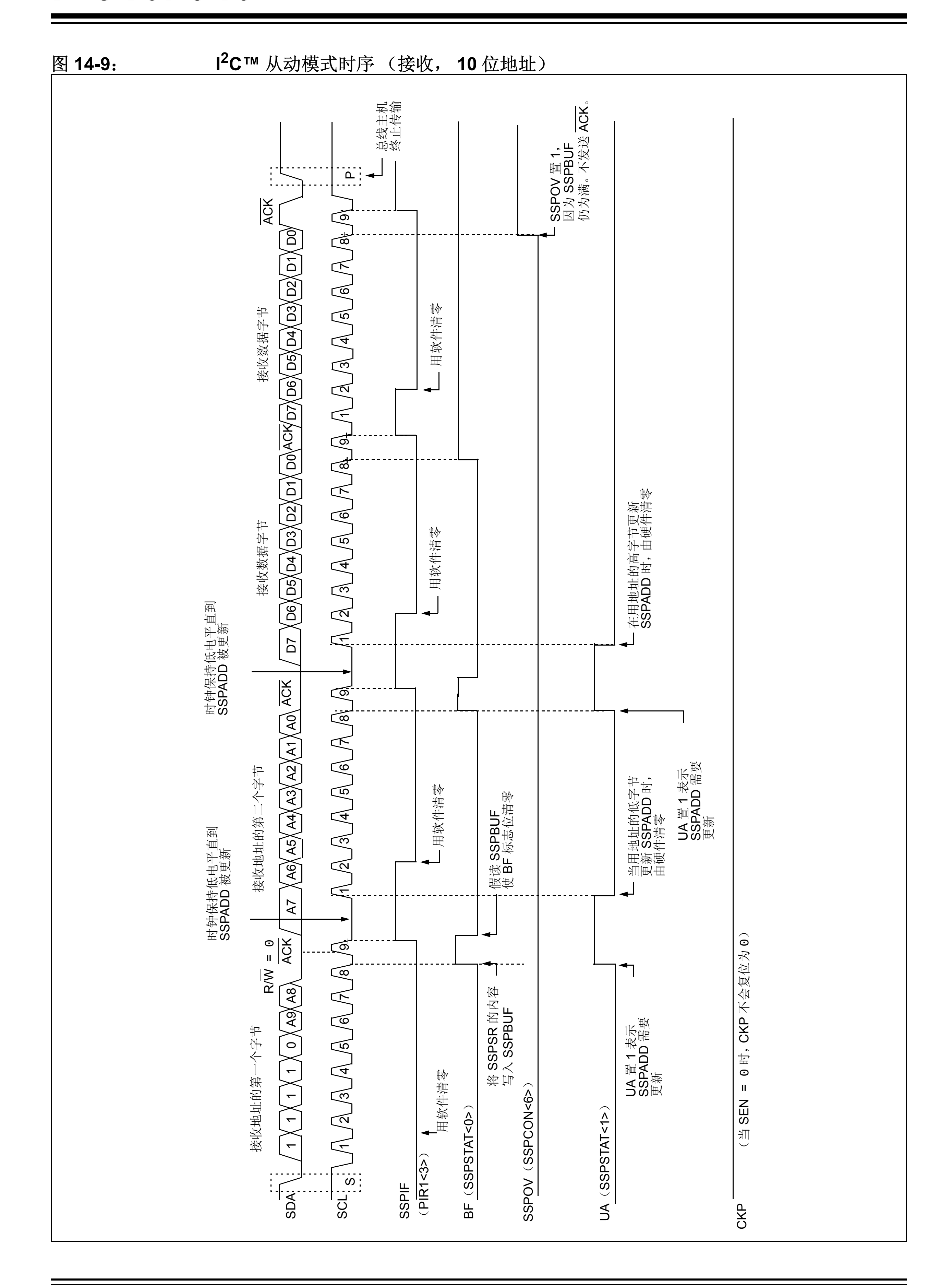


图 14-9： I^2C™ 从动模式时序 （接收， 10 位地址）



 初稿

14.12.3 发送

当输入地址字节的 R/$\overline{W}$ 位置 1 并发生地址匹配时，SSPSTAT 寄存器的 R/$\overline{W}$ 位被置 1。接收到的地址被装入 SSPBUF 寄存器。$\overline{ACK}$ 脉冲在第 9 位上发送，RC6/TX/CK/SCK/SCL/SEG9 引脚保持低电平。发送数据必须被装入 SSPBUF 寄存器，同时也装入 SSPSR 寄存器。然后，应该通过将 CKP 位（SSPCON<4>）置 1 来使能 RC6/TX/CK/SCK/SCL/SEG9 引脚。主机必须在发出另一个时钟脉冲前监视 SCL 引脚。从机可以通过延长时钟低电平时间不与主机同步。8 个数据位在 SCL 输入的下降沿被移出。这可以确保在 SCL 为高电平期间 SDA 信号是有效的（图 14-10）。

每个数据传输字节都会产生 SSP 中断。标志位 SSPIF 必须用软件清零，SSPSTAT 寄存器用于确定字节的状态。标志位 SSPIF 在第 9 个时钟脉冲的下降沿被置 1。

对于从发送器，来自主接收器的 $\overline{ACK}$ 脉冲将在第 9 个 SCL 输入脉冲的上升沿被锁存。若 SDA 线为高电平（无 $\overline{ACK}$ 应答信号），则表示数据传输已完成。在这种情况下，如果从机锁存了 ACK，将复位从动逻辑（复位 SSPSTAT 寄存器），同时从机监视下一个起始位的出现。如果 SDA 线为低电平（$\overline{ACK}$），则必须将下一个要发送的数据装入 SSPBUF 寄存器。然后，通过将 CKP 位（SSPCON4）置 1 使能 RC6/TX/CK/SCK/SCL/SEG9 引脚。



图 14-10： I²C™ 发送时序（7 位地址）

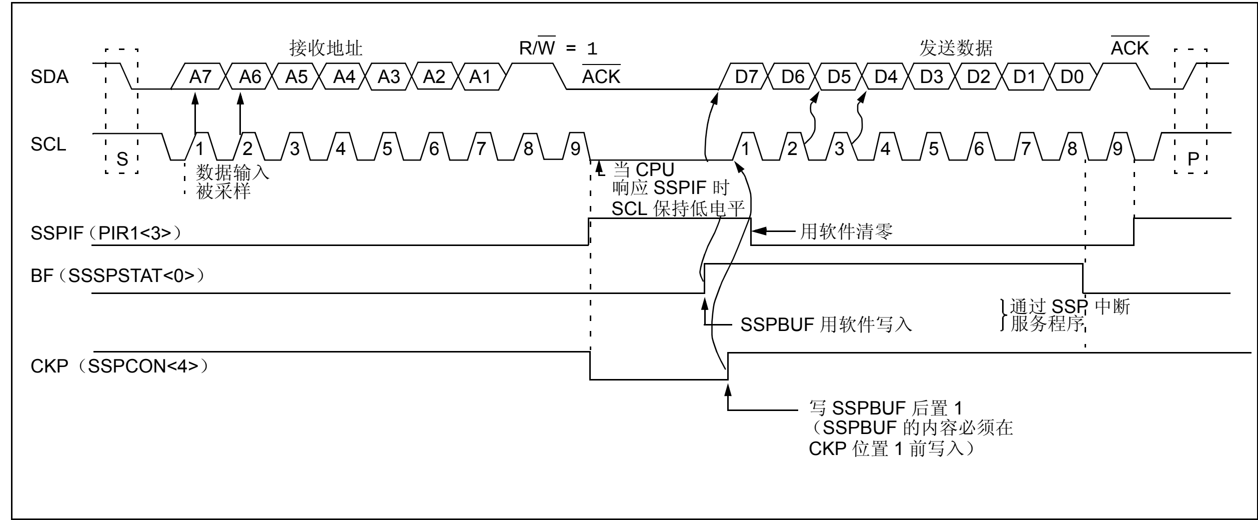
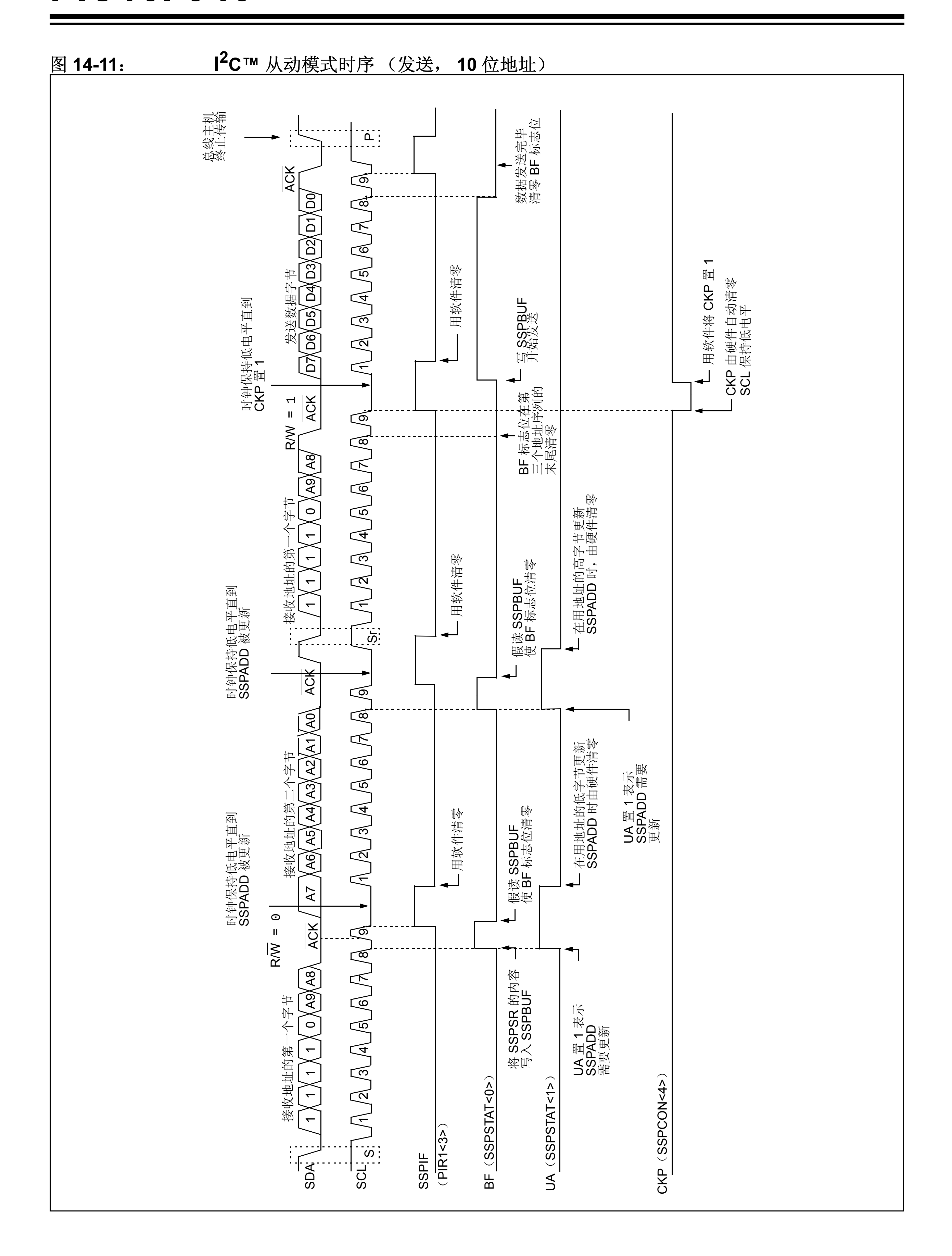


图 14-11：　I²C™ 从动模式时序 （发送， 10 位地址）



14.13 主控模式

主控模式通过固件在检测到启动条件和停止条件时产生中断来工作。停止（P）位和启动（S）位在复位时或禁止 SSP 模块时清零。停止（P）位和启动（S）位会根据启动和停止条件翻转。当 P 位置 1 时，可以获得 I^{2}C 总线的控制权；否则，P 位和 S 位都清零，总线处于空闲状态。

在主控模式下，SCL 和 SDA 线通过清零相应的 TRISC<6:7> 位来控制。输出电平始终为低电平，而与 PORTC<6:7> 的值无关。因此当发送数据时，必须用数据位 1 将 TRISC<7> 位置 1（输入），并且用数据位 0 将 TRISC<7> 位清零（输出）。对于 SCL 线，也可使用 TRISC<6> 位采用同样的方法进行控制。SCL 和 SDA 引脚上必须外接上拉电阻，才能使 I^{2}C 模块正常工作。

下列事件会使 SSP 中断标志位 SSPIF 置 1（如果允许 SSP 中断，则产生中断）：

- 启动条件
- 停止条件
- 发送 / 接收到数据传输字节

可用从动模式空闲（SSPM<3:0> = 1011）或从动模式活动完成主控模式操作。当同时使能主控模式和从动模式时，需要使用软件区分中断源。

14.14 多主机模式

在多主机模式下，在检测到启动条件和停止条件时产生的中断可用于判断总线是否空闲。停止（P）位和启动（S）位在复位时或禁止 SSP 模块时被清零。停止（P）位和启动（S）位会根据启动和停止条件翻转。当 P 位（SSPSTAT<4>）置 1 时，可以获得 I^{2}C 总线的控制权；否则，P 位和 S 位都清零，总线处于空闲状态。当总线处于忙状态且允许 SSP 中断时，一旦发生停止条件便产生中断。

在多主机操作中，必须监视 SDA 线以确定信号电平是否为所需的输出电平。此检查仅需在输出为高电平时进行。如果期望输出高电平，但检测到的是低电平，器件就需要释放 SDA 和 SCL 线（TRISC<6:7> 位置 1）。此仲裁在以下两个阶段可能会失败：

- 地址传输
- 数据传输

当使能从动逻辑电路时，从机将继续接收数据。如果在地址传输阶段仲裁失败，可能表示与器件的通信正在进行中。如果寻址到器件，则将会产生一个 ACK 脉冲。如果在数据传输阶段仲裁失败，则器件需要在以后重新传输数据。

14.14.1 时钟同步与 CKP 位

当 CKP 位被清零时，SCL 输出被强制为 0。然而，将 CKP 位置 1 不会将 SCL 输出拉为低电平，除非已经采样到 SCL 输出为低电平。因此，CKP 位不会将 SCL 线拉为低电平，直到外部 I^{2}C 主机将 SCL 线拉低为止。SCL 输出将保持低电平，直到 CKP 位置 1 且 I^{2}C 总线上的所有其他器件将 SCL 电平拉高为止。这可以确保对 CKP 位的写操作不会违反 SCL 的最小高电平时间要求（见图 14-12）。

图 14-12：　　时钟同步时序

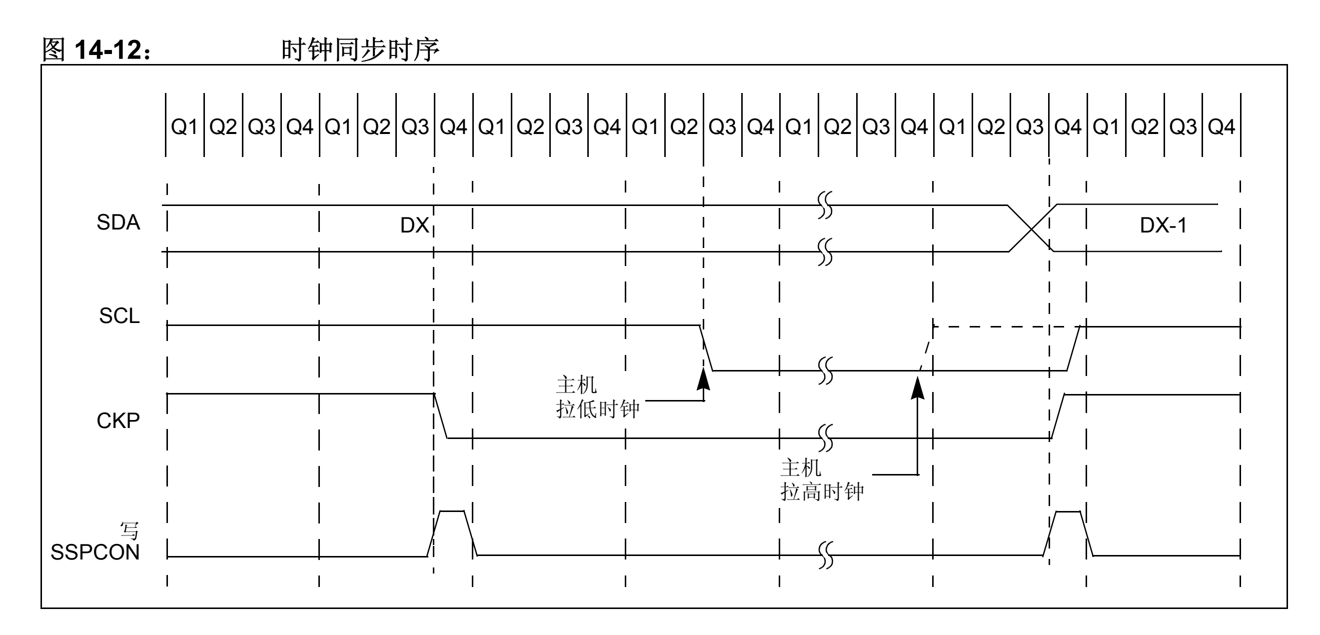


表 14-4：　　与 I²C™ 操作相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh, 8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
13h	SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	uuuu uuuu
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
87h	TRISC	PORTC 数据方向寄存器								1111 1111	1111 1111
93h	SSPADD	同步串行端口 （I²C™ 模式）地址寄存器								0000 0000	0000 0000
94h	SSPSTAT	SMP(1)	CKE(1)	D/$\overline{A}$	P	S	R/$\overline{W}$	UA	BF	0000 0000	0000 0000

图注：　x = 未知， u = 不变， - = 未用单元 （读为 0）。 I²C 模式下的 SSP 模块不使用阴影单元。
注　1：在 I²C 模式下保持这些位清零。

15.0 捕捉 / 比较 /PWM 模块

每个捕捉 / 比较 /PWM （CCP）模块都包含一个 16 位寄存器，它可被用作：

- 16 位捕捉寄存器
- 16 位比较寄存器
- PWM 主 / 从占空比寄存器

除了 CCP2 模块可以作为特殊事件触发器运行之外，CCP1 模块和 CCP2 模块在操作上基本相同。表 15-1 和表 15-2 说明了 CCP 模块的资源和相互关系。在后面的章节中，以 CCP1 模块为例说明 CCP 模块的操作。除了特别注明之外， CCP2 的操作与 CCP1 基本相同。

CCP1 模块：

捕捉 / 比较 /PWM 寄存器 1（CCPR1）由两个 8 位寄存器组成：CCPR1L （低字节）和 CCPR1H （高字节）。CCP1CON 寄存器控制 CCP1 的操作。比较匹配将产生特殊事件触发信号，并复位 Timer1。

CCP2 模块：

捕捉 / 比较 /PWM 寄存器 2（CCPR2）由两个 8 位寄存器组成：CCPR2L （低字节）和 CCPR2H （高字节）。CCP2CON 寄存器控制 CCP2 的操作。比较匹配将产生特殊事件触发信号，并复位 Timer1 和启动 A/D 转换（如果使能了 A/D 模块）。

可以在 《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）和应用笔记 AN594，“*Using the CCP Modules*”（DS00594）中找到有关 CCP 模块的更多信息。

表 15-1： CCP 模块——需要的定时器资源

CCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

表 15-2： 两个 CCP 模块的相互关系

CCPx 模式	CCPy 模式	相互关系
捕捉	捕捉	使用相同的 TMR1 时基
捕捉	比较	应配置为比较模式以产生特殊事件触发信号，此时 TMR1 清零。
比较	比较	应配置为比较模式以产生特殊事件触发信号，此时 TMR1 清零。
PWM	PWM	所有的 PWM 将具有相同的频率和更新速率 （TMR2 中断）
PWM	捕捉	无
PWM	比较	无

寄存器 15-1： CCP1CON——CCP2CON(1) 寄存器 （地址：17h/1Dh）

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0
bit 7							bit 0

bit 7-6 未用：读为 0

bit 5-4 **CCPxX:CCPxY**：PWM 最低有效位

捕捉模式：
未使用

比较模式：
未使用

PWM 模式：
这些位是 PWM 占空比的低 2 位。高 8 位在 CCPRxL 中。

bit 3-0 **CCPxM<3:0>**：CCPx 模式选择位

0000 = 禁止捕捉 / 比较 /PWM （复位 CCPx 模块）
0100 = 捕捉模式，在每个下降沿发生
0101 = 捕捉模式，在每个上升沿发生
0110 = 捕捉模式，每 4 个上升沿发生一次
0111 = 捕捉模式，每 16 个上升沿发生一次
1000 = 比较模式，匹配时将输出置为高电平 （CCPxIF 位置 1）
1001 = 比较模式，匹配时将输出置为低电平 （CCPxIF 位置 1）
1010 = 比较模式，匹配时产生软件中断 （CCPxIF 位置 1，而 CCPx 引脚不受影响）
1011 = 比较模式，触发特殊事件（CCPxIF 位置 1，CCPx 引脚不受影响）； CCP1 复位 TMR1 ；
CCP2 复位 TMR1 并启动 A/D 转换 （如果使能了 A/D 模块）
11xx = PWM 模式

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

 初稿

15.1 捕捉模式

在捕捉模式下，当在引脚 RC5/T1CKI/CCP1/SEG10 上发生事件时 CCPR1H:CCPR1L 将捕捉 TMR1 寄存器的 16 位值。事件定义如下：

- 每出现一个下降沿
- 每出现一个上升沿
- 每出现 4 个上升沿
- 每出现 16 个上升沿

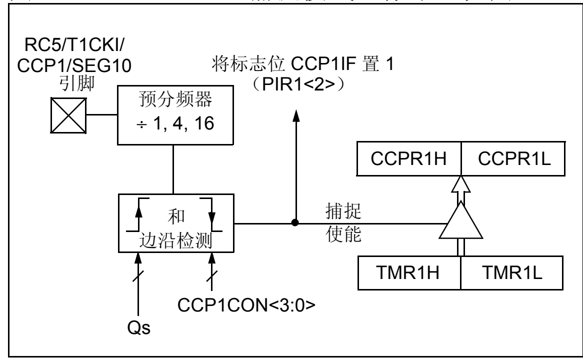
事件类型由控制位 CCP1M<3:0>（CCPxCON<3:0>）配置。当捕捉发生时，中断请求标志位 CCP1IF（PIR1<2>）置 1。必须用软件将中断标志位清零。如果在寄存器 CCPR1 中的值被读取之前发生了另一个捕捉，那么之前捕捉的值将会被新值覆盖。

15.1.1 CCP 引脚配置

在捕捉模式下，应该通过将 TRISC<5> 位置 1 把 RC5/T1CKI/CCP1/SEG10 引脚配置为输入引脚。

注：	如果将 RC5/T1CKI/CCP1/SEG10 引脚配置为输出引脚，对该端口的写操作可能引发一个捕捉事件。

图 15-1： 捕捉模式工作原理框图



15.1.2 TIMER1 模式选择

欲使 CCP 模块使用捕捉功能，Timer1 必须工作在定时器或同步计数器模式下。在异步计数器模式下，可能无法进行捕捉操作。

15.1.3 软件中断

当捕捉模式改变时，可能会产生误捕捉中断。用户应该保持 CCP1IE（PIE1<2>）位为零以避免产生误中断，而且应该在工作模式发生任何此类改变之后清零标志位 CCP1IF。

15.1.4 CCP 预分频器

有四种预分频器设置，由 CCP1M<3:0> 位指定。每当 CCP 模块被关闭或者没有处于捕捉模式时，预分频器计数器就会被清零。任何复位都会清零预分频器计数器。

从一个捕捉预分频比切换到另一个捕捉预分频比可能会产生中断。而且，预分频器计数器将不会被清零，因此，第一次捕捉可能来自一个非零的预分频器。例 15-1 给出了切换捕捉预分频比的建议方法。此示例也使预分频器计数器清零且不会产生 “误” 中断。

例 15-1： 切换捕捉预分频比

```
CLRF    CCP1CON       ; Turn CCP module off
MOVLW   NEW_CAPT_PS   ; Load the W reg with
                      ; the new prescaler
                      ; move value and CCP ON
MOVWF   CCP1CON       ; Load CCP1CON with this
                      ; value
```

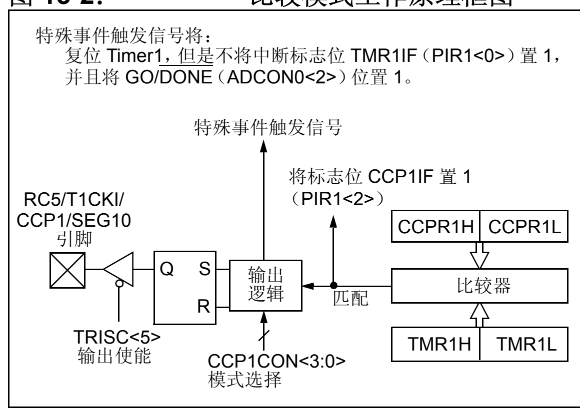
15.2 比较模式

在比较模式下，16 位 CCPR1 寄存器值不断与 TMR1 寄存器对的值进行比较。当发生匹配时，RC5/T1CKI/CCP1/SEG10 引脚将：

- 被驱动为高电平
- 被驱动为低电平
- 保持不变

引脚的动作由控制位CCP1M<3:0>（CCP1CON<3:0>）的值决定。同时，中断标志位 CCP1IF 置 1。

图 15-2： 比较模式工作原理框图



15.2.1 CCP 引脚配置

用户必须通过清零 TRISC<5> 位将 RC5/T1CKI/CCP1/SEG10 引脚配置为输出引脚。

> **注：** 清零 CCP1CON 寄存器将强制 RC5/T1CKI/CCP1/SEG10 比较输出锁存器为默认的低电平状态。这不是 PORTC I/O 数据锁存器。

15.2.2 TIMER1 模式选择

当 CCP 模块正在使用比较功能时，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行比较操作。

15.2.3 软件中断模式

当选择了产生软件中断的模式时，RC5/T1CKI/CCP1/SEG10 引脚上的电平不受影响。CCPIF 位被置 1，并产生 CCP 中断（如果允许中断）。

15.2.4 特殊事件触发信号

在这一模式下，将产生一个内部硬件触发信号，可用来触发一个动作。

CCP1 的特殊事件触发信号输出会复位一对 TMR1 寄存器。这使 CCPR1 寄存器实际上成为 Timer1 的 16 位可编程周期寄存器。

CCP2 的特殊事件触发信号输出会复位一对 TMR1 寄存器并启动 A/D 转换 （如果 A/D 模块使能）。

> **注：** CCP1 和 CCP2 模块的特殊事件触发信号不会将中断标志位 TMR1IF（PIR1<0>）置 1。

15.3 PWM 模式 （PWM）

在脉宽调制模式下，CCPx 引脚会产生高达 10 位分辨率的 PWM 输出。由于 RC5/T1CKI/CCP1/SEG10 引脚与 PORTC 数据锁存器复用，必须清零 TRISC<5> 位以便使 RC5/T1CKI/CCP1/SEG10 引脚成为输出引脚。

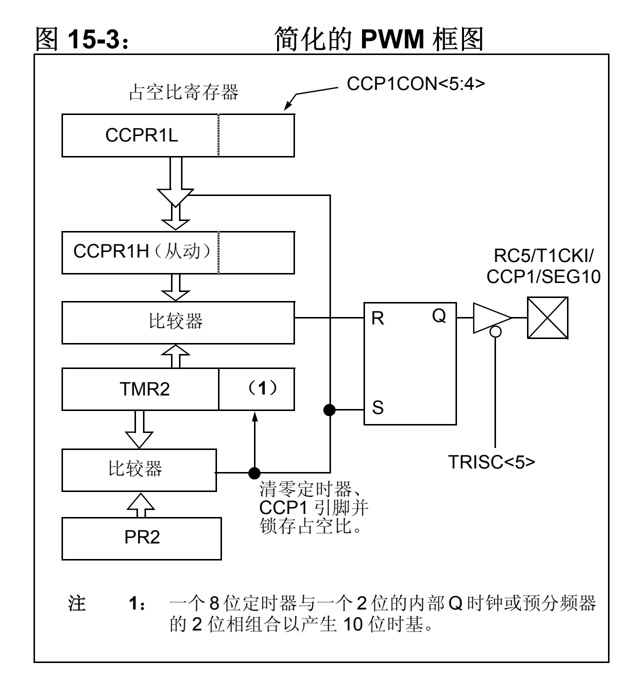
> **注：** 清零CCP1CON寄存器将强制CCP1 PWM 输出锁存器为默认的低电平状态。这不是 PORTC I/O 数据锁存器。

图 15-3 给出了 PWM 模式下 CCP 模块的简化框图。

欲知设置 CCP 模块进行 PWM 操作的详细步骤，请参见第 **15.3.3** 节 “**设置 PWM** 工作模式”。

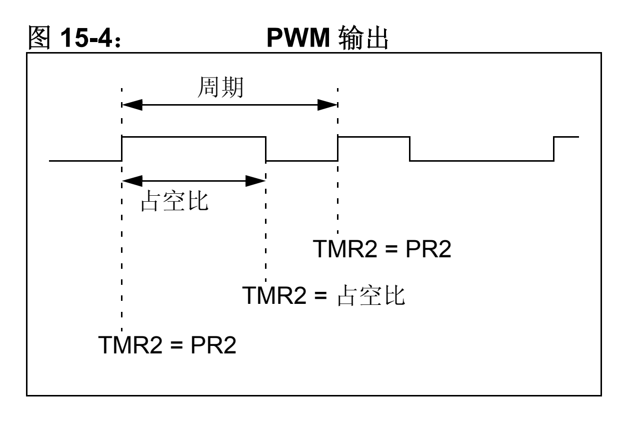
 初稿

图 15-3： 简化的 PWM 框图



一个 PWM 输出（图 15-4）包含一个时基（周期）和一段输出保持为高电平的时间（占空比）。PWM 的频率是周期的倒数（1/ 周期）。

图 15-4： PWM 输出



15.3.1 PWM 周期

可通过写 PR2 寄存器来指定 PWM 周期。可以用以下公式计算 PWM 周期：

$$\text{PWM 周期} = [(PR2) + 1] \cdot 4 \cdot T_{OSC} \cdot (\text{TMR2 预分频值})$$

PWM 频率定义为 1/[PWM 周期]。

当 TMR2 等于 PR2 时，在下一个递增计数周期中将发生以下三个事件：

- TMR2 被清零
- RC5/T1CKI/CCP1/SEG10 引脚被置 1（例外：如果 PWM 占空比为 0%，RC5/T1CKI/CCP1/SEG10 引脚将不会置 1）
- PWM 占空比从 CCPR1L 锁存到 CCPR1H

> **注：** Timer2 后分频器不被用于确定 PWM 频率（见第 **7.0** 节 **"Timer2 模块"**）。使用后分频器可用除PWM输出频率外的其他频率进行相应的数据更新。

15.3.2 PWM 占空比

通过写入 CCPR1L 寄存器和写入 CCP1CON<5:4> 位来指定 PWM 的占空比。最高分辨率可达 10 位。CCPR1L 包含八个 MSb，CCP1CON<5:4> 包含两个 LSb。由 CCPR1L:CCP1CON<5:4>表示这个10位值。计算PWM 占空比的公式如下：

$$\text{PWM 占空比} = (CCPR1L:CCP1CON<5:4>) \cdot T_{OSC} \cdot (\text{TMR2 预分频值})$$

可以在任何时候写入 CCPR1L 和 CCP1CON<5:4>，但直到 PR2 和 TMR2 中的值匹配（即，周期结束）后，占空比的值才被锁存到 CCPR1H。在 PWM 模式中，CCPR1H 是只读寄存器。

CCPR1H 寄存器和一个 2 位的内部锁存器用于为 PWM 占空比提供双重缓冲。这种双重缓冲机制极其重要，可以避免在 PWM 工作过程中产生毛刺。

当 CCPR1H 和 2 位锁存器的值与 TMR2（与内部 2 位 Q 时钟或 TMR2 预分频器中的 2 位相组合）匹配时，CCP1 引脚被清零。

可由以下公式计算在给定 PWM 频率时 PWM 的最大分辨率：

$$\text{PWM 分辨率} = \frac{\log\left(\frac{F_{OSC}}{F_{PWM} \times \text{TMR2 预分频值}}\right)}{\log(2)} \text{ 位}$$

> **注：** 如果 PWM 占空比的值大于 PWM 周期，RC5/T1CKI/CCP1/SEG10 引脚将不会被清零。

15.3.3 设置 PWM 工作模式

配置 CCP 模块使之工作于 PWM 模式时应遵循以下步骤：

1. 通过写入 PR2 寄存器来设置 PWM 周期。
2. 通过写入 CCPR1L 寄存器和 CCP1CON<5:4> 位来设置 PWM 占空比。
3. 用户必须通过清零 TRISC<5> 位将 RC5/T1CKI/CCP1/SEG10 引脚配置为输出引脚。
4. 通过写 T2CON 来设置 TMR2 预分频值并使能 Timer2。
5. 配置 CCP1 模块使之工作于 PWM 模式。

表 15-3： 20 MHz 时的 PWM 频率与分辨率示例

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12kHz	156.3 kHz	208.3 kHz
定时器预分频值 （1、 4 或 16）	16	4	1	1	1	1
PR2 值	0xFFh	0xFFh	0xFFh	0x3Fh	0x1Fh	0x17h
最大分辨率 （位）	10	10	10	8	7	5.5

表 15-4： 与捕捉、比较和 TIMER1 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh,8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
87h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
0Eh	TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	T1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
15h	CCPR1L	捕捉 / 比较 /PWM 寄存器 1 （LSB）								xxxx xxxx	uuuu uuuu
16h	CCPR1H	捕捉 / 比较 /PWM 寄存器 1 （MSB）								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	捕捉 / 比较 /PWM 寄存器 2 （LSB）								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	捕捉 / 比较 /PWM 寄存器 2 （MSB）								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 Timer1 和捕捉不使用阴影单元。

表 **15-5：** 与 **PWM** 和 **TIMER2** 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位时的值
0Bh,8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
87h	TRISC	PORTC 数据方向寄存器								1111 1111	1111 1111
11h	TMR2	Timer2 模块寄存器								0000 0000	0000 0000
92h	PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
15h	CCPR1L	捕捉 / 比较 /PWM 寄存器 1 （LSB）								xxxx xxxx	uuuu uuuu
16h	CCPR1H	捕捉 / 比较 /PWM 寄存器 1 （MSB）								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	捕捉 / 比较 /PWM 寄存器 2 （LSB）								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	捕捉 / 比较 /PWM 寄存器 2 （MSB）								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

图注： x = 未知， u = 不变， - = 未用 （读为 0）。 PWM 模块和 Timer2 不使用阴影单元。

注：

16.0 CPU 的特性

PIC16F946 系列器件包含的许多特性旨在最大限度地提高系统的可靠性，通过减少外部元件将成本降至最低，并且还提供了低功耗和代码保护功能。

这些功能包括：

- 复位
  - 上电复位 （POR）
  - 上电延时定时器 （PWRT）
  - 振荡器起振定时器 （OST）
  - 欠压复位 （BOR）
- 中断
- 看门狗定时器 （WDT）
- 振荡器选择
- 休眠
- 代码保护
- ID 地址单元
- 在线串行编程

PIC16F946 系列器件有两个用于提供必要的上电延时的定时器。一个是振荡器起振定时器（OST），旨在确保芯片在晶振达到稳定前始终处于复位状态。另一个是上电延时定时器 （PWRT），仅在上电时提供 64 ms（标称值）的固定延时，用来确保器件在供电电压稳定之前处于复位状态。如果出现欠压条件，同样有可使器件复位的电路，该电路使用上电延时定时器提供至少 64 ms 的复位延时。具有这三种片上功能，大多数应用将不需要外部复位电路。

休眠模式是为提供一种电流消耗很低的掉电工作模式而设计的。用户可通过以下方法将器件从休眠模式唤醒：

- 外部复位
- 看门狗定时器唤醒
- 中断

还有几种振荡器可供选择，以使器件适应各种应用。选择 INTOSC 可节约系统的成本，而选择 LP 晶振可以节能。可以使用一组配置位来选择各种时钟选项（见寄存器 16-1）。

16.1 配置位

可以通过对配置位编程 （读为 0）或不编程 （读为 1）来选择不同的器件配置，如寄存器 16-1 所示。这些配置位被映射到程序存储器中地址为 2007h 的单元中。

> 注： 地址2007h超出了用户程序存储空间，属于特殊配置存储空间（2000h-3FFFh），仅能在编程期间对它进行访问。请参见 “*PIC16F91X/946 Memory Programming Specification*”（DS41244）了解更多信息。

寄存器 16-1： CONFIG——配置字 （地址：2007h）

—	$\overline{\text{DEBUG}}$	FCMEN	IESO	BOREN1	BOREN0	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0
bit 13													bit 0

bit 13 未用：读为 1

bit 12 **$\overline{\text{DEBUG}}$**：在线调试器模式位
1 = 禁止在线调试器， RB6/ICSPCLK/ICDCK/SEG14 和 RB7/ICSPDAT/ICDDAT/SEG13 为通用 I/O 引脚
0 = 使能在线调试器， RB6/ICSPCLK/ICDCK/SEG14 和 RB7/ICSPDAT/ICDDAT/SEG13 专用于调试器

bit 11 **FCMEN**：故障保护时钟监视器使能位
1 = 使能故障保护时钟监视器
0 = 禁止故障保护时钟监视器

bit 10 **IESO**：内外时钟切换位
1 = 使能内外时钟切换模式
0 = 禁止内外时钟切换模式

bit 9-8 **BOREN<1:0>**：欠压复位选择位 (1)
11 = 使能欠压复位
10 = 使能正常工作期间的欠压复位而禁止休眠状态下的欠压复位
01 = 由 SBOREN 位 （PCON<4>）控制欠压复位
00 = 禁止欠压复位

bit 7 **$\overline{\text{CPD}}$**：数据代码保护位 (2)
1 = 禁止数据存储器代码保护
0 = 使能数据存储器代码保护

bit 6 **$\overline{\text{CP}}$**：代码保护位 (3)
1 = 禁止程序存储器代码保护
0 = 使能程序存储器代码保护

bit 5 **MCLRE**：RB3/$\overline{\text{MCLR}}$/VPP 引脚功能选择位 (4)
1 = RB3/$\overline{\text{MCLR}}$/VPP 引脚功能为 MCLR
0 = RB3/MCLR/VPP 引脚功能为数字输入， $\overline{\text{MCLR}}$ 在内部被连接到 VDD

bit 4 **$\overline{\text{PWRTEN}}$**：上电延时定时器使能位
1 = 禁止 PWRT
0 = 使能 PWRT

bit 3 **WDTE**：看门狗定时器使能位
1 = 使能 WDT
0 = WDT 被禁止，但可通过 SWDTEN 位 （WDTCON<0>）使能

bit 2-0 **FOSC<2:0>**：振荡器选择位
111 = RC 振荡器：RA6/OSC2/CLKO/T1OSO 引脚功能为 CLKO， RA7/OSC1/CLKI/T1OSI 引脚连接 RC
110 = RCIO 振荡器：RA6/OSC2/CLKO/T1OSO 为 I/O 引脚， RA7/OSC1/CLKI/T1OSI 引脚连接 RC
101 = INTOSC 振荡器：RA6/OSC2/CLKO/T1OSO 引脚功能为 CLKO， RA7/OSC1/CLKI/T1OSI 为 I/O 引脚
100 = INTOSCIO 振荡器：RA6/OSC2/CLKO/T1OSO 为 I/O 引脚， RA7/OSC1/CLKI/T1OSI 也为 I/O 引脚
011 = EC：RA6/OSC2/CLKO/T1OSO 为 I/O 引脚， RA7/OSC1/CLKI/T1OSI 引脚功能为 CLKI
010 = HS 振荡模式：高速晶振 / 谐振器连接到 RA6/OSC2/CLKO/T1OSO 和 RA7/OSC1/CLKI/T1OSI 引脚
001 = XT 振荡模式：晶振 / 谐振器连接到 RA6/OSC2/CLKO/T1OSO 和 RA7/OSC1/CLKI/T1OSI 引脚
000 = LP 振荡模式：低功耗晶振连接到 RA6/OSC2/CLKO/T1OSO 和 RA7/OSC1/CLKI/T1OSI 引脚

注 1： 使能欠压复位并不能自动使能上电延时定时器。
2： 当禁止代码保护时，将擦除整个数据 EEPROM 的内容。
3： 当禁止代码保护时，将擦除整个程序存储器的内容。
4： 当 $\overline{\text{MCLR}}$ 在 INTOSC 或者 RC 模式下被拉为低电平时，将禁止内部时钟振荡器。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

16.2 复位

PIC16F946 器件有以下几种不同类型的复位方式：

a) 上电复位 （POR）
b) 正常工作期间的 WDT 复位
c) 休眠期间的 WDT 复位
d) 正常工作期间的 $\overline{MCLR}$ 复位
e) 休眠期间的 $\overline{MCLR}$ 复位
f) 欠压复位 （BOR）

有些寄存器不受任何复位的影响；在上电复位时它们的状态未知，而在其他复位时其状态不变。大多数寄存器在以下复位时会复位到各自的 “复位”状态：

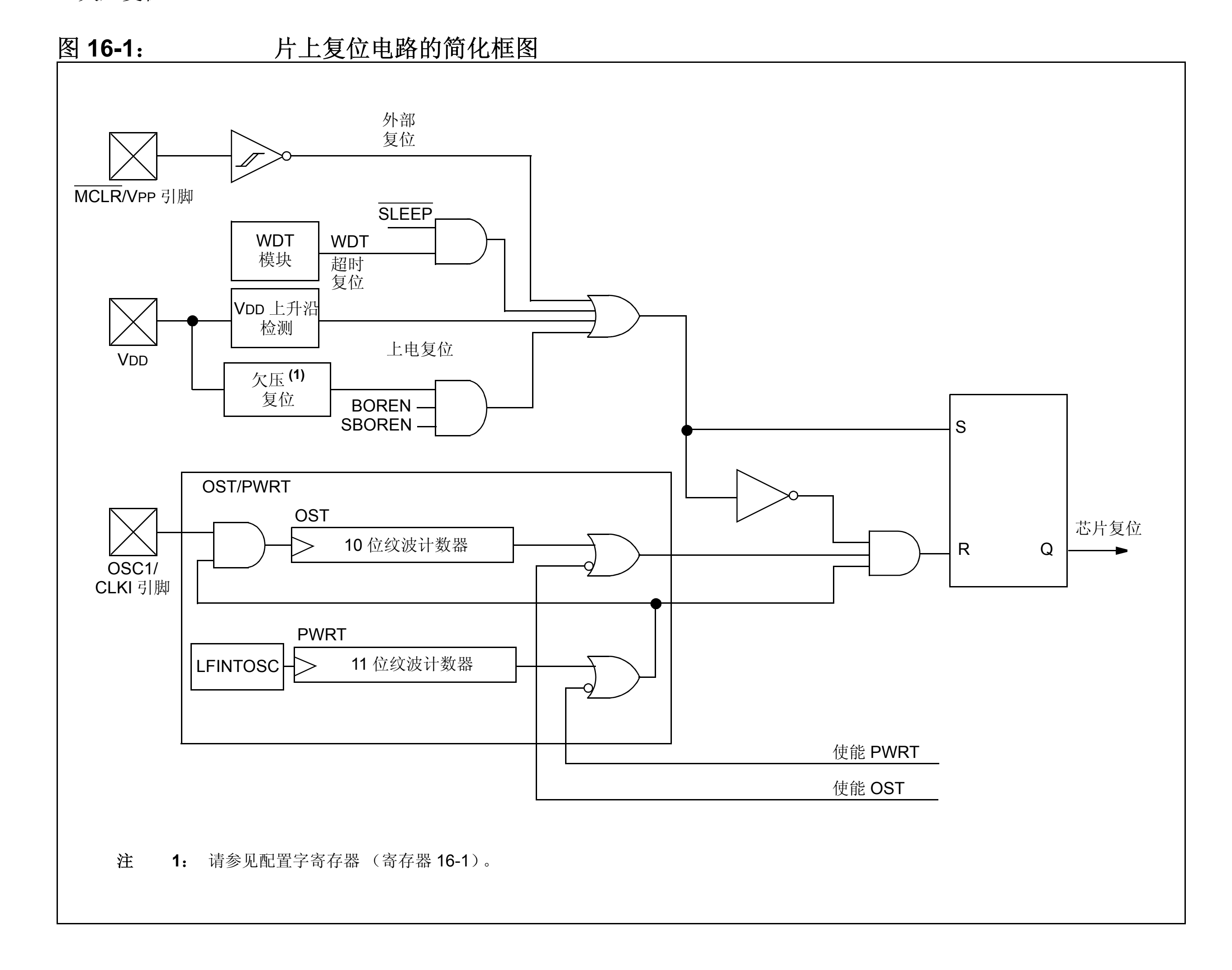
- 上电复位
- $\overline{MCLR}$ 复位
- 休眠期间的 $\overline{MCLR}$ 复位
- WDT 复位
- 欠压复位 （BOR）

它们不受 WDT 唤醒的影响，因为这被视为恢复正常工作。如表 16-2 所示，$\overline{TO}$ 和 $\overline{PD}$ 位在不同的复位情形下会分别被置 1 或清零。这些状态位在软件中用于判断复位的性质。表 16-5 对所有寄存器的复位状态做了完整的说明。

图 16-1 给出了片上复位电路的简化框图。

$\overline{MCLR}$ 复位电路中有一个噪声滤波器，它可以检测并滤除小脉冲干扰信号。请参见**第 19.0 节 “电气规范”**了解脉宽规范。

图 16-1： 片上复位电路的简化框图



16.3 上电复位

片上上电复位电路使器件保持复位状态，直到 VDD 达到足以使器件正常工作的电平。要利用上电复位电路，可以简单地将 MCLR 引脚通过一个电阻连接到 VDD。这样可以省去产生上电复位通常所需的外部 RC 元件。电压上升到VDD需要一个最大上升时间。详情请参见**第 19.0 节 "电气规范"**。如果使能了欠压复位，那么该最大上升时间规范将不再适用。欠压复位电路将保持器件为复位状态，直到 VDD 达到 VBOR （见**第 16.3.3 节 "欠压复位 （BOR）"**）。

注：	当 VDD 降低时，上电复位电路不会产生内部复位。要重新使能上电复位， VDD 必须至少保持 100 µs 的 Vss 电压。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607 *"Power-up Trouble Shooting"*（DS00607）。

16.3.1 MCLR

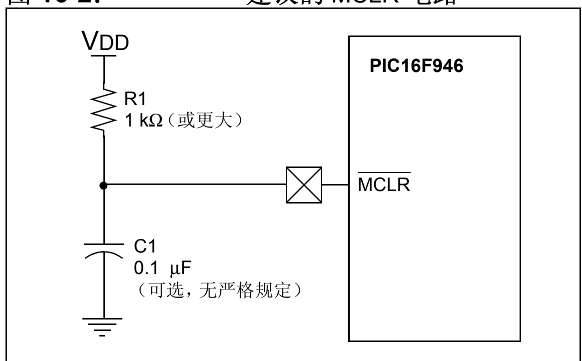
PIC16F946 器件在 MCLR 复位电路中有一个噪声滤波器。该滤波器检测并滤除小的干扰脉冲。

应该注意 WDT 复位不会将 MCLR 引脚驱动为低电平。

MCLR 引脚上 ESD 保护的工作原理与该系列以前的器件有所不同。该引脚上电压超过规范值将导致 MCLR 复位，并且在 ESD 事件中产生的电流也将超过器件的规范值。因此， Microchip 建议不要把 MCLR 引脚直接连接到 VDD。建议使用图 16-2 给出的 RC 网络。

通过清零配置字寄存器中的 MCLRE 位可以使能内部 MCLR 选项。当 MCLRE 位清零时，MCLR 在内部被连接到 VDD 并且还将使能 MCLR 引脚的内部弱上拉。选择内部 MCLR 选项不会对在线串行编程造成影响。

图 16-2： 建议的 MCLR 电路



16.3.2 上电延时定时器 （PWRT）

上电延时定时器仅在上电时（上电复位或欠压复位）提供一个 64 ms（标称值）的固定延时。上电延时定时器采用 LFINTOSC 振荡器作为时钟源，工作频率为 31 kHz。更多信息，请参见**第 4.4 节 "内部时钟模式"**。只要 PWRT 处于工作状态，器件就保持在复位状态。PWRT 延时使 VDD 有足够的时间上升到所需的电平。配置位 PWRTE 可以禁止（如果置 1）或使能（如果清零或被编程）上电延时定时器。虽然不是必需的，但是在使能欠压复位时也应使能上电延时定时器。

由于以下原因不同芯片的上电延时定时器的延时也互不相同：

- VDD 差异
- 温度差异
- 制造工艺差异

详情请参见直流参数 （**第 19.0 节 "电气规范"**）。

16.3.3 欠压复位 （BOR）

配置字寄存器中的 BOREN0 和 BOREN1 位用于选择四中欠压复位模式中的一种。其中添加了两种允许使用软件或硬件对欠压复位的使能与否进行控制的模式。当 BOREN<1:0> = 01 时，可由 SBOREN 位（PCON<4>）使能或禁止欠压复位，从而能用软件对其进行控制。通过选择合适的 BOREN<1:0> 值可使欠压复位在休眠时被禁止，从而节约功耗；而在唤醒后被重新使能。在此模式下，SBOREN 位无效。关于配置字的定义，请参见寄存器 16-1。

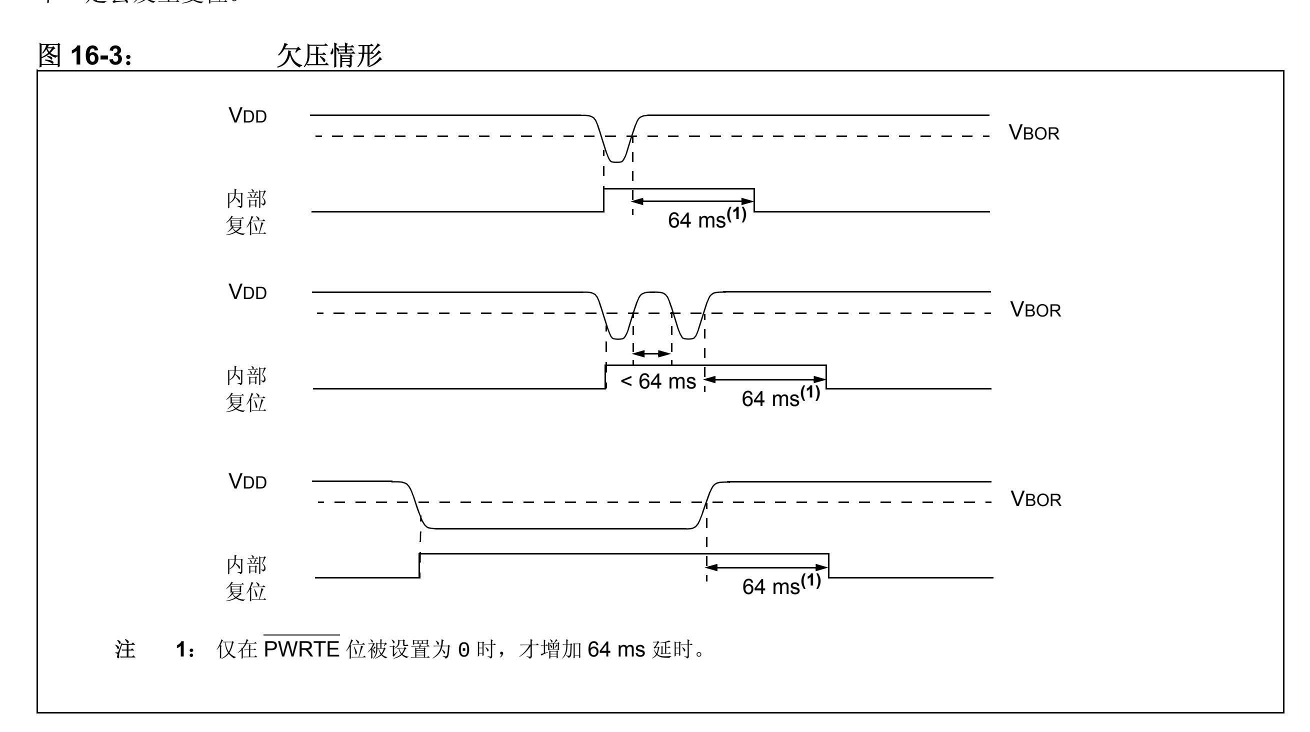
如果 VDD 下降到 VBOR 以下，且持续时间超过参数值（TBOR）（见第 **19.0 节 "电气规范"**），欠压状况将使器件复位。不管 VDD 的变化速率如何，上述情况都会发生。如果 VDD 低于 VBOR 的时间少于参数（TBOR），则不一定会发生复位。

任何复位（上电复位、欠压复位和看门狗定时器等）都会使器件保持复位状态，直到 VDD 上升到 VBOR 以上（见图 16-3）。如果使能了上电延时定时器，此时它将启动，并且会使器件保持复位状态的时间延长 64 ms。

> **注：** 配置字寄存器中的 $\overline{\text{PWRTE}}$ 位用于使能上电延时定时器。

如果在上电延时定时器运行过程中， VDD 电压降到了 VBOR 以下，芯片将重新回到欠压复位状态并且上电延时定时器会恢复为初始状态。一旦VDD电压上升到VBOR 以上，上电延时定时器将执行一段 64 ms 的复位。

图 16-3： 欠压情形



注 1： 仅在 $\overline{\text{PWRTE}}$ 位被设置为 0 时，才增加 64 ms 延时。

16.3.4 延时时序

上电时的延时时序如下：首先在 POR 延时结束后产生一段 PWRT 延时，随后振荡器起振。总延时时间取决于振荡器的配置和 PWRTE 位的状态。例如，在 EC 模式且 PWRTE 位置 1（PWRT 禁止）的情况下，根本不会出现延时。图 16-4、图 16-5 和图 16-6 分别描绘各种情形下的延时时序。通过使能双速启动或故障保护时钟监视器，当振荡器起振后，器件将以 INTOSC 作为时钟源来执行代码（见**第 4.6.2 节“双速启动时序”**和**第 4.7 节“故障保护时钟监视器”**）。

由于延时是由上电复位脉冲触发的，因此如果 MCLR 保持足够长时间的低电平，所有延时都将结束。将 MCLR 电平拉高后器件将立即开始执行代码（见图 16-5）。这对于测试或同步多个并行工作的 PIC16F946 器件来说是非常有用的。

表 16-5 给出了一些特殊寄存器的复位条件，而表 16-5 给出了所有寄存器的复位条件。

16.3.5 电源控制（PCON）寄存器

电源控制（PCON）寄存器（地址 8Eh）有两个用于指示上次发生的复位的类型的状态位。

Bit 0 是 BOR（欠压复位）标志位。BOR 在上电复位时未知。然后，用户必须将该位置 `1`，并在随后的复位发生时检查 BOR 是否为 `0`，如果是，则表示已经发生过欠压复位。当禁止欠压复位电路（配置字寄存器中的 BOREN<1:0> = `00`）时，BOR状态位是“无关位”并且不一定预测得到。

Bit 1 是 POR（上电复位）标志位。在上电复位时，它的值为 `0`，其他情况下它不受影响。上电复位后，用户必须对该位写 `1`。发生后续复位后，如果 POR 为 `0`，则表示发生了上电复位（即 V_{DD} 可能已经过低）。

更多信息，请参见**第 16.3.3 节“欠压复位（BOR）”**。

表 16-1： 各种情形下的延时

振荡器配置	上电延时		欠压复位延时		从休眠状态唤醒的延时
	PWRTE = 0	**PWRTE = 1**	**PWRTE = 0**	**PWRTE = 1**	
XT、 HS 和 LP(1)	TPWRT + 1024 • TOSC	1024 • TOSC	TPWRT + 1024 • TOSC	1024 • TOSC	1024 • TOSC
RC、 EC 和 INTOSC	TPWRT	—	TPWRT	—	—

注 1： 禁止 T1OSC 的 LP 模式

表 16-2： PCON 寄存器中的位及其含义

POR	BOR	TO	PD	状态
0	u	1	1	上电复位
1	0	1	1	欠压复位
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作期间的 MCLR 复位
u	u	1	0	休眠期间的 MCLR 复位

图注： u = 不变， x = 未知

表 16-3： 与欠压有关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 与 BOR 时的值	所有其他复位时的值(1)
03h	STATUS	IRP	RP1	RPO	TO	PD	Z	DC	C	0001 1xxx	000q quuu
8Eh	PCON	—	—	—	SBOREN	—	—	POR	BOR	--01 --qq	--0u --uu

图注： u = 不变， x = 未知， - = 未用位（读为 `0`）， q = 具体视条件而定。欠压复位不使用阴影单元。
注 1： 其他（非上电）复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。

图 16-4： 上电时的延时时序 （$\overline{\text{MCLR}}$ 延时）：情形 1

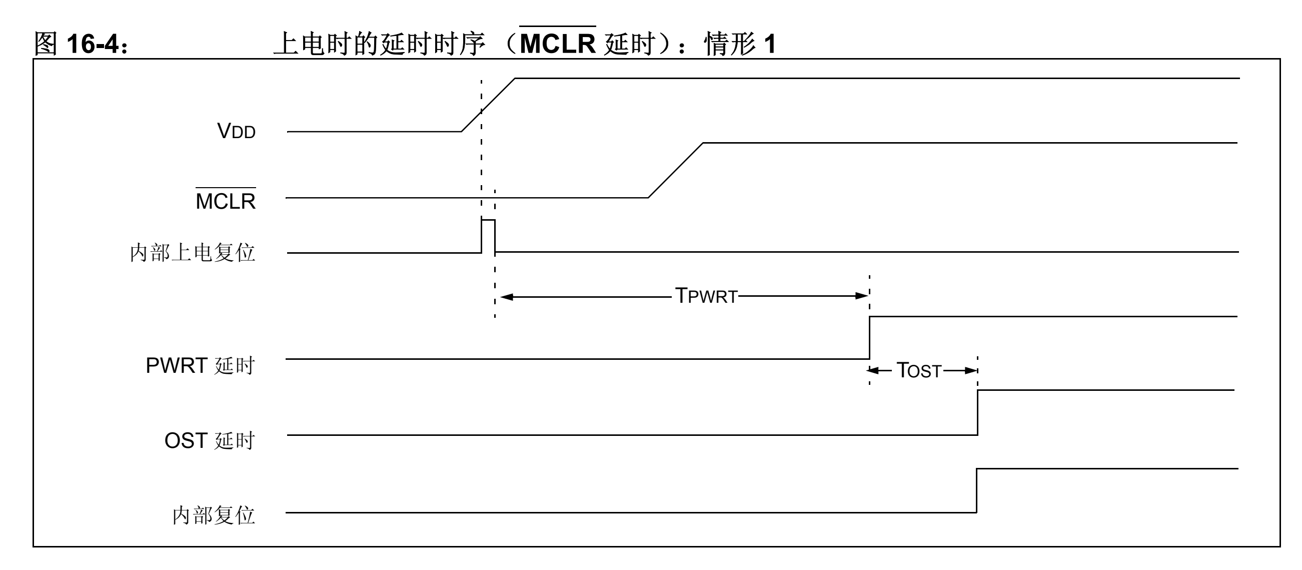


图 16-5： 上电时的延时时序 （$\overline{\text{MCLR}}$ 延时）：情形 2

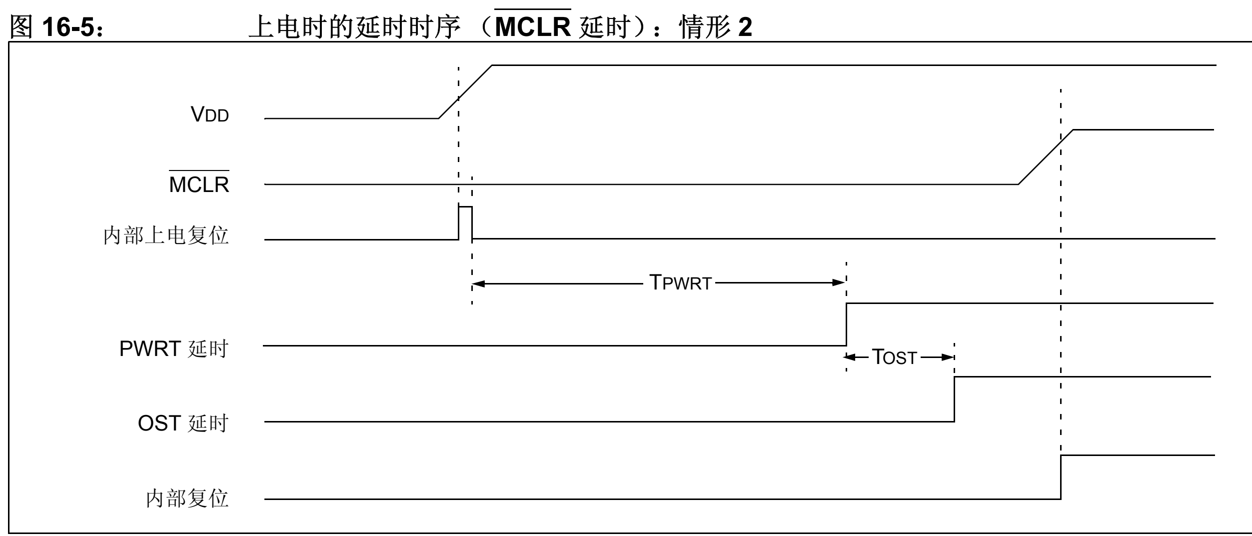


图 16-6： 上电时的延时时序 （$\overline{\text{MCLR}}$ 连接到 VDD）：情形 3

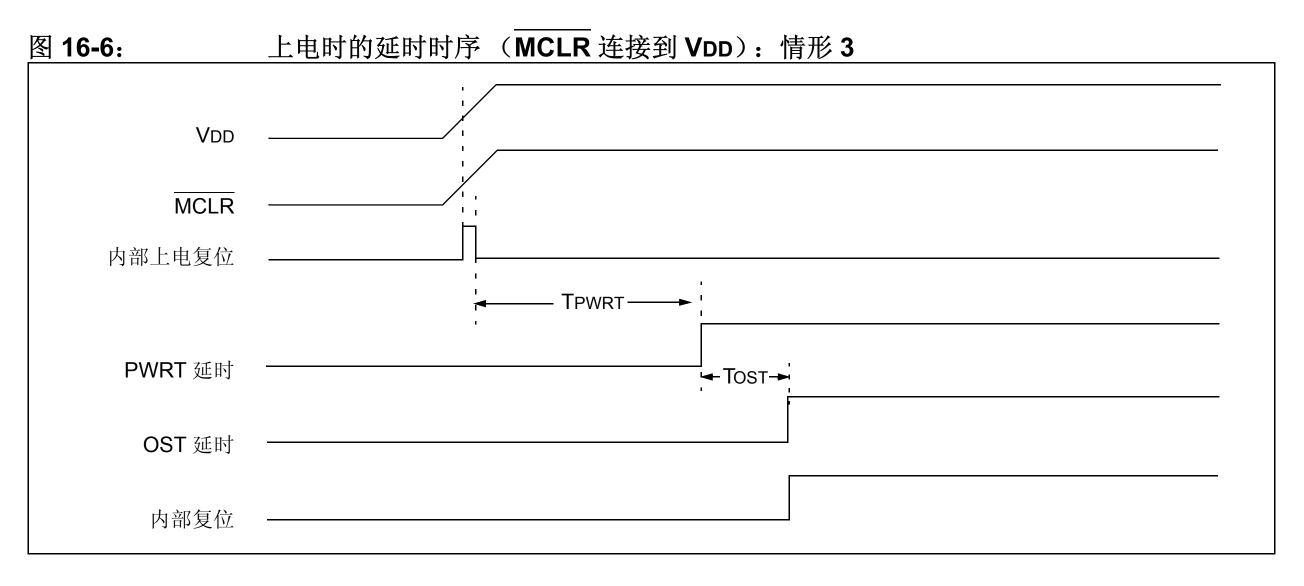


表 16-4： 各个寄存器的初始状态

寄存器	地址	上电复位	• $\overline{MCLR}$ 复位 • WDT 复位 • 欠压复位 (1)	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h/ 100h/180h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h/101h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h/ 102h/182h	0000 0000	0000 0000	PC + 1(3)
STATUS	03h/83h/ 103h/183h	0001 1xxx	000q quuu(4)	uuuq quuu(4)
FSR	04h/84h/ 104h/184h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA	05h	xxxx xxxx	0000 0000	uuuu uuuu
PORTB	06h/106h	xxxx xxxx	0000 0000	uuuu uuuu
PORTC	07h	xxxx xxxx	0000 0000	uuuu uuuu
PORTD	08h	xxxx xxxx	0000 0000	uuuu uuuu
PORTE	09h	xxxx xxxx	0000 0000	uuuu uuuu
PCLATH	0Ah/8Ah/ 10Ah/18Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh/ 10Bh/18Bh	0000 000x	0000 000x	uuuu uuuu(2)
PIR1	0Ch	0000 0000	0000 0000	uuuu uuuu(2)
PIR2	0Dh	0000 -0-0	0000 -0-0	uuuu -u-u
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	uuuu uuuu
TMR2	11h	01-0 0-00	01-0 0-00	uu-u u-uu
T2CON	12h	-000 0000	-000 0000	-uuu uuuu
SSPBUF	13h	xxxx xxxx	xxxx xxxx	uuuu uuuu
SSPCON	14h	0000 0000	0000 0000	uuuu uuuu
CCPR1L	15h	0000 0000	0000 0000	uuuu uuuu
CCPR1H	16h	0000 0010	0000 0010	uuuu uuuu
CCP1CON	17h	000x 000x	000x 000x	uuuu uuuu
RCSTA	18h	---0 1000	---0 1000	---u uuuu
TXREG	19h	0000 0000	0000 0000	uuuu uuuu
RCREG	1Ah	0000 0000	0000 0000	uuuu uuuu
CCP2CON	1Dh	--00 0000	--00 0000	--uu uuuu
ADRESH	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu

图注： u = 不变， x = 未知， - = 未用位 （读为 0）， q = 取值视条件而定。

注 1： 如果 VDD 过低，上电复位将被激活，寄存器将受到不同的影响。

2： INTCON 和 / 或 PIR1 寄存器中的一位或多位会受到影响 （引起唤醒）。

3： 当器件被中断唤醒且 GIE 位置 1 时， PC 装入中断向量 （0004h）。

4： 关于特定条件下的复位值，请参见表 16-5。

5： 如果复位是由于欠压引起的，则 bit 0 = 0。其他复位将导致 bit 0 = u。

 初稿

表 **16-4**：　各个寄存器的初始状态（续）

寄存器	地址	上电复位	• $\overline{\text{MCLR}}$ 复位 • WDT 复位 • 欠压复位 (1)	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
ADCON0	1Fh	0000 0000	0000 0000	uuuu uuuu
OPTION_REG	81h/181h	1111 1111	1111 1111	uuuu uuuu
TRISA	85h	1111 1111	1111 1111	uuuu uuuu
TRISB	86h/186h	1111 1111	1111 1111	uuuu uuuu
TRISC	87h	1111 1111	1111 1111	uuuu uuuu
TRISD	88h	1111 1111	1111 1111	uuuu uuuu
TRISE	89h	1111 1111	1111 1111	uuuu uuuu
PIE1	8Ch	0000 0000	0000 0000	uuuu uuuu
PIE2	8Dh	0000 0000	0000 0000	uuuu uuuu
PCON	8Eh	--01 --0x	--0u --uu(1,5)	--uu --uu
OSCCON	8Fh	-110 q000	-110 x000	-uuu uuuu
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
ANSEL	91h	1111 1111	1111 1111	uuuu uuuu
PR2	92h	1111 1111	1111 1111	1111 1111
SSPADD	93h	0000 0000	0000 0000	uuuu uuuu
SSPSTAT	94h	0000 0000	0000 0000	uuuu uuuu
WPUB	95h	1111 1111	1111 1111	uuuu uuuu
IOCB	96h	0000 ----	0000 ----	uuuu ----
CMCON1	97h	---- --10	---- --10	---- --uu
TXSTA	98h	0000 -010	0000 -010	uuuu -uuu
SPBRG	99h	0000 0000	0000 0000	uuuu uuuu
CMCON0	9Ch	0000 0000	0000 0000	uuuu uuuu
VRCON	9Dh	0-0- 0000	0-0- 0000	u-u- uuuu
ADRESL	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON1	9Fh	-000 ----	-000 ----	-uuu ----
WDTCON	105h	---0 1000	---0 1000	---u uuuu
LCDCON	107h	0001 0011	0001 0011	uuuu uuuu
LCDPS	108h	0000 0000	0000 0000	uuuu uuuu
LVDCON	109h	--00 -100	--00 -100	--uu -uuu
EEDATL	10Ch	0000 0000	0000 0000	uuuu uuuu
EEADRL	10Dh	0000 0000	0000 0000	uuuu uuuu
EEDATH	10Eh	--00 0000	0000 0000	uuuu uuuu
EEADRH	10Fh	---0 0000	0000 0000	uuuu uuuu
LCDDATA0	110h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA1	111h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA2	112h	xxxx xxxx	uuuu uuuu	uuuu uuuu

图注：　u = 不变， x = 未知， - = 未用位（读为 0）， q = 取值视条件而定。

注 **1**：如果 VDD 过低，上电复位将被激活，寄存器将受到不同的影响。

2：INTCON 和 / 或 PIR1 寄存器中的一位或多位会受到影响（引起唤醒）。

3：当器件被中断唤醒且 GIE 位置 1 时， PC 装入中断向量（0004h）。

4：关于特定条件下的复位值，请参见表 16-5。

5：如果复位是由于欠压引起的，则 bit 0 = 0。其他复位将导致 bit 0 = u。

表 16-4： 各个寄存器的初始状态（续）

寄存器	地址	上电复位	• $\overline{\text{MCLR}}$ 复位 • WDT 复位 • 欠压复位 (1)	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
LCDDATA3	113h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA4	114h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA5	115h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA6	116h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA7	117h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA8	118h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA9	119h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA10	11Ah	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA11	11Bh	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDSE0	11Ch	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE1	11Dh	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE2	11Eh	0000 0000	uuuu uuuu	uuuu uuuu
TRISF	185h	1111 1111	1111 1111	uuuu uuuu
TRISG	187h	--11 1111	--11 1111	--uu uuuu
PORTF	188h	xxxx xxxx	0000 0000	uuuu uuuu
PORTG	189h	--xx xxxx	--00 0000	--uu uuuu
LCDDATA12	190h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA13	191h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA14	192h	---- --xx	---- --uu	---- --uu
LCDDATA15	193h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA16	194h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA17	195h	---- --xx	---- --uu	---- --uu
LCDDATA18	196h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA19	197h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA20	198h	---- --xx	---- --uu	---- --uu
LCDDATA21	199h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA22	19Ah	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA23	19Bh	---- --xx	---- --uu	---- --uu
LCDSE3	19Ch	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE4	19Dh	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE5	19Eh	---- --00	---- --uu	---- --uu
EECON1	18Ch	x--- x000	u--- q000	u--- uuuu

图注： u = 不变， x = 未知， - = 未用位 （读为 0）， q = 取值视条件而定。

注 1： 如果 V_{DD} 过低，上电复位将被激活，寄存器将受到不同的影响。

2： INTCON 和 / 或 PIR1 寄存器中的一位或多位会受到影响 （引起唤醒）。

3： 当器件被中断唤醒且 GIE 位置 1 时， PC 装入中断向量 （0004h）。

4： 关于特定条件下的复位值，请参见表 16-5。

5： 如果复位是由于欠压引起的，则 bit 0 = 0。其他复位将导致 bit 0 = u。

初稿

表 16-5： 特殊寄存器的初始状态

状态	程序计数器	Status 寄存器	PCON 寄存器
上电复位	000h	0001 1xxx	--01 --0x
正常工作期间的 $\overline{MCLR}$ 复位	000h	000u uuuu	--0u --uu
休眠期间的 $\overline{MCLR}$ 复位	000h	0001 0uuu	--0u --uu
WDT 复位	000h	0000 uuuu	--0u --uu
WDT 唤醒	PC + 1	uuu0 0uuu	--uu --uu
欠压复位	000h	0001 1uuu	--01 --10
通过中断从休眠唤醒	PC + 1[1]	uuu1 0uuu	--uu --uu

图注： u = 不变， x = 未知， - = 未用位 （读为 0）。

注 1： 如果器件被中断唤醒且全局中断允许位 GIE 置 1，则执行 PC+1 后， PC 中装入中断向量 （0004h）。

16.4 中断

PIC16F946 器件具有以下多种中断源：

- 外部中断 RB0/INT/SEG0
- TMR0 溢出中断
- PORTB 电平变化中断
- 两个比较器中断
- A/D 中断
- Timer1 溢出中断
- 数据 EEPROM 写中断
- 故障保护时钟监视器中断
- LCD 中断
- PLVD 中断
- USART 接收和发送中断
- CCP1 中断和 CCP2 中断
- TMR2 中断

中断控制（INTCON）寄存器和外设中断请求 1（PIR1）寄存器在各自的标志位中记录各种中断请求。 INTCON 寄存器还包括各个中断允许位和全局中断允许位。

全局中断允许位 GIE （INTCON<7>）在置 1 时允许所有未屏蔽的中断，而在清零时，禁止所有中断。可以通过在 INTCON 寄存器 PIE1 和 PIE2 中相应的允许位来禁止各个中断。复位时 GIE 被清零。

执行“从中断返回”指令 `RETFIE` 将退出中断服务程序并将 GIE 位置 1，从而重新允许未屏蔽的中断。

INTCON 寄存器包含下列中断标志位：

- INT 引脚中断
- PORTB 电平变化中断
- TMR0 溢出中断

外设中断标志位在特殊功能寄存器 PIR1 和 PIR2 中。相应的中断允许位在特殊功能寄存器 PIE1 和 PIE2 中。

PIR1 寄存器包含下列中断标志位：

- 数据 EEPROM 写中断
- A/D 中断
- USART 接收和发送中断
- Timer1 溢出中断
- CCP1 中断
- SSP 中断

PIR2 寄存器包含下列中断标志位：

- 故障保护时钟监视器中断
- 比较器 1 和 2 中断
- LCD 中断
- PLVD 中断
- CCP2 中断

当响应一个中断时：

- 将 GIE 位清零以禁止其他中断。
- 将返回地址压入堆栈。
- PC 中装入 0004h。

对于外部中断事件，例如 INT 引脚中断或者 PORTB 电平变化中断，中断响应延时将会是 3 到 4 个指令周期。确切的延时时间取决于发生中断事件的时间（见图 16-8）。单周期或双周期指令的中断响应延时完全相同。进入中断服务程序之后，就可以通过查询中断标志位来确定中断源。在重新允许中断前，必须用软件将中断标志位清零，以避免重复响应该中断。

> **注 1：** 各中断标志位的置 1 不受对应的中断允许位和 GIE 位状态的影响。
>
> **2：** 当执行一条清零 GIE 位的指令后，任何一条等待在下一周期执行的中断都将被忽略。当 GIE 位被再次置 1 后，被忽略的中断仍会继续等待处理。

欲知更多关 Timer1、A/D 或数据 EEPROM 模块的更多信息，请参见相应的外设章节。

> **注：** 必须对 ANSEL（91h）和 CMCON0（9Ch）寄存器进行初始化以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 `0`，并且如果某个外部中断引脚的 LCD 输出功能处于有效状态，将会禁止该引脚的中断功能。

16.4.1 RB0/INT/SEG0 中断

RB0/INT/SEG0 引脚上的外部中断是边沿触发的；当 INTEDG 位（OPTION<6>）被置 1 时在上升沿触发，而当 INTEDG 位被清零时在下降沿触发。当 RB0/INT/SEG0 引脚上出现有效边沿时，INTF 位（INTCON<1>）置 1。可以通过清零 INTE 控制位（INTCON<4>）来禁止该中断。在重新允许该中断前，必须在中断服务程序中先用软件将 INTF 位清零。如果 INTE 位在进入休眠状态前被置 1，则 RB0/INT/SEG0 中断能将处理器从休眠状态唤醒。GIE 位的状态决定处理器在被唤醒之后是否会跳转到中断向量（0004h）处执行代码。有关休眠的详细信息，请参见**第 16.7 节“掉电模式（休眠）”**；而有关 RB0/INT/SEG0 中断将处理器从休眠状态唤醒的时序请参见图 16-10。

16.4.2 TMR0 中断

TMR0 寄存器溢出（FFh → 00h）会将 T0IF（INTCON<2>）位置 1。可以通过置 1 或清零 T0IE（INTCON<5>）位来允许或禁止该中断。欲知有关 Timer0 模块的操作，请参见**第 5.0 节“Timer0 模块”**。

16.4.3 PORTB 中断

PORTB 输入电平的变化会使 RBIF（INTCON<0>）位置 1。可以通过置 1 或清零 RBIE（INTCON<3>）位来允许或禁止该中断。此外，可通过 IOCB 寄存器对该端口的各个引脚进行配置。

> **注：** 如果在执行读操作时（Q2 周期的开始）I/O 引脚的电平发生了改变，那么 RBIF 中断标志可能就不会置 1。

图 16-7： 中断逻辑

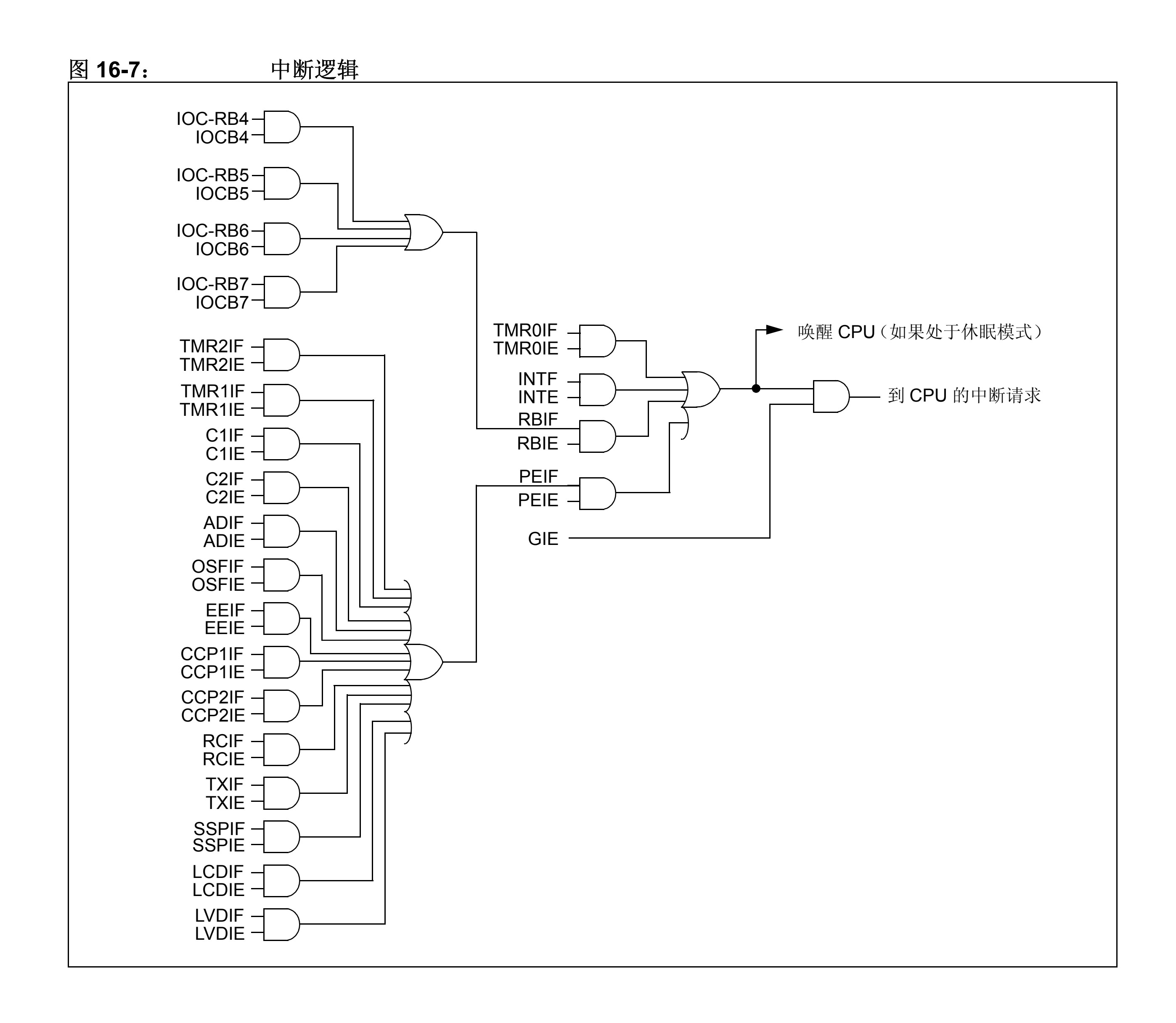
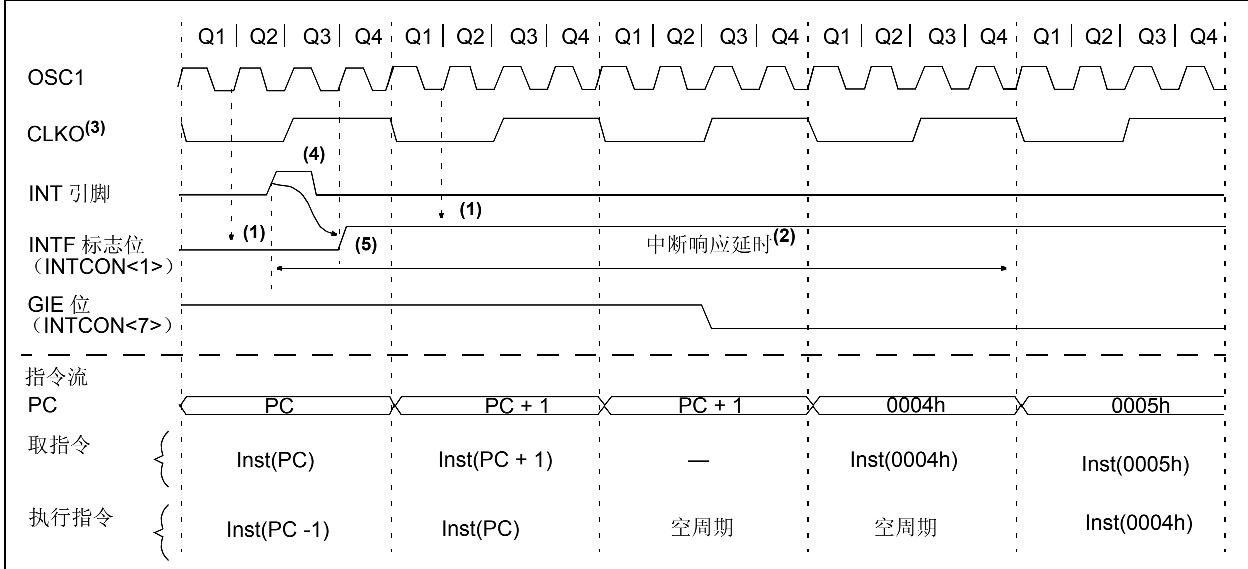




图 16-8：　INT 引脚中断时序



注　1：在此采样 INTF 标志（每个 Q1 周期）。
　　2：异步中断响应延时为 3-4 个 TCY。同步中断响应延时为 3 个 TCY，其中 TCY 为一个指令周期。不管 Inst(PC) 是单周期还是双周期指令，中断响应延时都是相同的。
　　3：只有在 INTOSC 和 RC 振荡模式下才有 CLKO。
　　4：欲知 INT 脉冲的最小宽度，请参见**第 16.0 节“CPU 的特性”**中的交流规范。
　　5：允许在 Q4-Q1 周期内的任何时间将 INTF 置 1。

表 16-6：　中断寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 与 BOR 时的值	所有其他复位时的值
0Bh, 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0

图注：　x = 未知，u = 不变，- = 未用位（读为 0），q = 取指视条件而定。中断模块不使用阴影单元。

16.5 中断的现场保护

在中断期间，仅将返回的 PC 值存入堆栈。通常情况下，用户可能希望在中断期间保存关键寄存器（例如，W 寄存器和状态寄存器）。这必须用软件实现。

由于在 PIC16F946 中每个存储区的低 16 个字节都是公用的（见图 2-2），临时保存寄存器 W_TEMP 和 STATUS_TEMP 都应该被放在这里。这 16 个存储单元不需要分区，因此便于现场保护和恢复。与例 16-1 相同的代码可被用于：

- 存储 W 寄存器
- 存储状态寄存器
- 执行中断服务程序
- 恢复状态寄存器（和存储区选择寄存器）
- 存储 W 寄存器

注：	PIC16F946 器件通常不需要保存 PCLATH。但是，如果要在中断服务程序和主函数中使用计算 GOTO，就必须在中断服务程序中保存和恢复 PCLATH。

例 16-1： 将状态寄存器和 W 寄存器保存在 RAM 中

```
MOVWF   W_TEMP              ;Copy W to TEMP register
SWAPF   STATUS,W            ;Swap status to be saved into W
CLRF    STATUS              ;bank 0, regardless of current bank, Clears IRP,RP1,RP0
MOVWF   STATUS_TEMP         ;Save status to bank zero STATUS_TEMP register
:
:(ISR)                      ;Insert user code here
:
SWAPF   STATUS_TEMP,W       ;Swap STATUS_TEMP register into W
                            ;(sets bank to original state)
MOVWF   STATUS              ;Move W into Status register
SWAPF   W_TEMP,F            ;Swap W_TEMP
SWAPF   W_TEMP,W            ;Swap W_TEMP into W
```

16.6 看门狗定时器 （WDT）

PIC16F946 系列器件的 WDT 与早期的 PIC16F 器件有所不同。这种新的 WDT 与早期 PIC16F WDT 模块的编码和功能是兼容的，只是为它增加了一个 16 位的预分频器。这样就可以在为 TMR0 设置分频比的同时，也设置 WDT 的分频比。另外，该 WDT 的超时值可扩展至 268 秒。表 16-7 中说明了 WDT 会被清零的条件。

16.6.1 WDT 振荡器

WDT 以 31 kHz 的 LFINTOSC 作为其工作的时基。LFINTOSC 使能与否不会在 LTS 位上有所反映。

在所有复位后，WDTCON 的值都为 “`---0 1000`”。此时， WDT 将以标称的 16 ms 作为其工作的时基，这是与早期的 PIC16F 单片机所产生的时基兼容的。

注：	当振荡器起振延时定时器（OST）启动时，由于 OST 需要使用 WDT 纹波计数器来对振荡器延时进行计数，因此 WDT 仍将保持复位状态。当 OST 超时后，WDT 将开始计数 （如果使能的话）。

在 INTOSC 与多路开关 （用于为 WDT 选择输入路径）之间添加了一个新的预分频器。该预分频器为 16 位宽，并且可对其进行编程以对 INTOSC 进行 32 到 65536 的分频，从而为 WDT 提供从 1 ms 到 268s 的标称周期范围。

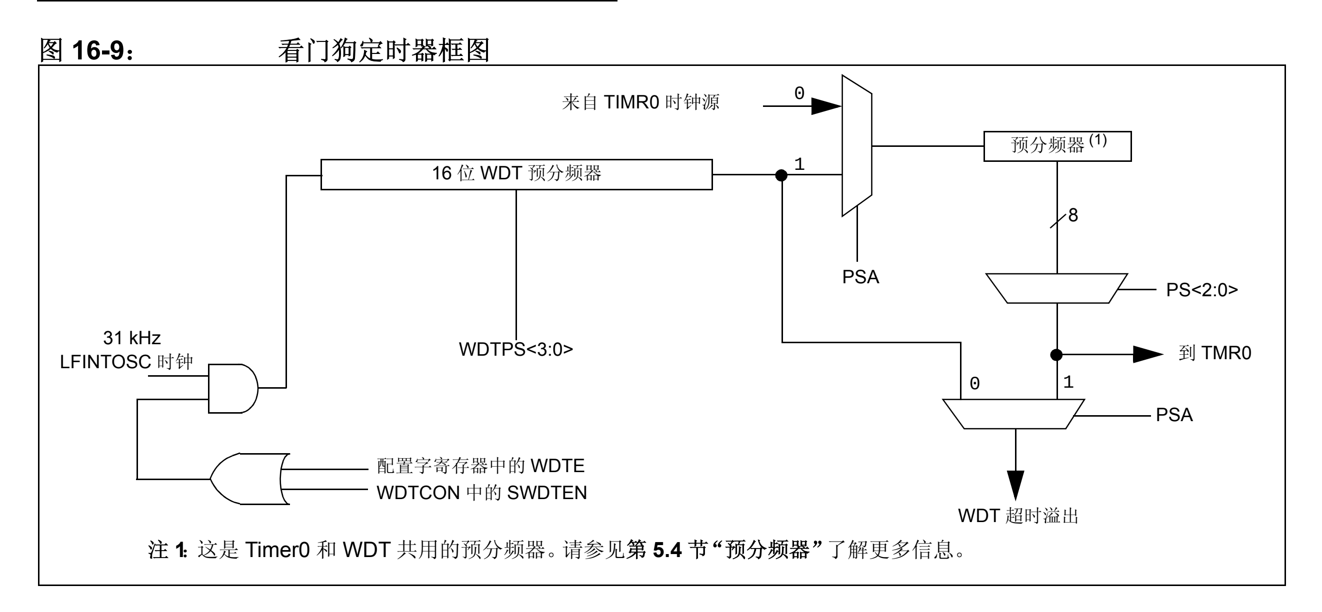
16.6.2 WDT 控制

WDTE 位位于配置字寄存器中。当该位置 1 时， WDT 持续运行。

当配置字寄存器中的 WDTE 位置 1 时， SWDTEN 位（WDTCON<0>）无效。当 WDTE 清零时，则可使用 SWDTEN 位使能和禁止 WDT。 SWDTEN 位置 1 使能 WDT， SWDTEN 位清零则禁止 WDT。

PSA 和 PS<2:0> 位 （OPTION_REG）具有与早期 PIC16F 系列单片机中相应位同样的功能。更多信息，请参见**第 5.0 节 “Timer0 模块”**。

图 16-9： 看门狗定时器框图



注 1： 这是 Timer0 和 WDT 共用的预分频器。请参见**第 5.4 节“预分频器”**了解更多信息。

表 16-7： WDT 状态

条件	WDT
WDTE = `0`	清零
`CLRWDT` 命令	
检测到振荡器故障	
退出休眠 + 系统时钟 = T1OSC、 EXTRC、 INTOSC 或 EXTCLK	
退出休眠 + 系统时钟 = XT、 HS 或 LP	清零直到 OST 延时结束

 初稿

寄存器 16-2： WDTCON——看门狗定时器控制寄存器 （地址：105h）

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
bit 7							bit 0

bit 7-5　未用：读为 0

bit 4-1　**WDTPS<3:0>**：看门狗定时器周期选择位

位值 = 　预分频比
0000 = 1:32
0001 = 1:64
0010 = 1:128
0011 = 1:256
0100 = 1:512 （复位值）
0101 = 1:1024
0110 = 1:2048
0111 = 1:4096
1000 = 1:8192
1001 = 1:16384
1010 = 1:32768
1011 = 1:65536
1100 = 保留
1101 = 保留
1110 = 保留
1111 = 保留

bit 0　**SWDTEN**：软件使能或禁止看门狗定时器位 (1)

1 = 使能 WDT
0 = 禁止 WDT （复位值）

注 1：如果 WDTE 配置位 = 1，则 WDT 始终被使能，而与该控制位的状态无关。如果 WDTE 配置位 = 0，则可以使用该控制位使能或禁止 WDT。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

表 16-8： 看门狗定时器寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
105h	WDTCON	—	—	—	WDTPS3	WDTPS2	WSTPS1	WDTPS0	SWDTEN
81h	OPTION_REG	$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
2007h(1)	CONFIG	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0

图注： 看门狗定时器不使用阴影单元。
注 1： 关于配置寄存器中的所有位的操作，请参见寄存器 16-1。

16.7 掉电模式 （休眠）

通过执行 SLEEP 指令可使器件进入掉电模式。

如果使能了看门狗定时器：

- WDT 会被清零但保持运行。
- 状态寄存器中的 $\overline{PD}$ 位被清零。
- $\overline{TO}$ 位被置 1。
- 关闭振荡器驱动器。
- I/O 端口保持执行 SLEEP 指令之前的状态 （驱动为高电平、低电平或高阻态）。

在休眠模式下，为了尽量降低电流消耗，所有 I/O 引脚都应该保持为 V_{DD} 或 V_{SS}，没有外部电路从 I/O 引脚消耗电流，同时应禁止比较器和 CV_{REF}。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为高电平或低电平。为了将电流消耗降至最低，TOCKI输入也应该保持为V_{DD}或V_{SS}。还应考虑PORTB 片内上拉的影响。

$\overline{MCLR}$ 引脚必须处于逻辑高电平。

注：	应该注意，WDT 超时溢出导致的复位并不会将 $\overline{MCLR}$ 引脚驱动为低电平。

16.7.1 从休眠状态唤醒。

可以通过下列任一事件将器件从休眠状态唤醒：

1. $\overline{MCLR}$ 引脚上的外部复位输入。
2. 看门狗定时器唤醒 （如果使能了 WDT）。
3. RB0/INT/SEG0 引脚中断、 PORTB 电平变化中断或外设中断。

第一个事件会使器件复位。后面两个事件被认为是程序执行的延续。状态寄存器中的 $\overline{TO}$ 和 $\overline{PD}$ 位用于确定器件复位的原因。$\overline{PD}$ 位在上电时被置 1，而在执行 SLEEP 指令时被清零。如果发生 WDT 唤醒，$\overline{TO}$ 位在发生 WDT 唤醒时被清零。

下列外设中断可以将器件从休眠状态唤醒：

1. TMR1 中断。 Timer1 必须用作异步计数器。
2. EUSART 接收中断
3. A/D 转换 （当 A/D 时钟源为 RC 振荡器时）
4. EEPROM 写操作完成
5. 比较器输出状态变化
6. 电平变化中断
7. 来自 INT 引脚的外部中断
8. PLVD 中断
9. LCD 中断 （如果在休眠期间运行）

由于在休眠状态期间没有片内时钟处于工作状态，因此其他外设不能产生中断。

当执行 SLEEP 指令时，下一条指令（PC+1）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1 （允许）。唤醒与 GIE 位的状态无关。如果 GIE 位被清零 （禁止），器件将继续执行 SLEEP 指令之后的指令。如果 GIE 位被置 1 （允许），器件执行 SLEEP 指令之后的指令，然后跳转到中断地址（0004h）处执行代码。如果不想执行 SLEEP 指令之后的指令，用户应该在 SLEEP 指令后面放置一条 NOP 指令。

注：	如果禁止了全局中断 （GIE 被清零），但有任一中断源将其中断允许位以及相应的中断标志位置 1，器件将立即从休眠状态唤醒。 SLEEP 指令被完全执行。

器件从休眠状态唤醒时， WDT 都将被清零，而与唤醒的原因无关。

16.7.2 使用中断唤醒

禁止全局中断（GIE 被清零）时且有任一中断源将其中断允许位和中断标志位置1时，将会发生下列某一事件：

- 如果在执行 SLEEP 指令**之前**产生了中断，那么 SLEEP 指令将被作为一条 NOP 指令执行。因此，WDT 及其预分频器和后分频器 （如果使能）将不会被清零，并且 $\overline{TO}$ 位将不会被置 1，同时 $\overline{PD}$ 也不会被清零。
- 如果在执行 SLEEP 指令**期间或之后**产生了中断，那么器件将被立即从休眠模式唤醒。 SLEEP 指令将在唤醒之前执行完毕。因此， WDT 及其预分频器和后分频器 （如果使能）将被清零，并且 $\overline{TO}$ 位将被置 1，同时 $\overline{PD}$ 也将被清零。

即使在执行 SLEEP 指令之前，检查到标志位为 0，它也可能在 SLEEP 指令执行完毕之前被置 1。要确定是否执行了 SLEEP 指令，可以测试 PD 位。如果 PD 位置 1，则说明 SLEEP 指令被作为一条 NOP 指令执行了。

在执行 SLEEP 指令之前，必须先执行一条 CLRWDT 指令，来确保将 WDT 清零。

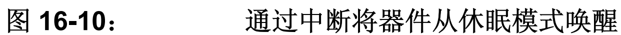
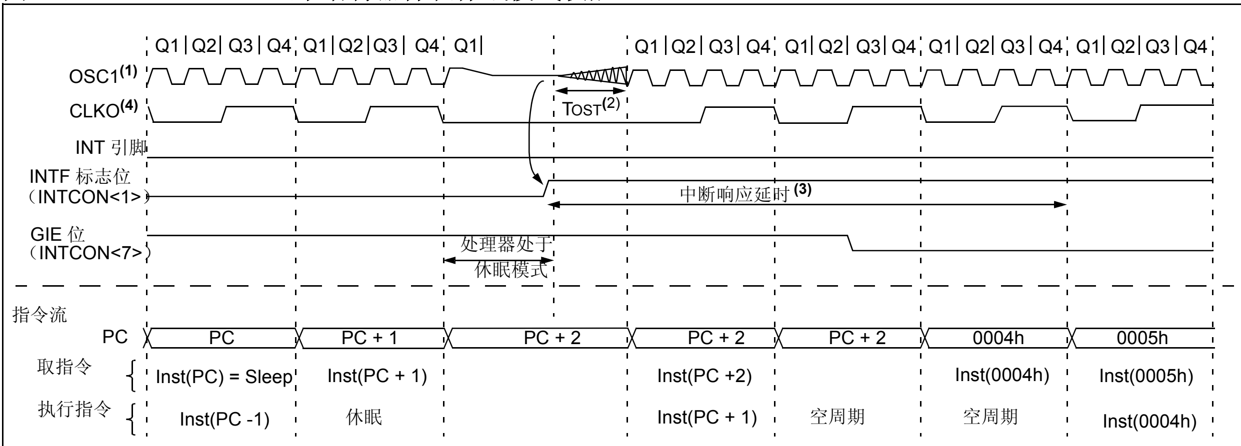


图 16-10：　　通过中断将器件从休眠模式唤醒



注　1： 假定为 XT、 HS 或 LP 振荡模式。

2： TOST = 1024 TOSC （图形未按比例绘制）。该延时不适用于 EC 和 RC 振荡模式。

3： 假设 GIE = 1。在这种情形下，器件被唤醒后，将跳转到 0004 处执行代码。如果 GIE = 0，程序继续执行。

4： 在 XT、 HS、 LP 或 EC 振荡模式下，不输出 CLKO 信号，在此处仅仅作为时序参考。

16.8 代码保护

如果代码保护位未编程，可以通过使用 ICSP 读片上程序存储器来进行校验。

注：	当关闭代码保护时，将擦除整个数据 EEPROM 和闪存程序存储器的内容。请参见 “*PIC16F91X/946 Memory Programming Specification*”（DS41244）了解更多信息。

16.9 ID 地址单元

有 4 个存储单元 （2000h-2003h）被指定为 ID 地址单元，供用户存储校验和或其他代码标识号。在正常执行过程中不能访问这些单元，但可在编程 / 校验模式中对它们进行读写。只可使用 ID 地址单元的低 7 位。

16.10 在线串行编程

可以在最终应用电路中对 PIC16F946 系列单片机进行串行编程。编程可以简单地通过一根时钟线、一根数据线和以下三种其他的线完成：

- 电源线
- 接地线
- 编程电压线

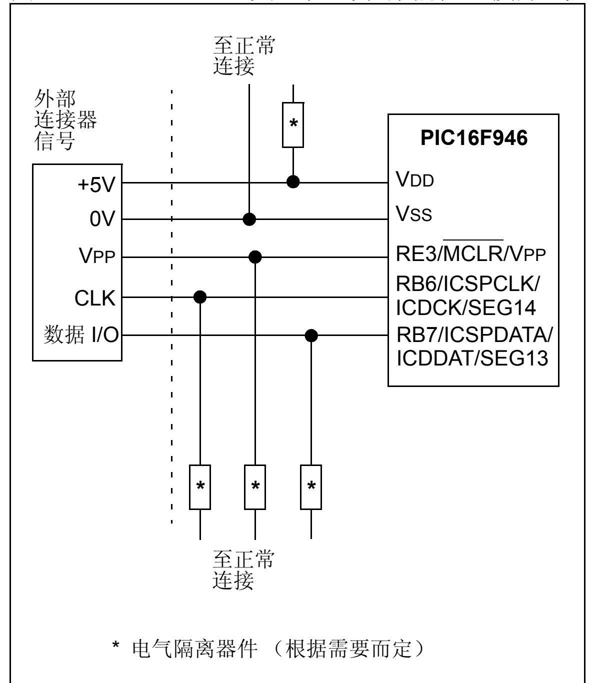
这允许用户使用未编程器件制造电路板，仅在产品交付前才对单片机进行编程。从而可以将最新版本的固件或者定制固件烧写到单片机中。

通过将 RB7/ICSPDAT/ICDDAT/SEG13 和 RB6/ICSPCLK/ICDCK/SEG14 引脚保持为低电平，并同时将 $\overline{MCLR}$（V_{PP}）引脚从 V_{IL} 升到 V_{IHH}，可将器件置于编程 / 校验模式。请参见 “*PIC16F91X/946 Memory Programming Specification*”（DS41244）了解更多信息。RB7/ICSPDAT/ICDDAT/SEG13 变为编程数据线而 RB6/ICSPCLK/ICDCK/SEG14 则变为编程时钟线。在该模式下， RB7/ICSPDAT/ICDDAT/SEG13 和 RB6/ICSPCLK/ICDCK/SEG14 均为施密特触发输入方式。

复位后，要将器件置于编程 / 校验模式，程序计数器（PC）指向地址单元 00h。然后向器件发送一条 6 位命令。根据具体命令是执行装载还是读取操作，可向器件提供一个 14 位的程序数据或是从器件读取一个 14 位的程序数据。关于串行编程的完整细节，请参见 “*PIC16F91X/946 Memory Programming Specification*”（DS41244）。

图 16-11 给出了典型的在线串行编程连接方式。

图 16-11： 典型在线串行编程连接方式



 初稿

16.11 在线调试器

PIC16F946 的在线调试器可用于任何封装类型的器件。器件将被固定在目标应用板上，有 3 或 4 根引线连接到 ICD 工具。

当配置字中的调试位（CONFIG<12>）被编程为 `0` 时，将使能在线调试功能。该功能允许使用 MPLAB® ICD 2 实现简单的调试功能。当单片机使能了此功能后，某些资源将不再具有常规功能。详情请参见表 16-9。

> **注：** 用户应用必须具有支持 ICD 功能的必需的电路。一旦使能了 ICD 电路，将不再能使用 RB6/ICSPCLK/ICDCK/SEG14 和 RB7/ICSPDAT/ICDDAT/SEG13 引脚的常规功能。 ICD 电路使用这些引脚与 ICD 2 外部调试器通信。

更多信息请参见 Microchip 网站（www.microchip.com）上的 *“Using MPLAB® ICD 2”*（DS51265）。

16.11.1 ICD 引脚排列

PIC16F946 器件具有片上在线调试器电路，以及用于在线调试器的引脚。这样 ICD 器件就不必采用独立的管芯或封装。ICD 器件的引脚排列跟器件一样（见**第 1.0 节 “器件概述”**了解完整的引脚排列和引脚说明）。表16-9 给出了 28 和 40 引脚器件中与 ICD 相关的引脚的位置和功能。

表 16-9： PIC16F946-ICD 引脚说明

引脚	名称	类型	上拉	说明
24	ICDDATA	TTL	—	在线调试器双向数据引脚
23	ICDCLK	ST	—	在线调试器双向时钟引脚
36	$\overline{\text{MCLR}}$/VPP	HV	—	编程电压
10, 19, 38, 57	VDD	P	—	
9, 20, 41, 56	VSS	P	—	
26	AVDD	P	—	
25	AVDD	P	—	

图注： TTL = TTL 输入缓冲器， ST = 施密特触发输入缓冲器， P = 电源， HV = 高电压

注：

17.0 指令集综述

PIC16F946 指令集具有高度正交性，分为以下三种基本类型：

- **字节**操作类指令
- **位**操作类指令
- **立即数和控制**操作类指令

每条 PIC16 指令都是 14 位字的，由**操作码**（指定指令类型）和一个或多个**操作数**（指定指令操作）组成。图 17-1 中显示了每种指令类型的格式，而表 17-1 总结了各种操作码字段。

表 17-2 列出了所有可被 MPASM™ 汇编器识别的指令。对每条指令的完整说明，可参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

对于**字节操作**指令，“f”为代表文件寄存器的指示符，而 “d”为代表目标寄存器的指示符。文件寄存器指示符指定指令将会使用哪一个文件寄存器。

目标寄存器指示符指定操作结果的存放位置。如果“d”为 0，结果存放在 W 寄存器中。如果 “d”为 1，结果存放在指令指定的文件寄存器中。

对于**位操作类**指令，“b”为代表位域的指示符，用于选择操作所影响的位，而 “f”则代表相应位所在的寄存器的地址。

对于**立即数和控制**操作类指令，“k”代表一个 8 位或 11 位常数或立即数值。

每个指令周期由 4 个振荡周期组成。因此，对于频率为 4 MHz 的振荡器，其正常的指令执行时间为 1 µs。所有指令都在一个指令周期内执行，除非条件测试为真或者指令执行改变了程序计数器的值。当上述特殊情况发生时，指令的执行就需要两个指令周期，第二个周期执行一条 NOP 指令。

注：	为了保持与未来产品的向上兼容，请不要使用 OPTION 和 TRIS 指令。

所有指令示例均使用 “0xhh”格式表示一个十六进制数，其中 “h”表示一个十六进制数字。

17.1 读 – 修改 – 写操作

所有需要使用文件寄存器的指令都会执行读－修改－写（Read-Modify-Write， RMW）操作。根据指令或目标寄存器指示符 “d”读寄存器、修改数据和保存结果。即使是写一个寄存器的指令也将先对该寄存器进行读操作。

例如，CLRF GPIO 指令会读 GPIO，清零所有数据位，然后将结果写回到 GPIO。该示例可能会意外清除将 GPIF 标志位置 1 的条件。

表 17-1： 操作码字段说明

字段	说明
f	文件寄存器地址 （0x00 到 0x7F）
W	工作寄存器 （累加器）
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	忽略 （= 0 或 1）。 汇编器将生成 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种形式。
d	目标寄存器选择； d = 0：结果保存至 W， d = 1：结果保存至文件寄存器 f。 默认值为 d = 1。
PC	程序计数器
TO	超时溢出位
PD	掉电位

图 17-1： 指令的一般格式

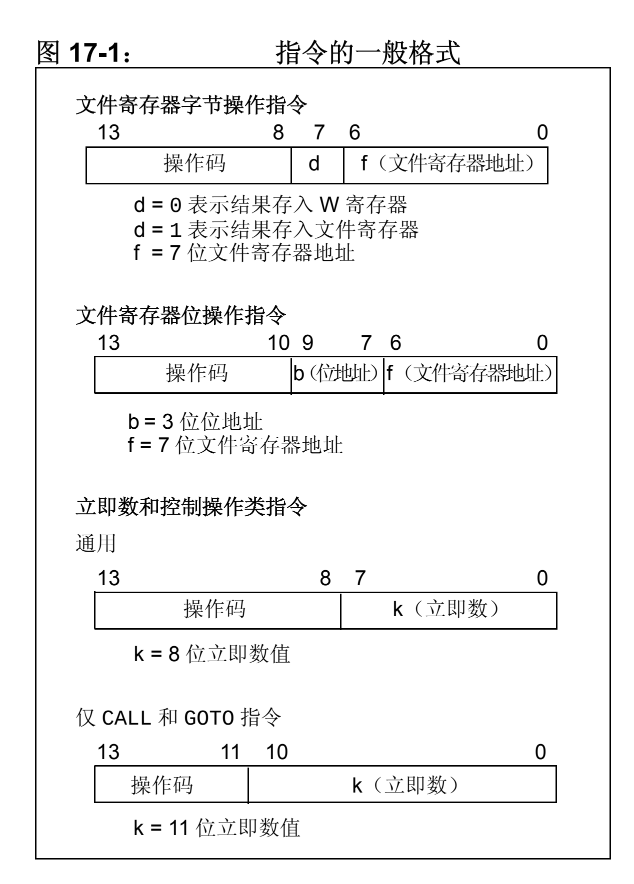


表 17-2： PIC16F946 指令集

助记符，操作数		说明	周期数	14 位操作码				受影响的状态位	注
				MSb			LSb		
针对字节的文件寄存器操作									
ADDWF	f, d	W 和 f 相加	1	00	0111	dfff	ffff	C, DC, Z	**1, 2**
ANDWF	f, d	W 和 f 作逻辑与运算	1	00	0101	dfff	ffff	Z	**1, 2**
CLRF	f	将 f 清零	1	00	0001	lfff	ffff	Z	**2**
CLRW	-	将 W 寄存器清零	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	f 取反	1	00	1001	dfff	ffff	Z	**1, 2**
DECF	f, d	f 递减 1	1	00	0011	dfff	ffff	Z	**1, 2**
DECFSZ	f, d	f 递减 1，为 0 则跳过	1**(2)**	00	1011	dfff	ffff		**1, 2, 3**
INCF	f, d	f 递增 1	1	00	1010	dfff	ffff	Z	**1, 2**
INCFSZ	f, d	f 递增 1，为 0 则跳过	1**(2)**	00	1111	dfff	ffff		**1, 2, 3**
IORWF	f, d	W 和 f 作逻辑或运算	1	00	0100	dfff	ffff	Z	**1, 2**
MOVF	f, d	将 f 的内容送到目标寄存器	1	00	1000	dfff	ffff	Z	**1, 2**
MOVWF	f	将 W 的内容传送到 f	1	00	0000	lfff	ffff		
NOP	-	空操作	1	00	0000	0xx0	0000		
RLF	f, d	对 f 执行带进位的左移	1	00	1101	dfff	ffff	C	**1, 2**
RRF	f, d	对 f 执行带进位的右移	1	00	1100	dfff	ffff	C	**1, 2**
SUBWF	f, d	f 减去 W	1	00	0010	dfff	ffff	C, DC, Z	**1, 2**
SWAPF	f, d	将 f 中的两个半字节进行交换	1	00	1110	dfff	ffff		**1, 2**
XORWF	f, d	W 和 f 作逻辑异或运算	1	00	0110	dfff	ffff	Z	**1, 2**
针对位的文件寄存器操作									
BCF	f, b	将 f 中的某位清零	1	01	00bb	bfff	ffff		**1, 2**
BSF	f, b	将 f 中的某位置 1	1	01	01bb	bfff	ffff		**1, 2**
BTFSC	f, b	检测 f 中的某位，为 0 则跳过	1 **(2)**	01	10bb	bfff	ffff		**3**
BTFSS	f, b	检测 f 中的某位，为 1 则跳过	1 **(2)**	01	11bb	bfff	ffff		**3**
立即数和控制操作									
ADDLW	k	立即数和 W 相加	1	11	111x	kkkk	kkkk	C, DC, Z	
ANDLW	k	立即数与 W 作逻辑与运算	1	11	1001	kkkk	kkkk	Z	
CALL	k	调用子程序	2	10	0kkk	kkkk	kkkk		
CLRWDT	-	清零看门狗定时器	1	00	0000	0110	0100	$\overline{TO}$, $\overline{PD}$	
GOTO	k	跳转到地址	2	10	1kkk	kkkk	kkkk		
IORLW	k	立即数与 W 作逻辑或运算	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	将立即数传送到 W	1	11	00xx	kkkk	kkkk		
RETFIE	-	从中断返回	2	00	0000	0000	1001		
RETLW	k	返回并将立即数传送到 W	2	11	01xx	kkkk	kkkk		
RETURN	-	从子程序返回	2	00	0000	0000	1000		
SLEEP	-	进入待机模式	1	00	0000	0110	0011	$\overline{TO}$, $\overline{PD}$	
SUBLW	k	从立即数中减去 W 的内容	1	11	110x	kkkk	kkkk	C, DC, Z	
XORLW	k	立即数与 W 作逻辑异或运算	1	11	1010	kkkk	kkkk	Z	

注 **1：** 当 I/O 寄存器用自身内容修改自身时（例如：`MOVF PORTB, 1`），使用的值是出现在引脚上的值。例如，如果将一引脚配置为输入，虽然其对应数据锁存器中的值为 `1`，但此时若有外部器件将该引脚驱动为低电平，则被写回的数据值将是 `0`。

2： 当对 TMR0 寄存器（并且 d = 1）执行这条指令时，如果将预分频器分配给 Timer0 模块，则将其清零。

3： 如果程序计数器（PC）被修改或条件测试为真，则执行该指令需要两个周期。第二个周期执行一条 `NOP` 指令。

17.2 指令说明

ADDLW 立即数与 W 相加

语法：	[*标号*] ADDLW k
操作数：	0 ≤ k ≤ 255
操作：	(W) + k → (W)
受影响的状态位：	C、DC 和 Z
说明：	将 W 寄存器的内容与 8 位立即数 k 相加，结果存入 W 寄存器。

ADDWF W 和 f 相加

语法：	[*标号*] ADDWF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(W) + (f) → (目标寄存器)
受影响的状态位：	C、DC 和 Z
说明：	将 W 寄存器的内容与 f 寄存器的内容相加。如果 d 等于 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

ANDLW 立即数与 W 作逻辑与运算

语法：	[*标号*] ANDLW k
操作数：	0 ≤ k ≤ 255
操作：	(W) .AND.(k) → (W)
受影响的状态位：	Z
说明：	将 W 寄存器的内容与 8 位立即数 k 作逻辑与运算。结果存入 W 寄存器。

ANDWF W 和 f 作逻辑与运算

语法：	[*标号*] ANDWF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(W) .AND.(f) → (目标寄存器)
受影响的状态位：	Z
说明：	W 寄存器与 f 寄存器作逻辑与运算。如果 d 等于 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

BCF 将 f 中的某位清零

语法：	[*标号*] BCF f,b
操作数：	0 ≤ f ≤ 127 0 ≤ b ≤ 7
操作：	0 → (f<b>)
受影响的状态位：	无
说明：	将寄存器 f 中的位 b 清零。

BSF 将 f 中的某位置 1

语法：	[*标号*] BSF f,b
操作数：	0 ≤ f ≤ 127 0 ≤ b ≤ 7
操作：	1 → (f<b>)
受影响的状态位：	无
说明：	将寄存器 f 的位 b 置 1。

BTFSC 检测位，为 0 则跳过

语法：	[*标号*] BTFSC f,b
操作数：	0 ≤ f ≤ 127 0 ≤ b ≤ 7
操作：	如果 (f<b>) = 0 则跳过
受影响的状态位：	无
说明：	如果 f 寄存器中的位 b 为 1，则执行下一条指令。 如果 f 寄存器中的位 b 为 0，则丢弃下一条指令，转而执行一条 NOP 指令，从而使该指令成为双周期指令。

BTFSS	检测 f 中的某位，为 1 跳过
语法：	[*标号*] BTFSS f,b
操作数：	0 ≤ f ≤ 127 0 ≤ b < 7
操作：	如果 (f<b>)= 1 则跳过
受影响的状态位：	无
说明：	如果 f 寄存器中的位 b 为 0，则执行下一条指令。 如果位 b 为 1，则丢弃下一条指令，转而执行一条 NOP 指令，从而使该指令成为双周期指令。

CALL	调用子程序
语法：	[*标号*] CALL k
操作数：	0 ≤ k ≤ 2047
操作：	(PC)+ 1 → TOS, k → PC<10:0>, (PCLATH<4:3>) → PC<12:11>
受影响的状态位：	无
说明：	调用子程序。首先，将返回地址（PC+1）压入堆栈。 11 位立即数地址被装入 PC 位 <10:0>。将 PCLATH 装入 PC 的高位。 CALL 是双周期指令。

CLRF	将 f 清零
语法：	[*标号*] CLRF f
操作数：	0 ≤ f ≤ 127
操作：	00h → (f) 1 → Z
受影响的状态位：	Z
说明：	寄存器 f 的内容被清零， Z 位置 1。

CLRW	将 W 寄存器清零
语法：	[*标号*] CLRW
操作数：	无
操作：	00h → (W) 1 → Z
受影响的状态位：	Z
说明：	W 寄存器被清零。全零标志位（Z）置 1。

CLRWDT	清零看门狗定时器
语法：	[*标号*] CLRWDT
操作数：	无
操作：	00h → WDT 0 → WDT 预分频器， 1 → $\overline{TO}$ 1 → $\overline{PD}$
受影响的状态位：	$\overline{TO}$ 和 $\overline{PD}$
说明：	CLRWDT 指令复位看门狗定时器。还将复位 WDT 的预分频器。状态位 $\overline{TO}$ 和 $\overline{PD}$ 置 1。

COMF	f 取反
语法：	[*标号*] COMF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	$(\overline{f})$ → (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容取反。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECF	f 递减 1
语法：	[*标号*] DECF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f) - 1 → (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容减 1。如果 d 为 0，结果存储到 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECFSZ	f 递减 1，为 0 则跳过
语法：	[*标号*] DECFSZ f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f) - 1 → (目标寄存器)， 结果为 0 时跳过
受影响的状态位：	无
说明：	将寄存器 f 的内容递减 1。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。如果结果为 1，则执行下一条指令。如果结果为 0，则执行 NOP，从而使该指令变为双周期指令。

INCFSZ	f 递增 1，为 0 则跳过
语法：	[*标号*] INCFSZ f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f) +1 → (目标寄存器)，结果为 0 时跳过
受影响的状态位：	无
说明：	将寄存器 f 的内容递增 1。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。如果结果为 1，则执行下一条指令。如果结果为 0，则执行 NOP，从而使该指令变为双周期指令。

GOTO	跳转到指定地址
语法：	[*标号*] GOTO k
操作数：	0 ≤ k ≤ 2047
操作：	k → PC<10:0> PCLATH<4:3> → PC<12:11>
受影响的状态位：	无
说明：	GOTO 是无条件跳转指令。11 位立即数地址被装入 PC 位 <10:0>。PC 高位从 PCLATH<4:3> 装入。GOTO 是双周期指令。

IORLW	立即数与 W 作逻辑或运算
语法：	[*标号*] IORLW k
操作数：	0 ≤ k ≤ 255
操作：	(W) .OR. k → (W)
受影响的状态位：	Z
说明：	将 W 寄存器的内容与 8 位立即数 k 作逻辑或运算。结果存入 W 寄存器。

INCF	f 递增 1
语法：	[*标号*] INCF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f)+1 → (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容递增 1。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

IORWF	将 W 和 f 作逻辑或运算
语法：	[*标号*] IORWF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(W) .OR.(f) → (目标寄存器)
受影响的状态位：	Z
说明：	W 寄存器与 f 寄存器作逻辑或运算。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

 初稿

MOVF 将 f 的内容传送到目标寄存器

语法：	[*标号*] MOVF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f) → (目标寄存器)
受影响的状态位：	Z
机器码：	00 | 1000 | dfff | ffff
说明：	根据 d 的状态，将寄存器 f 的内容送入目标寄存器。如果 d 为 0，目标寄存器为 W 寄存器。如果 d 为 1，目标寄存器为寄存器 f。由于状态标志位 Z 受到指令结果的影响，d = 1 可用于检测文件寄存器。
指令字数：	1
指令周期数：	1
示例：	MOVF FSR, 0 执行指令后 W = FSR 寄存器中的值 Z = 1

MOVWF 将 W 的内容传送到 f

语法：	[*标号*] MOVWF f
操作数：	0 ≤ f ≤ 127
操作：	(W) → (f)
受影响的状态位：	无
机器码：	00 | 0000 | 1fff | ffff
说明：	将 W 寄存器中的数据传送到寄存器 f。
指令字数：	1
指令周期数：	1
示例：	MOVWF OPTION 执行指令前 OPTION = 0xFF W = 0x4F 执行指令后 OPTION = 0x4F W = 0x4F

MOVLW 将立即数传送到 W

语法：	[*标号*] MOVLW k
操作数：	0 ≤ k ≤ 255
操作：	k → (W)
受影响的状态位：	无
机器码：	11 | 00xx | kkkk | kkkk
说明：	将 8 位立即数 k 装入 W 寄存器。“无关位”被汇编为 0。
指令字数：	1
指令周期数：	1
示例：	MOVLW 0x5A 执行指令后 W = 0x5A

NOP 空操作

语法：	[*标号*] NOP
操作数：	无
操作：	空操作
受影响的状态位：	无
机器码：	00 | 0000 | 0xx0 | 0000
说明：	无任何操作。
指令字数：	1
指令周期数：	1
示例：	NOP

RETFIE 从中断返回

语法：	[*标号*] RETFIE
操作数：	无
操作：	TOS → PC， 1 → GIE
受影响的状态位：	无
机器码：	00 0000 0000 1001
说明：	从中断返回。执行出栈操作，将栈顶 （TOS）单元内容装入 PC。通过置 1 全局中断允许位 GIE（INTCON<7>）允许中断。这是一条双周期指令。
指令字数：	1
指令周期数：	2
示例：	RETFIE

中断后
PC = TOS
GIE = 1

RETLW 返回并将立即数传送到 W

语法：	[*标号*] RETLW k
操作数：	$0 \leq k \leq 255$
操作：	k → (W) TOS → PC
受影响的状态位：	无
机器码：	11 01xx kkkk kkkk
说明：	将 8 位立即数 k 装入 W 寄存器。栈顶内容 （返回地址）被装入程序计数器。这是一条双周期指令。
指令字数：	1
指令周期数：	2

示例：

```
CALL TABLE ;W contains
           ;tableoffset
           ;value
TABLE
 •         ;W now has
 •         ;table value
 •
ADDWF PC    ;W = offset
RETLW k1    ;Begin table
RETLW k2    ;
 •
 •
 •
RETLW kn    ; End of table
```

执行指令前
W = 0x07
执行指令后
W = k8 的值

RETURN 从子程序返回

语法：	[*标号*] RETURN
操作数：	无
操作：	TOS → PC
受影响的状态位：	无
说明：	从子程序返回。执行出栈操作，将栈顶 （TOS）单元内容装入程序计数器。这是一条双周期指令。

RLF 对 f 执行带进位的左移

语法：	[*标号*] RLF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	参见下面的说明
受影响的状态位：	C
机器码：	00 | 1101 | dfff | ffff
说明：	将寄存器 f 的内容连同进位标志位一起左移 1 位。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。
指令字数：	1
指令周期数：	1
示例：	RLF REG1,0

C ← 寄存器 f

```
执行指令前
        REG1   =   1110 0110
        C      =   0
执行指令后
        REG1   =   1110 0110
        W      =   1100 1100
        C      =   1
```

RRF 对 f 执行带进位的右移

语法：	[*标号*] RRF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	参见下面的说明
受影响的状态位：	C
说明：	将寄存器 f 的内容连同进位标志位一起右移 1 位。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

C → 寄存器 f

SLEEP 进入待机模式

语法：	[*标号*] SLEEP
操作数：	无
操作：	00h → WDT， 0 → WDT 预分频器， 1 → $\overline{TO}$， 0 → $\overline{PD}$
受影响的状态位：	$\overline{TO}$ 和 $\overline{PD}$
说明：	掉电状态位 （$\overline{PD}$）清零。超时状态位 （$\overline{TO}$）位置 1。看门狗定时器及其预分频器被清零。 振荡器停振，处理器进入休眠模式。

SUBLW 从立即数中减去 W 寄存器的内容

语法：	[*标号*] SUBLW k
操作数：	0 ≤ k ≤ 255
操作：	k - (W) → (W)
受影响的状态位：	C、 DC 和 Z
说明：	从 8 位立即数 k 中减去 W 寄存器的内容 （采用二的补码方法进行运算）。结果存入 W 寄存器。

SUBWF f 减去 W

语法：	[*标号*] SUBWF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f) - (W) → (目标寄存器)
受影响的状态位：	C、 DC 和 Z
说明：	从寄存器 f 中减去 W 寄存器的内容 （采用二的补码方法进行运算）。如果 d 为 0，结果存储到 W 寄存器。如果 d 为 1，结果存回寄存器 f。

SWAPF	将 f 中的两个半字节交换
语法：	[*标号*] SWAPF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(f<3:0>) → (目标寄存器 <7:4>)， (f<7:4>) → (目标寄存器 <3:0>)
受影响的状态位：	无
说明：	将寄存器 f 的高半字节和低半字节交换。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

XORLW	立即数与 W 作逻辑异或运算
语法：	[*标号*] XORLW k
操作数：	0 ≤ k ≤ 255
操作：	(W).XOR. k → (W)
受影响的状态位：	Z
说明：	将 W 寄存器的内容与 8 位立即数 k 作逻辑异或运算。结果存入 W 寄存器。

XORWF	W 和 f 作逻辑异或运算
语法：	[*标号*] XORWF f,d
操作数：	0 ≤ f ≤ 127 d ∈ [0,1]
操作：	(W) .XOR.(f) → (目标寄存器)
受影响的状态位：	Z
说明：	将 W 寄存器的内容与 f 寄存器的内容作逻辑异或运算。如果 d 等于 0，结果存放在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

18.0 开发支持

一系列硬件及软件开发工具对 PICmicro® 单片机提供支持：

- 集成开发环境
  - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
  - MPASM™ 汇编器
  - MPLAB C18 和 MPLAB C30 C 编译器
  - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
  - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
  - MPLAB SIM 软件模拟器
- 仿真器
  - MPLAB ICE 2000 在线仿真器
  - MPLAB ICE 4000 在线仿真器
- 在线调试器
  - MPLAB ICD 2
- 器件编程器
  - PICSTART® Plus 开发编程器
  - MPLAB PM3 器件编程器
  - PICkit™ 2 开发编程器
- 低成本演示和开发板及评估工具包

18.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
  - 模拟器
  - 编程器 （单独销售）
  - 仿真器 （单独销售）
  - 在线调试器 （单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件 （汇编语言或 C 语言）
- 点击一次即可完成汇编 （或编译）并将代码下载到 PICmicro MCU 仿真器和模拟器工具中 （自动更新所有项目信息）
- 可使用如下各项进行调试：
  - 源文件 （汇编语言或 C 语言）
  - 混合汇编语言和 C 语言
  - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

18.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PICmicro MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

18.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 系列单片机及 dsPIC30F、dsPIC33 和 PIC24 系列数据信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

18.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起来增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

18.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。 MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

18.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PICmicro MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、 I/O 的动作、大部分的外设及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及MPASM和MAPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

18.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PICmicro 单片机的设计工具。 MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PICmicro 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

18.8 MPLAB ICE 4000 高性能在线仿真器

MPLAB ICE 4000 在线仿真器旨在为产品开发工程师提供一整套用于高端 PICmicro MCU 和 dsPIC DSC 的设计工具。 MPLAB ICE 4000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 4000 是高级的仿真系统，除具备 MPLAB ICE 2000 的所有功能外，它还增加了适用于 dsPIC30F 和 PIC18XXXX 器件的仿真存储容量以及高速性能。该仿真器的先进特性包括复杂触发和定时功能及高达 2 Mb 的仿真存储容量。

MPLAB ICE 4000 在线仿真系统设计为一款实时仿真系统，该仿真系统具备通常只有在更加昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft Windows 32 位操作系统可使这些功能在一个简单而统一的应用程序中得以很好的利用。

18.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PICmicro MCU，可用于开发本系列及其他 PICmicro MCU 和 dsPIC DSC。 MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程（In-Circuit Serial Programming™， ICSP™）协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PICmicro 器件的开发编程器。

18.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器（128 x 64），以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下， MPLAB PM3 器件编程器不必与 PC 相连即可对 PICmicro 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

18.11 PICSTART Plus 开发编程器

PICSTART Plus开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM（RS-232）端口与 PC 相连。 MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PICmicro 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

18.12 PICkit 2 开发编程器

PICkit™ 2 开发编程器是一个低成本编程器，通过其易于使用的接口可对众多 Microchip 的低档、中档和 PIC18F 系列闪存单片机进行编程。PICkit 2 入门工具包中包含一个有实验布线区的开发板、十二堂系列课程、软件和 HI-TECH 的 PICC Lite C 编译器，有助于用户快速掌握 PIC® 单片机的使用。这一工具包为使用 Microchip 功能强大的中档闪存系列单片机进行编程、评估和应用开发，提供了所需的一切。

18.13 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PICmicro MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、 RS-232 接口、 LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外， Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、 KEELOQ® 数据安全产品 IC、CAN、 IrDA®、 PowerSmart® 电池管理、 SEEVAL® 评估系统、 Σ–Δ ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 （www.microchip.com）以及最新的 *“Product Selector Guide（产品选型指南）”*（DS00148）。

注：

注：

19.0 电气规范

绝对最大值 (†)

参数	值
偏置时环境温度	-40°C 至 +125°C
储存温度	-65°C 至 +150°C
V_{DD} 相对于 V_{SS} 的电压	-0.3V 至 +6.5V
$\overline{MCLR}$ 相对于 Vss 的电压	-0.3 至 +13.5V
其他引脚相对于 Vss 的电压	-0.3V 至 (V_{DD} + 0.3V)
总功耗 (1)	1.0 W
V_{SS} 引脚的最大输出电流	300 mA
V_{DD} 引脚的最大输入电流	250 mA
输入钳位电流 I_{IK} （V_I < 0 或 V_I > V_{DD}）	± 20 mA
输出钳位电流 I_{OK} （Vo < 0 或 Vo >V_{DD}）	± 20 mA
任一 I/O 引脚的最大输出拉电流	25 mA
任一 I/O 引脚的最大输出灌电流	25 mA
所有端口的最大拉电流	200 mA
所有端口的最大灌电流	200 mA

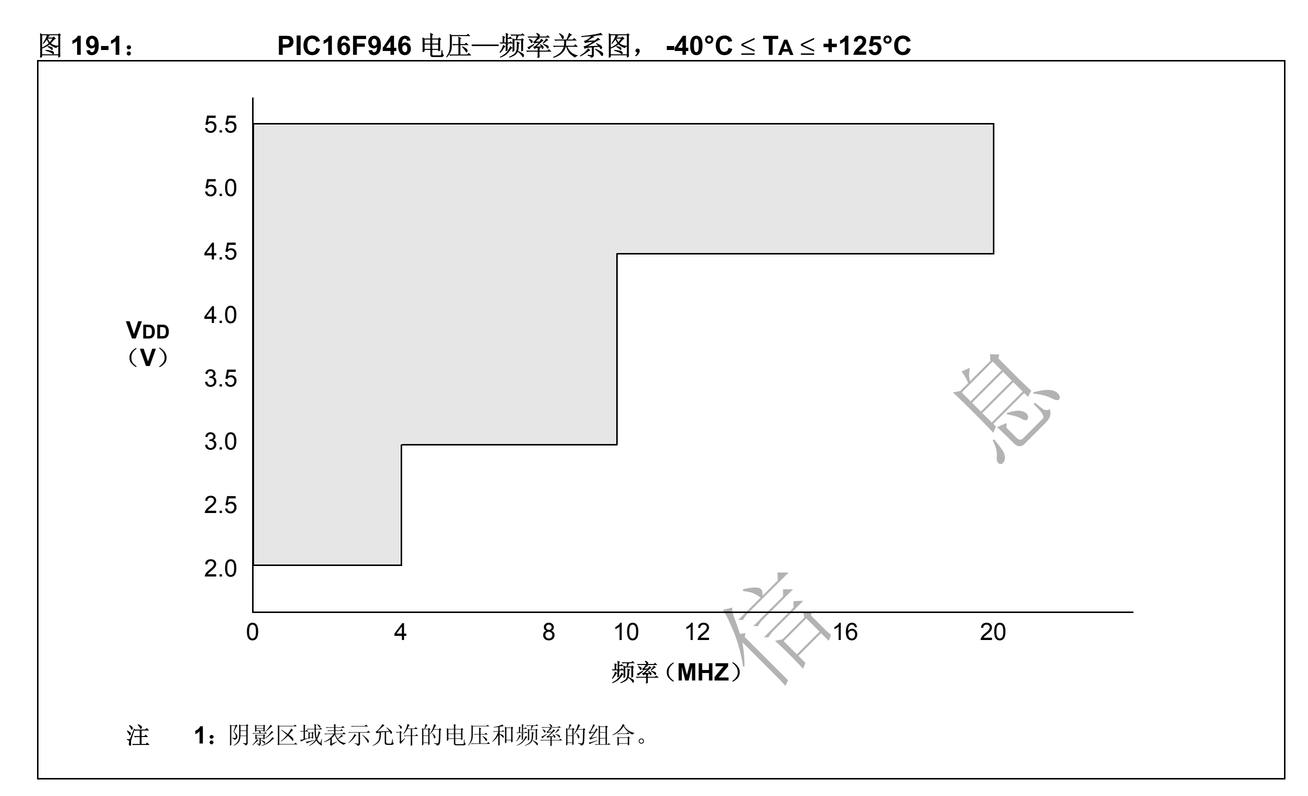
注 1：功耗按如下公式计算：$P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum(V_{OL} \times I_{OL})$。

2：如果 MCLR 引脚上的电压尖峰低于 Vss，感应电流大于 80 mA，可能会引起器件闭锁。因此在 $\overline{MCLR}$ 引脚施加低电平时，应该在该引脚上串连一个 50-100Ω 的电阻，而不直接将该引脚连接到 Vss。

† 注意：如果器件的工作条件超过 "绝对最大值"，就可能会对器件造成永久性损坏。上述值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其稳定性会受到影响。



图 19-1： PIC16F946 电压—频率关系图， -40°C ≤ TA ≤ +125°C







19.1 直流特性： PIC16F946-I （工业级）， PIC16F946-E （扩展级）

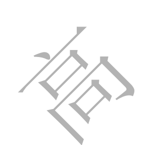
直流特性			标准工作条件 （除非另外声明） 工作温度 -40°C ≤ T_A ≤ +85°C （工业级） -40°C ≤ T_A ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
 D001 D001C D001D	V_{DD}	电源电压	 2.0 3.0 4.5	 — — —	 5.5 5.5 5.5	 V V V	F_{OSC} < = 4 MHz： F_{OSC} < = 10 MHz F_{OSC} < = 20 MHz
D002	V_{DR}	RAM 数据保持电压 (1)	1.5*	—	—	V	器件工作在休眠模式下
D003	V_{POR}	确保能够产生内部上电复位信号的 V_{DD} 起始电压	—	V_{SS}	—	V	详情见第 16.3 节 “上电复位”。
D004	S_{VDD}	确保能够产生内部上电复位信号的 V_{DD} 上升速率	0.05*	—	—	V/ms	详情见第 16.3 节 “上电复位”。
D005	V_{BOR}	欠压复位	—	2.1	—	V	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值” 栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：该电压是休眠模式下保证不丢失 RAM 数据的最小 V_{DD}。





19.2 直流特性：PIC16F946-I （工业级）

直流特性		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D010	供电电流 （IDD）[1, 2]	—	8	TBD	μA	2.0	FOSC = 32 kHz LP 振荡模式
		—	11	TBD	μA	3.0	
		—	33	TBD	μA	5.0	
D011		—	110	TBD	μA	2.0	FOSC = 1 MHz XT 振荡模式
		—	190	TBD	μA	3.0	
		—	330	TBD	μA	5.0	
D012		—	220	TBD	μA	2.0	FOSC = 4 MHz XT 振荡模式
		—	370	TBD	μA	3.0	
		—	0.6	TBD	mA	5.0	
D013		—	70	TBD	μA	2.0	FOSC = 1 MHz EC 振荡模式
		—	140	TBD	μA	3.0	
		—	260	TBD	μA	5.0	
D014		—	180	TBD	μA	2.0	FOSC = 4 MHz EC 振荡模式
		—	320	TBD	μA	3.0	
		—	500	TBD	μA	5.0	
D015		—	5	TBD	μA	2.0	FOSC = 31 kHz INTOSC 模式
		—	14	TBD	μA	3.0	
		—	30	TBD	mA	5.0	
D016		—	340	TBD	μA	2.0	FOSC = 4 MHz INTOSC 模式
		—	500	TBD	μA	3.0	
		—	0.8	TBD	mA	5.0	
D017		—	180	TBD	μA	2.0	FOSC = 4 MHz EXTRC 模式
		—	320	TBD	μA	3.0	
		—	580	TBD	μA	5.0	
D018		—	2.1	TBD	mA	4.5	FOSC = 20 MHz HS 振荡模式
		—	3.0	TBD	mA	5.0	

图注： TBD = 待定

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：在正常的工作模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，拉至 VDD ； MCLR = VDD ；禁止 WDT。

2：供电电流主要随工作电压和频率而变化。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会影响电流消耗。

3：外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从该电流中减去基本 IDD 或 IPD 电流得出。在计算总电流消耗时应使用最大值。

4：休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

19.2 直流特性：PIC16F946-I （工业级）（续）

直流特性		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D020	掉电基本电流 （IPD）[4]	—	0.1	TBD	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 被禁止
		—	0.5	TBD	μA	3.0	
		—	0.75	TBD	μA	5.0	
D021		—	0.6	TBD	μA	2.0	WDT 电流
		—	1.8	TBD	μA	3.0	
		—	8.4	TBD	μA	5.0	
D022		—	58	TBD	μA	3.0	欠压复位电流
		—	75	TBD	μA	5.0	
D023		—	35	TBD	μA	2.0	比较器电流 [3]
		—	65	TBD	μA	3.0	
		—	130	TBD	μA	5.0	
D024		—	40	TBD	μA	2.0	CVREF 电流
		—	50.5	TBD	μA	3.0	
		—	80	TBD	μA	5.0	
D025		—	2.1	TBD	μA	2.0	T1OSC 电流
		—	2.5	TBD	μA	3.0	
		—	3.4	TBD	μA	5.0	
D026		—	1.2	TBD	nA	3.0	A/D 电流
		—	0.0022	TBD	μA	5.0	

图注： TBD = 待定

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：在正常的工作模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，拉至 VDD ；MCLR = VDD ；禁止 WDT。

2：供电电流主要随工作电压和频率而变化。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会影响电流消耗。

3：外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从该电流中减去基本 IDD 或 IPD 电流得出。在计算总电流消耗时应使用最大值。

4：休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

19.3 直流特性：PIC16F946-E （扩展级）

直流特性		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C （扩展级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D010E	供电电流 （IDD）[1, 2]	—	8	TBD	µA	2.0	FOSC = 32 kHz LP 振荡模式
		—	11	TBD	µA	3.0	
		—	33	TBD	µA	5.0	
D011E		—	110	TBD	µA	2.0	FOSC = 1 MHz XT 振荡模式
		—	190	TBD	µA	3.0	
		—	330	TBD	µA	5.0	
D012E		—	220	TBD	µA	2.0	FOSC = 4 MHz XT 振荡模式
		—	370	TBD	µA	3.0	
		—	0.6	TBD	mA	5.0	
D013E		—	70	TBD	µA	2.0	FOSC = 1 MHz EC 振荡模式
		—	140	TBD	µA	3.0	
		—	260	TBD	µA	5.0	
D014E		—	180	TBD	µA	2.0	FOSC = 4 MHz EC 振荡模式
		—	320	TBD	µA	3.0	
		—	500	TBD	µA	5.0	
D015E		—	5	TBD	µA	2.0	FOSC = 31 kHz INTOSC 模式
		—	14	TBD	µA	3.0	
		—	30	TBD	mA	5.0	
D016E		—	340	TBD	µA	2.0	FOSC = 4 MHz INTOSC 模式
		—	500	TBD	µA	3.0	
		—	0.8	TBD	mA	5.0	
D017E		—	180	TBD	µA	2.0	FOSC = 4 MHz EXTRC 模式
		—	320	TBD	µA	3.0	
		—	580	TBD	µA	5.0	
D018E		—	2.1	TBD	mA	4.5	FOSC = 20 MHz HS 振荡模式
		—	3.0	TBD	mA	5.0	

图注： TBD = 待定

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：在正常的工作模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，拉至 VDD ； $\overline{MCLR}$ = VDD ；禁止 WDT。

2：供电电流主要随工作电压和频率而变化。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会影响电流消耗。

3：外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从该电流中减去基本 IDD 或 IPD 电流得出。在计算总电流消耗时应使用最大值。

4：休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

19.3 直流特性：PIC16F946-E （扩展级） （续）

直流特性		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C （扩展级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D020E	掉电基本电流 （IPD）[4]	—	0.1	TBD	μA	2.0	WDT、 BOR、比较器、 VREF 和 T1OSC 被禁止
		—	0.5	TBD	μA	3.0	
		—	0.75	TBD	μA	5.0	
D021E		—	0.6	TBD	μA	2.0	WDT 电流
		—	1.8	TBD	μA	3.0	
		—	8.4	TBD	μA	5.0	
D022E		—	58	TBD	μA	3.0	欠压复位电流
		—	75	TBD	μA	5.0	
D023E		—	35	TBD	μA	2.0	比较器电流 [3]
		—	65	TBD	μA	3.0	
		—	130	TBD	μA	5.0	
D024E		—	40	TBD	μA	2.0	CVREF 电流
		—	50.5	TBD	μA	3.0	
		—	80	TBD	μA	5.0	
D025E		—	2.1	TBD	μA	2.0	T1OSC 电流
		—	2.5	TBD	μA	3.0	
		—	3.4	TBD	μA	5.0	
D026E		—	1.2	TBD	μA	3.0	A/D 电流 [3]
		—	0.0022	TBD	μA	5.0	

图注： TBD = 待定

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：在正常的工作模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，拉至 VDD ； $\overline{MCLR}$ = VDD ；禁止 WDT。

2：供电电流主要随工作电压和频率而变化。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会影响电流消耗。

3：外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从该电流中减去基本 IDD 或 IPD 电流得出。在计算总电流消耗时应使用最大值。

4：休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

19.4 直流特性： PIC16F946-I （工业级）， PIC16F946-E （扩展级）

直流特性			标准工作条件 （除非另外声明） 工作温度 -40°C ≤ T_A ≤ +85°C （工业级） -40°C ≤ T_A ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
	V_{IL}	输入低电压					
		I/O 端口：					
D030		带 TTL 缓冲器	V_{SS}	—	0.8	V	4.5V ≤ V_{DD} ≤ 5.5V
D030A			V_{SS}	—	0.15 V_{DD}	V	其他情况
D031		带施密特触发缓冲器	V_{SS}	—	0.2 V_{DD}	V	整个范围
D032		$\overline{MCLR}$， OSC1 （RC 模式）	V_{SS}	—	0.2 V_{DD}	V	
D033		OSC1 （XT 和 LP 模式） (1)	V_{SS}	—	0.3	V	
D033A		OSC1 （HS 模式） (1)	V_{SS}	—	0.3 V_{DD}	V	
D034		I^2C™ 模式	V_{SS}	—	0.3V_{DD}	V	整个 V_{DD} 范围
	V_{IH}	输入高电压					
		I/O 端口：		—			
D040		带 TTL 缓冲器	2.0	—	V_{DD}	V	4.5V ≤ V_{DD} ≤ 5.5V
D040A			(0.25V_{DD} + 0.8)	—	V_{DD}	V	其他情况
D041		带施密特触发缓冲器	0.8 V_{DD}	—	V_{DD}	V	整个范围
D042		$\overline{MCLR}$	0.8 V_{DD}	—	V_{DD}	V	
D043		OSC1 （XT 和 LP 模式）	1.6	—	V_{DD}	V	（注 1）
D043A		OSC1 （HS 模式）	0.7 V_{DD}	—	V_{DD}	V	（注 1）
D043B		OSC1 （RC 模式）	0.9 V_{DD}	—	V_{DD}	V	
D044		I^2C 模式	0.7V_{DD}	—	V_{DD}	V	整个 V_{DD} 范围
D070	I_{PUR}	PORTB 弱上拉电流	50*	250	400*	μA	V_{DD} = 5.0V， V_{PIN} = V_{SS}
	I_{IL}	输入泄漏电流 (2)					
D060		I/O 端口	—	± 0.1	± 1	μA	V_{SS} ≤ V_{PIN} ≤ V_{DD}，引脚处于高阻态
D061		$\overline{MCLR}$(3)	—	± 0.1	± 5	μA	V_{SS} ≤ V_{PIN} ≤ V_{DD}
D063		OSC1	—	± 0.1	± 5	μA	V_{SS} ≤ V_{PIN} ≤ V_{DD}， XT、 HS 和 LP 振荡配置
	V_{OL}	输出低电压					
D080		I/O 端口	—	—	0.6	V	I_{OL} = 8.5 mA， V_{DD} = 4.5V （工业级）
D083		OSC2/CLKO （RC 模式）	—	—	0.6	V	I_{OL} = 1.6 mA， V_{DD} = 4.5V （工业级） I_{OL} = 1.2 mA， V_{DD} = 4.5V （扩展级）
	V_{OH}	输出高电压					
D090		I/O 端口	V_{DD} – 0.7	—	—	V	I_{OH} = -3.0 mA， V_{DD} = 4.5V （工业级）
D092		OSC2/CLKO （RC 模式）	V_{DD} – 0.7	—	—	V	I_{OH} = -1.3 mA， V_{DD} = 4.5V （工业级） I_{OH} = -1.0 mA， V_{DD} = 4.5V （扩展级）

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1： 在 RC 振荡器配置中， OSC1/CLKI 引脚被配置为施密特触发器输入。在 RC 模式下，建议不要使用外部时钟。

2： 负电流定义为引脚的拉电流。

3： $\overline{MCLR}$ 引脚上的泄漏电流主要取决于施加在该引脚上的电压值。规定电压值为正常工作条件下的电压值。在不同的输入电压下可能测得更高的泄漏电流。

19.4 直流特性： PIC16F946-I （工业级）， PIC16F946-E （扩展级） （续）

直流特性			标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
		输出引脚上的容性负载规范					
D100	COSC2	OSC2 引脚	—	—	15*	pF	当外部时钟用于驱动 OSC1 时处于 XT、 HS 和 LP 模式
D101	CIO	所有 I/O 引脚	—	—	50*	pF	
		数据 EEPROM 存储器					
D120	ED	字节耐久性	100K	1M	—	E/W	-40°C ≤ TA ≤+85°C
D120A	ED	字节耐久性	10K	100K	—	E/W	+85°C ≤ TA ≤ +125°C
D121	VDRW	用于读 / 写的 VDD	VMIN	—	5.5	V	使用 EECON1 进行读写 VMIN = 最小工作电压
D122	TDEW	擦 / 写周期	—	5	6	ms	
D123	TRETD	数据保存时间	40	—	—	年	假设没有违反其他规范
D124	TREF	刷新前的总擦 / 写次数	1M	10M	—	E/W	-40°C ≤ TA ≤+85°C
		闪存程序存储器					
D130	EP	电池耐久性	10K	100K	—	E/W	-40°C ≤ TA ≤+85°C
D130A	ED	电池耐久性	1K	10K	—	E/W	+85°C ≤ TA ≤ +125°C
D131	VPR	用于读操作的 VDD	VMIN	—	5.5	V	VMIN = 最小工作电压
D132	VPEW	用于擦 / 写操作的 VDD	4.5	—	5.5	V	
D133	TPEW	擦 / 写周期	—	2	2.5	ms	
D134	TRETD	数据保存时间	40	—	—	年	在不违反其他规范的前提下

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 **1：** 在 RC 振荡器配置中， OSC1/CLKI 引脚被配置为施密特触发器输入。在 RC 模式下，建议不要使用外部时钟。

2： 负电流定义为引脚的拉电流。

3： MCLR 引脚上的泄漏电流主要取决于施加在该引脚上的电压值。规定电压值为正常工作条件下的电压值。在不同的输入电压下可能测得更高的泄漏电流。

19.5 时序参数符号

可根据以下任一格式创建时序参数符号：

1. TppS2ppS
2. TppS

T			
F	频率	T	时间

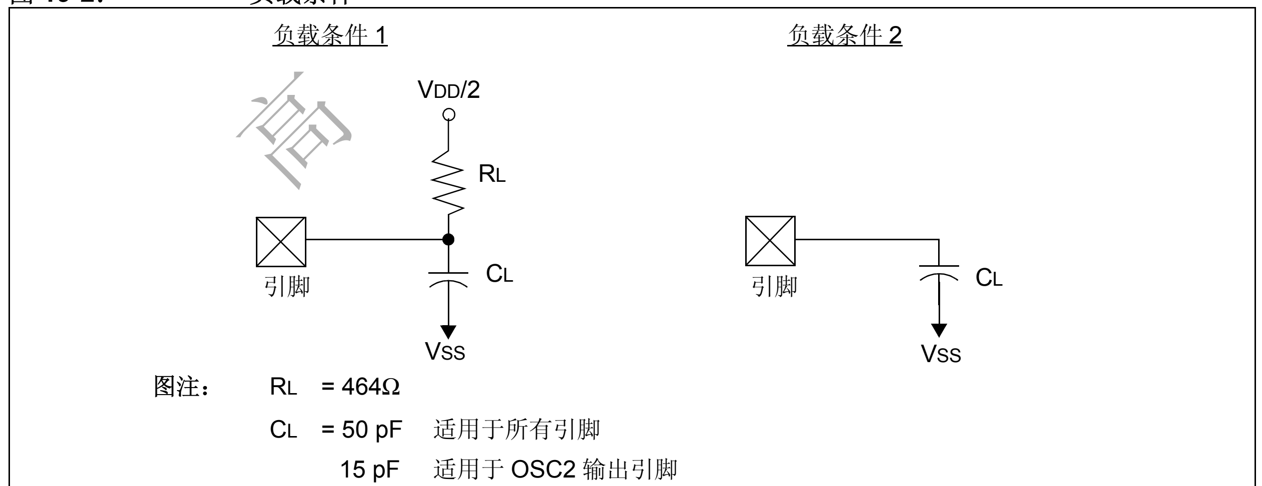
小写字母（pp）及其含意：

pp			
cc	CCP1	osc	OSC1
ck	CLKO	rd	$\overline{\text{RD}}$
cs	$\overline{\text{CS}}$	rw	$\overline{\text{RD}}$ 或 $\overline{\text{WR}}$
di	SDI	sc	SCK
do	SDO	ss	$\overline{\text{SS}}$
dt	数据输入	t0	T0CKI
io	I/O 端口	t1	T1CKI
mc	$\overline{\text{MCLR}}$	wr	$\overline{\text{WR}}$

大写字母及其含意：

S			
F	下降	P	周期
H	高	R	上升
I	无效（高阻态）	V	有效
L	低	Z	高阻态

图 19-2：　负载条件



图注：　R_L = 464Ω
　　　C_L = 50 pF　适用于所有引脚
　　　　　15 pF　适用于 OSC2 输出引脚

19.6 交流特性：PIC16F946 （工业级，扩展级）

图 19-3： 外部时钟时序

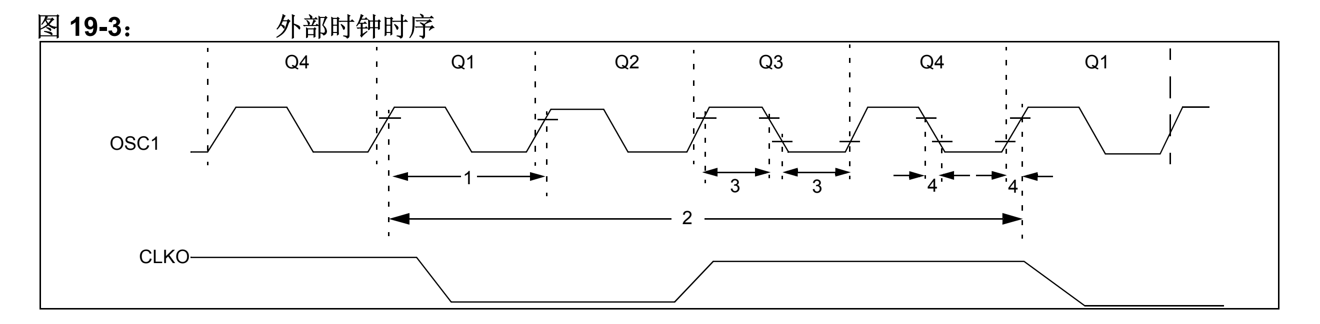


表 19-1： 外部时钟时序要求

标准工作条件 （除非另外声明） 工作温度 -40°C≤ TA ≤ +125°C							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
	FOSC	外部 CLKI 频率 (1)	DC	—	37	kHz	LP 振荡模式
			DC	—	4	MHz	XT 振荡模式
			DC	—	20	MHz	HS 振荡模式
			DC	—	20	MHz	EC 振荡模式
		振荡器频率 (1)	5	—	37	kHz	LP 振荡模式
			—	4	—	MHz	INTOSC 模式
			DC	—	4	MHz	RC 振荡模式
			0.1	—	4	MHz	XT 振荡模式
			1	—	20	MHz	HS 振荡模式
1	TOSC	外部 CLKI 周期 (1)	27	—	∞	μs	LP 振荡模式
			50	—	∞	ns	HS 振荡模式
			50	—	∞	ns	EC 振荡模式
			250	—	∞	ns	XT 振荡模式
		振荡器周期 (1)	27		200	μs	LP 振荡模式
			—	250	—	ns	INTOSC 模式
			250	—	—	ns	RC 振荡模式
			250	—	10,000	ns	XT 振荡模式
			50	—	1,000	ns	HS 振荡模式
2	TCY	指令周期 (1)	200	TCY	DC	ns	TCY = 4/FOSC
3	TosL，TosH	外部CLKI（OSC1）的高电平时间 外部 CLKI 的低电平时间	2*	—	—	μs	LP 振荡器， TOSC L/H 占空比
			20*	—	—	ns	HS 振荡器， TOSC L/H 占空比
			100*	—	—	ns	XT 振荡器， TOSC L/H 占空比
4	TosR，TosF	外部 CLKI 上升时间 外部 CLKI 下降时间	—	—	50*	ns	LP 振荡器
			—	—	25*	ns	XT 振荡器
			—	—	15*	ns	HS 振荡器

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：指令周期 （TCY）等于输入振荡器时基周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应于特定振荡器类型的特征数据。超过这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期。所有器件都测试了 “最小值”，测试时在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大值”周期时限为 “DC”（没有时钟）。

表 **19-2：** 高精度内部振荡器参数

标准工作条件（除非另外声明） 工作温度 -40°C ≤ T_A ≤ +125°C								
参数编号	符号	特性	频率容差	最小值	典型值 †	最大值	单位	条件
F10	F_{OSC}	经过校准的内部 INTOSC 频率 [(1)]	±1%	—	8.00	TBD	MHz	V_{DD} 和温度待定
			±2%	—	8.00	TBD	MHz	2.5V ≤ V_{DD} ≤ 5.5V 0°C ≤ T_A ≤ +85°C
			±5%	—	8.00	TBD	MHz	2.0V ≤ V_{DD} ≤ 5.5V -40°C ≤ T_A ≤ +85°C （工业级） -40°C ≤ T_A ≤ +125°C （扩展级）
F14	$T_{IOSC ST}$	从休眠模式唤醒后振荡器的起振延时 *	—	—	TBD	TBD	μs	V_{DD} = 2.0V， -40°C 至 +85°C
			—	—	TBD	TBD	μs	V_{DD} = 3.0V， -40°C 至 +85°C
			—	—	TBD	TBD	μs	V_{DD} = 5.0V， -40°C 至 +85°C

图注： TBD = 待定

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：为了确保振荡器频率的容差，必须尽量靠近器件在 V_{DD} 和 V_{SS} 之间连接去耦电容。建议并联一个 0.1 μF 和 0.01 μF 的电容。



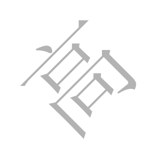


图 19-4： CLKO 和 I/O 时序

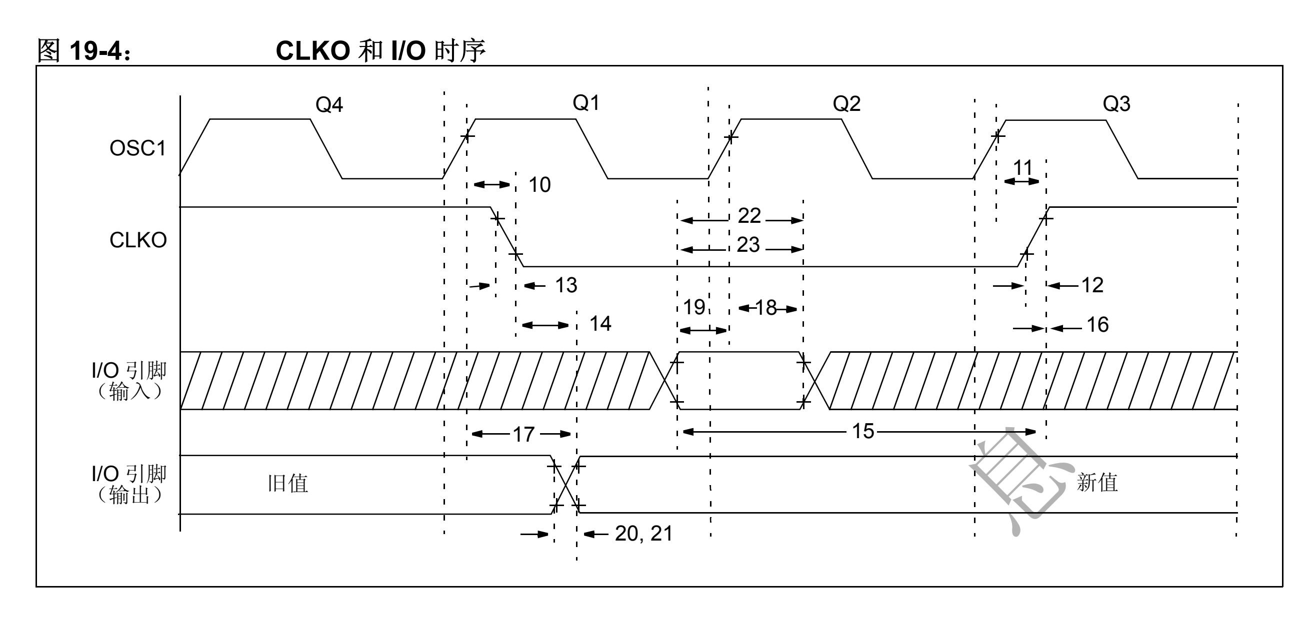


表 19-3： CLKO 和 I/O 时序要求

标准工作条件（除非另外声明）
工作温度 -40°C ≤ TA ≤ +125°C

参数编号	符号	特性		最小值	典型值 †	最大值	单位	条件
10*	TosH2ckL	OSC1↑ 到 CLOUT↓ 的时间		—	75	200	ns	（注 1）
11*	TosH2ckH	OSC1↑ 到 CLOUT↑ 的时间		—	75	200	ns	（注 1）
12*	TckR	CLKO 上升时间		—	35	100	ns	（注 1）
13*	TckF	CLKO 下降时间		—	35	100	ns	（注 1）
14*	TckL2ioV	CLKO ↓ 到端口输出有效的时间		—	—	0.5 TCY + 20	ns	（注 1）
15*	TioV2ckH	在 CLKO ↑ 前端口输入有效的时间		Tosc + 200 ns	—	—	ns	（注 1）
16*	TckH2ioI	在 CLKO ↑ 后保持端口输入的时间		0	—	—	ns	（注 1）
17*	TosH2ioV	OSC1↑（Q1 周期）到端口输出有效的时间		—	50	150*	ns	
				—	—	300	ns	
18*	TosH2ioI	OSC1↑（Q2 周期）到端口输入无效的时间（I/O 输入保持时间）	3.0-5.5V	100	—	—	ns	
			2.0-5.5V	200	—	—	ns	
19*	TioV2osH	端口输入有效到 OSC1↑ 的时间（I/O 输入建立时间）		0	—	—	ns	
20*	TioR	端口输出上升时间	3.0-5.5V	—	10	40	ns	
			2.0-5.5V	—	—	145		
21*	TioF	端口输出下降时间	3.0-5.5V	—	10	40	ns	
			2.0-5.5V	—	—	145		
22*	Tinp	INT 引脚高电平或低电平时间		25	—	—	ns	
23*	Trbp	PORTA 电平变化中断信号的高电平或低电平时间		TCY	—	—	ns	

* 这些参数仅为特征值，未经测试。
† 除非另行声明，否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：测量是在 RC 模式下进行的，其中 CLKO 输出为 4 x Tosc。

图 19-5： 复位、看门狗定时器、振荡器起振定时器和上电延时定时器

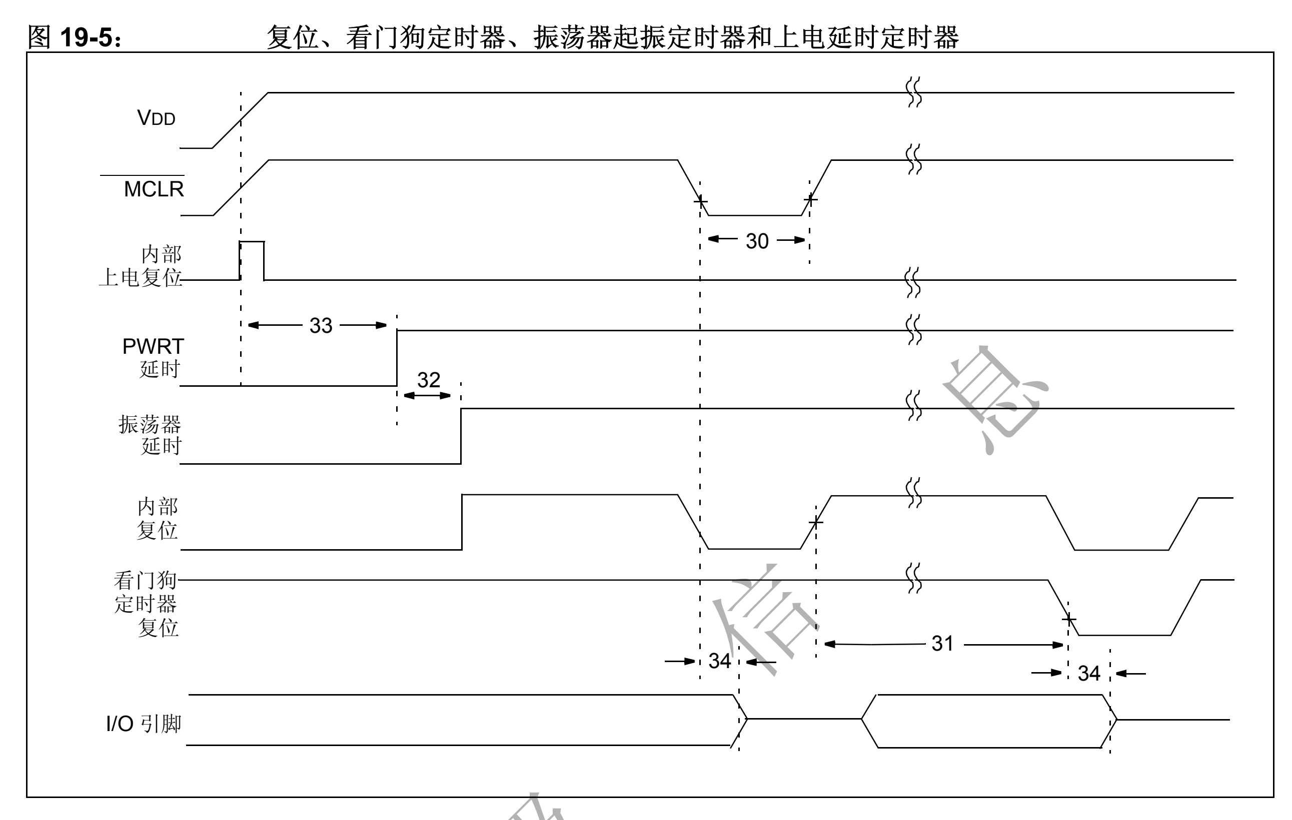
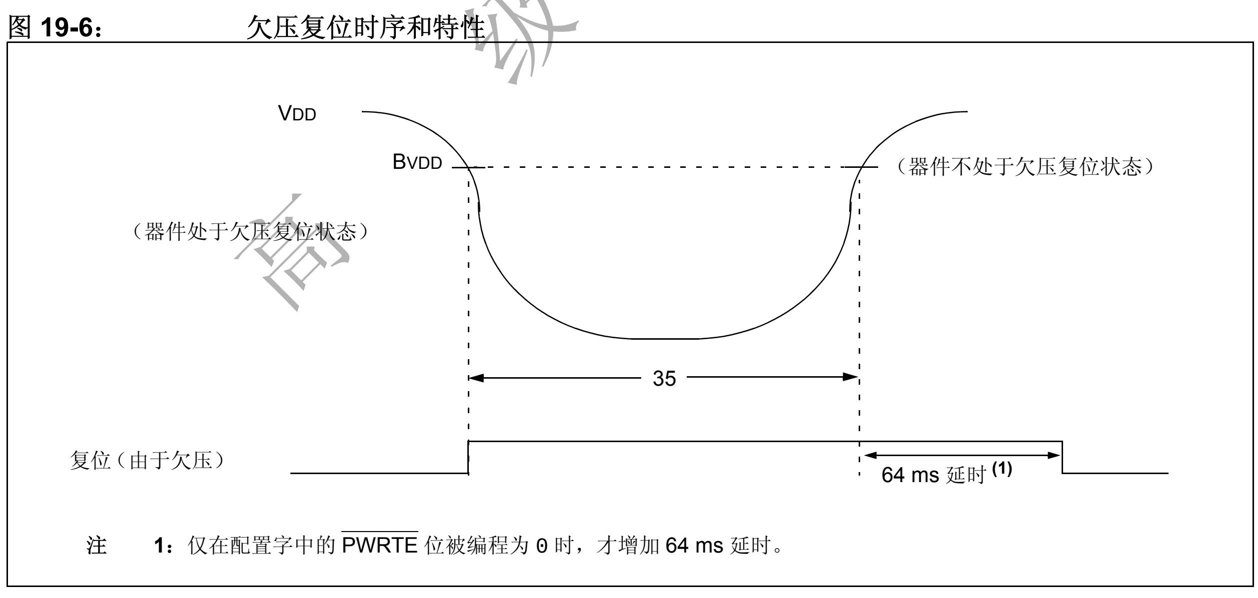


图 19-6： 欠压复位时序和特性



注 1：仅在配置字中的 PWRTE 位被编程为 0 时，才增加 64 ms 延时。

 初稿

表 19-4： 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压复位要求

标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
30	TMCL	MCLR 脉冲宽度（低电平）	2 11	— 18	— 24	µs ms	VDD = 5V， -40°C 至 +85°C 扩展级温度
31	TWDT	看门狗定时器超时周期（无预分频器）	10 10	17 17	25 30	ms ms	VDD = 5V， -40°C 至 +85°C 扩展级温度
32	TOST	振荡器起振定时器周期	—	1024 TOSC	—	—	TOSC = OSC1 周期
33*	TPWRT	上电延时定时器周期	28* TBD	64 TBD	132* TBD	ms ms	VDD = 5V， -40°C 至 +85°C 扩展级温度
34	TIOZ	MCLR 低电平或看门狗定时器复位引起的 I/O 高阻态时间	—	—	2.0	µs	
	BVDD	欠压复位电压	2.025	—	2.175	V	
35	TBOR	欠压复位脉冲宽度	100*	—	—	µs	VDD ≤ BVDD（D005）

图注： TBD = 待定

* 这些参数仅为特征值，未经测试。

† 除非另行声明，否则“典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

图 19-7： **TIMER0 和 TIMER1 外部时钟时序**

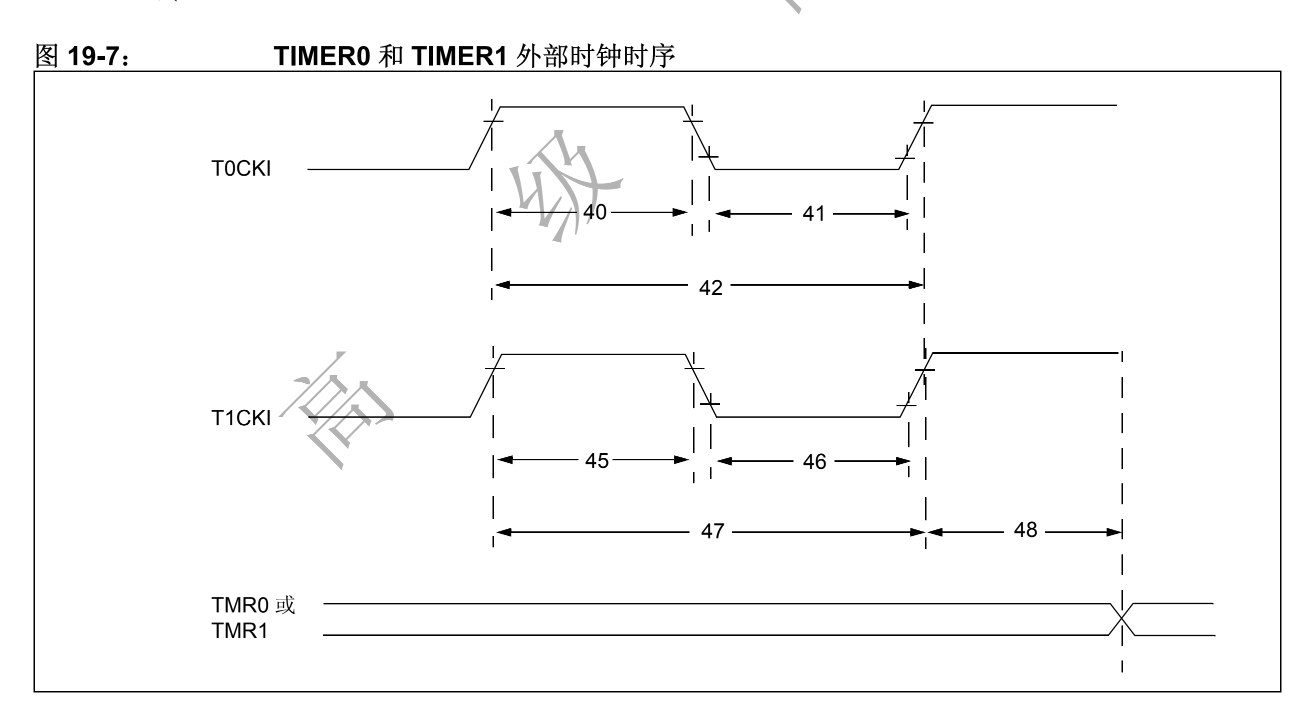


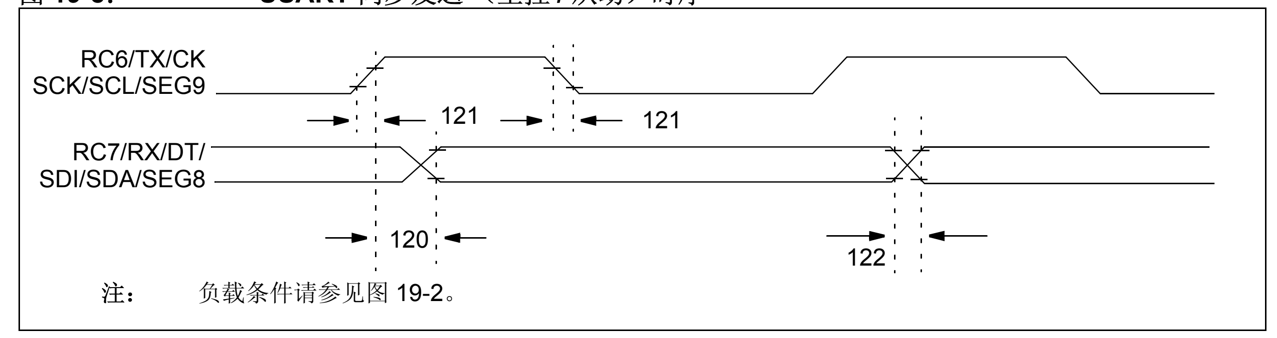
表 19-5： TIMER0 和 TIMER1 外部时钟要求

参数编号	符号	特性			最小值	典型值 †	最大值	单位	条件
40*	TT0H	T0CKI 高电平脉冲宽度		无预分频器	0.5 TCY + 20	—	—	ns	
				有预分频器	10	—	—	ns	
41*	TT0L	T0CKI 低电平脉冲宽度		无预分频器	0.5 TCY + 20	—	—	ns	
				有预分频器	10	—	—	ns	
42*	TT0P	T0CKI 周期			取以下两者中的较大值：20 或 (TCY + 40)/N	—	—	ns	N = 预分频值（2， 4，…， 256）
45*	TT1H	T1CKI 高电平时间	同步，无预分频器		0.5 TCY + 20	—	—	ns	
			同步，有预分频器	3.0-5.5V	15	—	—	ns	
				2.0-5.5V	25	—	—	ns	
			异步	3.0-5.5V	30	—	—	ns	
				2.0-5.5V	50	—	—	ns	
46*	TT1L	T1CKI 低电平时间	同步，无预分频器		0.5 TCY + 20	—	—	ns	
			同步，有预分频器	3.0-5.5V	15	—	—	ns	
				2.0-5.5V	25	—	—	ns	
			异步	3.0-5.5V	30	—	—	ns	
				2.0-5.5V	50	—	—	ns	
47*	TT1P	T1CKI 输入周期	同步	3.0-5.5V	取以下两者中的较大值：30 或 (TCY + 40)/N	—	—	ns	N = 预分频值（1， 2， 4， 8）
				2.0-5.5V	50 或 (TCY + 40)/N	—	—	ns	
			异步	3.0-5.5V	60	—	—	ns	
				2.0-5.5V	100	—	—	ns	
	FT1	Timer1 振荡器输入频率范围（将 T1OSCEN 位置 1 使能振荡器）			DC	—	37*	kHz	
48	TCKEZTMR1	从外部时钟边沿到定时器递增 1 的延时			2 TOSC*	—	7 TOSC*	—	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值” 栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

图 19-8： USART 同步发送（主控 / 从动）时序



注： 负载条件请参见图 19-2。

表 19-6： **USART 同步发送要求**

标准工作条件（除非另外声明） 工作温度 -40°C≤ TA ≤ +125°C							
参数编号	符号	特性		最小值	最大值	单位	条件
120	TCKH2DTV	同步发送（主控和从动） 时钟高电平到数据输出有效的时间	3.0-5.5V	—	80	ns	
			2.0-5.5V	—	100	ns	
121	TCKRF	时钟输出上升和下降时间（主控模式）	3.0-5.5V	—	45	ns	
			2.0-5.5V	—	50	ns	
122	TDTRF	数据输出上升和下降时间	3.0-5.5V	—	45	ns	
			2.0-5.5V	—	50	ns	

图 19-9： **USART 同步接收（主控 / 从动）时序**

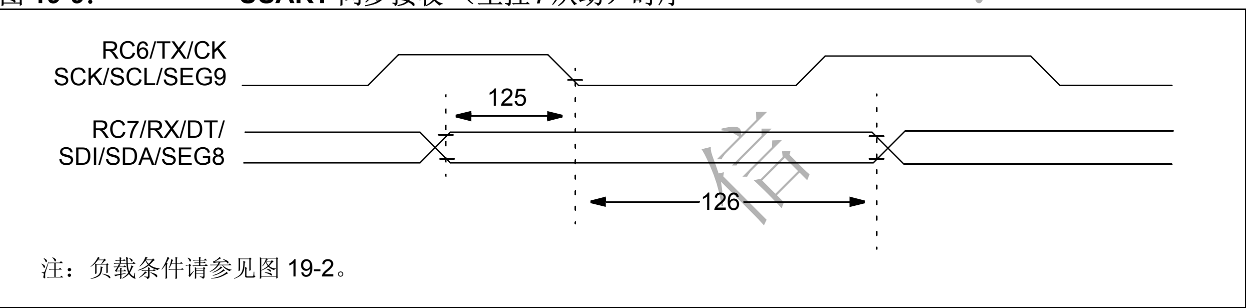


表 19-7： **USART 同步接收要求**

标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C						
参数编号	符号	特性	最小值	最大值	单位	条件
125	TDTV2CKL	同步接收（主控和从动） 在 CK↓之前的数据保持时间（数据保持时间）	10	—	ns	
126	TCKL2DTL	在 CK↓之后的数据保持时间（数据保持时间）	15	—	ns	

图 19-10： **捕捉 / 比较 /PWM 时序**

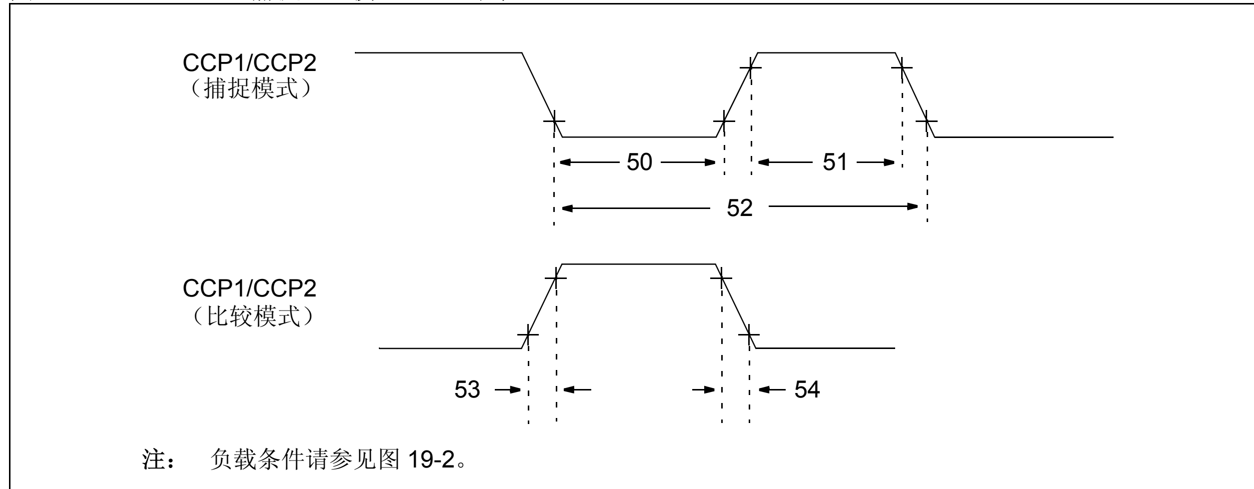


表 19-8 捕捉 / 比较 /PWM 要求

参数编号	符号	特性			最小值	典型值 †	最大值	单位	条件
50*	TCCL	CCP1 输入低电平时间	无预分频器		0.5Tcy + 5	—	—	ns	
			有预分频器	3.0-5.5V	10	—	—	ns	
				2.0-5.5V	20	—	—	ns	
51*	TCCH	CCP1 输入高电平时间	无预分频器		0.5TCY +5	—	—	ns	
			有预分频器	3.0-5.5V	10	—	—	ns	
				2.0-5.5V	20	—	—	ns	
52*	TCCP	CCP1 输入周期			$\frac{3T_{CY} + 40}{N}$	—	—	ns	N = 预分频值（1、 4 或 16）
53*	TCCR	CCP1 输出下降时间		3.0-5.5V	—	10	25	ns	
				2.0-5.5V	—	25	50	ns	
54*	TCCF	CCP1 输出下降时间		3.0-5.5V	—	10	25	ns	
				2.0-5.5V	—	25	45	ns	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V、25°C条件下的值。这些参数仅供设计参考，未经测试。

表 19-9： 比较器规范

比较器规范		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤+125°C				
符号	特性	最小值	典型值	最大值	单位	备注
VOS	输入失调电压	—	±5.0	±10	mV	
VCM	输入共模电压	0	—	VDD – 1.5	V	
CMRR	共模抑制比	+55*	—	—	db	
TRT	响应时间(1)	—	150	400*	ns	
TMC2COV	比较器模式改变到输出有效的时间	—	—	10*	µs	

* 这些参数仅为特征值，未经测试。

注 1： 响应时间是在比较器一个输入端的电压为 (VDD – 1.5)/2，而另一个输入端的电压从 VSS 变化到 VDD– 1.5 的的过程中测得的。

表 19-10： 比较器参考电压规范

参考电压规范		标准工作条件 （除非另外声明） 工作温度 -40 °C ≤ TA ≤ +125 °C				
符号	特性	最小值	典型值	最大值	单位	备注
	分辨率	— —	VDD/24* VDD/32	— —	LSb LSb	低电压范围 （VRR = 1） 高电压范围 （VRR = 0）
	绝对精度	— —	— —	±1/4* ±1/2*	LSb LSb	低电压范围 （VRR = 1） 高电压范围 （VRR = 0）
	单位电阻值 （R）	—	2K*	—	Ω	
	稳定时间(1)	—	—	10*	µs	

* 这些参数仅为特性值，未经测试。

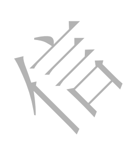
注 1： 稳定时间是在 VRR = 1 且 CVR3:CVR0 从 0000 跳变到 1111 时测得的。

表 **19-11： PIC16F946 PLVD** 特性

直流特性			标准工作条件 （除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C 工作电压 VDD 范围 2.0V-5.5V				
符号	特性		最小值	典型值	最大值	单位	条件
V_{PLVD}	PLVD 电压	LVDL<2:0> = 000	TBD	1.9	TBD	V	
		TBD	TBD	2.0	TBD	V	
		TBD	TBD	2.1	TBD	V	
		TBD	TBD	2.2	TBD	V	
		TBD	TBD	2.3	TBD	V	
		TBD	TBD	4.0	TBD	V	
		TBD	TBD	4.2	TBD	V	
		TBD	TBD	4.5	TBD	V	

图注： TBD = 待定

† 除非另外声明，否则 “典型值”栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。



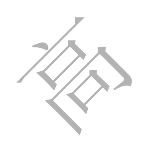
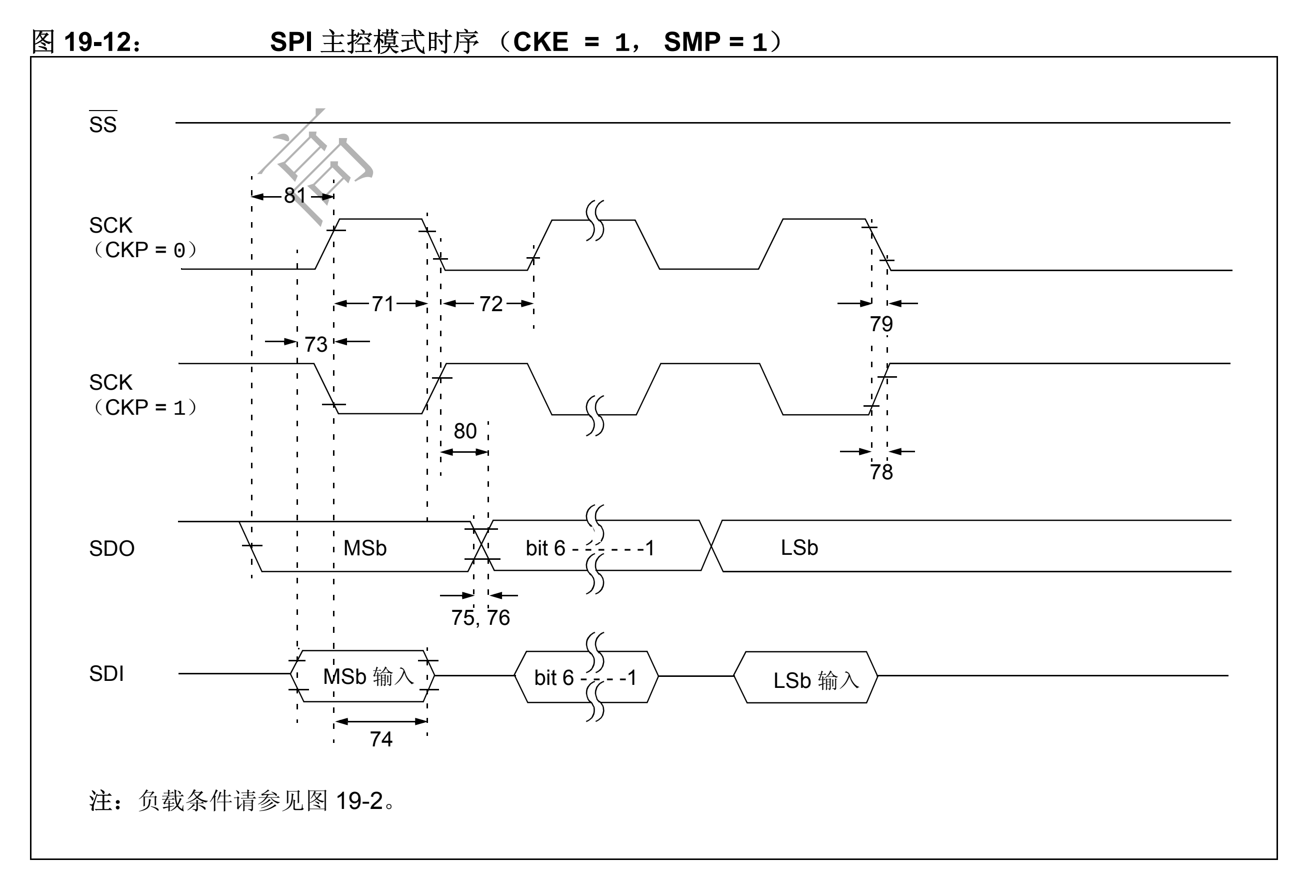


图 19-11： SPI 主控模式时序（CKE = 0， SMP = 0）

SS
SCK
（CKP = 0）
70
71
72
78
79
SCK
（CKP = 1）
79
78
80
SDO
MSb
bit 6 - - - - - - -1
LSb
75, 76
SDI
MSb 输入
bit 6 - - - -1
LSb 输入
74
73

注：负载条件请参见图 19-2。

图 19-12： SPI 主控模式时序（CKE = 1， SMP = 1）



注：负载条件请参见图 19-2。

图 19-13： SPI 从动模式时序 （CKE = 0）

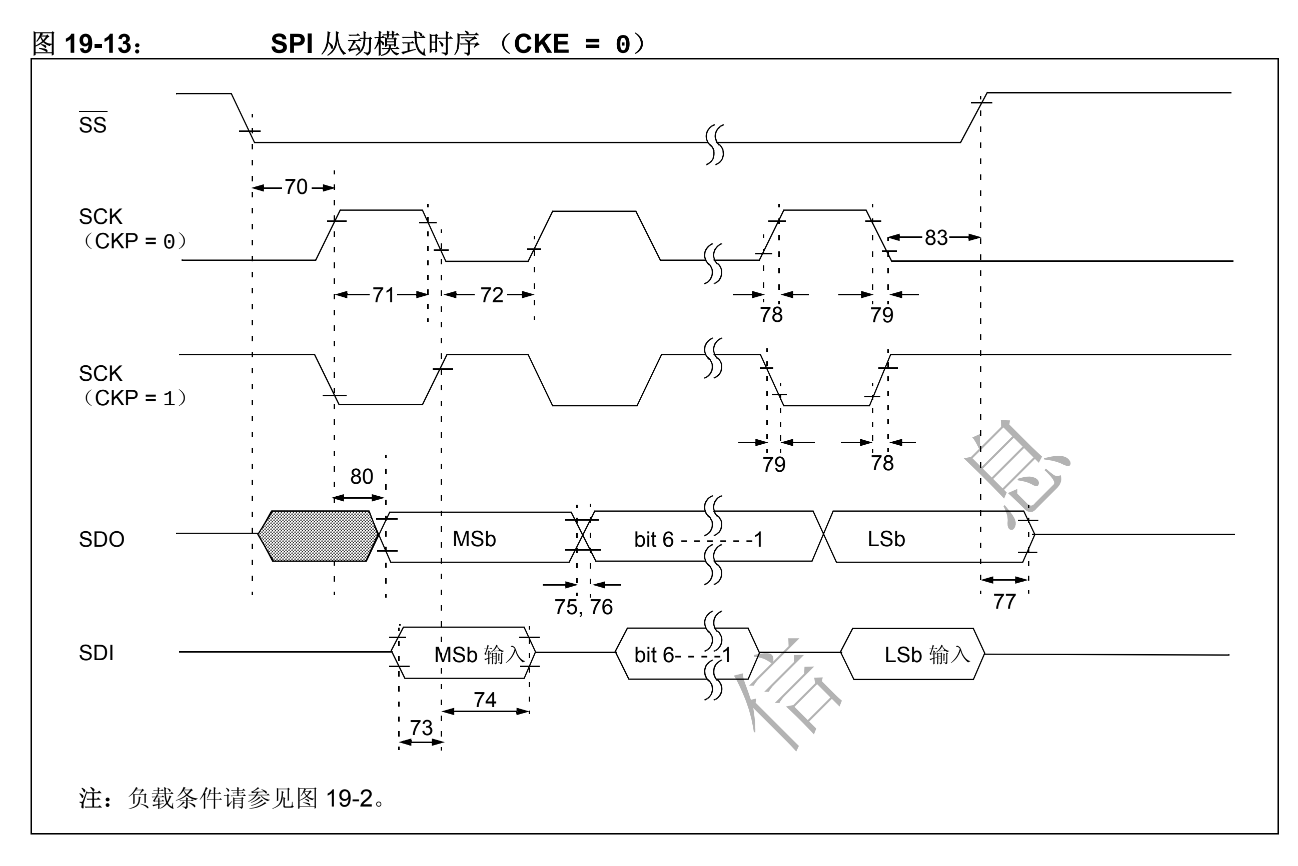


图 19-14： SPI 从动模式时序 （CKE = 1）

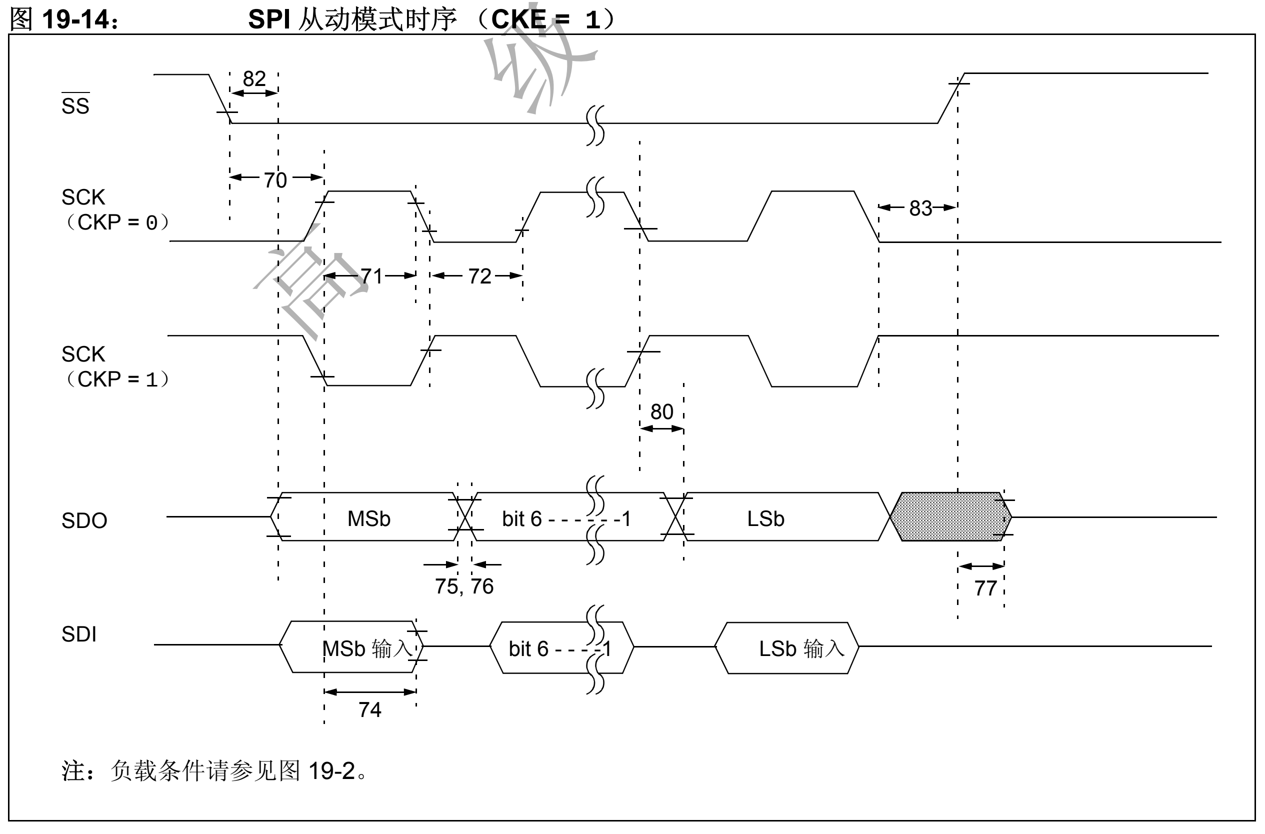


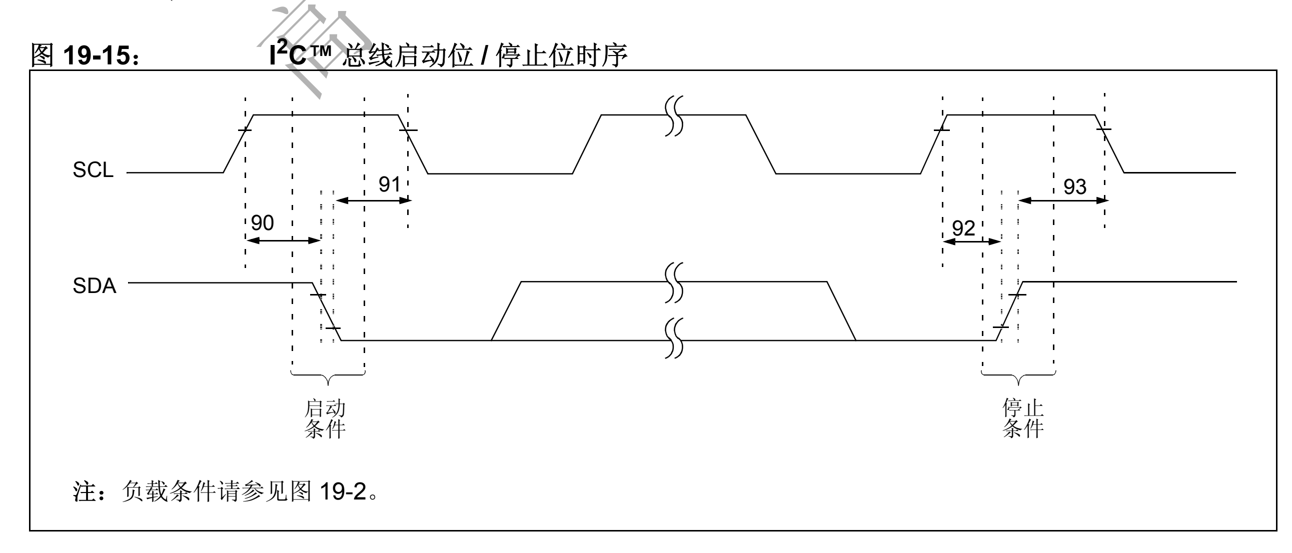
表 19-12： SPI 模式要求

参数编号	符号	特性		最小值	典型值	最大值	单位	条件
70*	TssL2scH，TssL2scL	SS↓ 到 SCK↓ 或 SCK↑ 输入的时间		TCY	—	—	ns	
71*	TscH	SCK 输入高电平时间 （从动模式）		TCY + 20	—	—	ns	
72*	TscL	SCK 输入低电平时间 （从动模式）		TCY + 20	—	—	ns	
73*	TDIV2scH，TDIV2scL	SDI 数据输入到 SCK 边沿的建立时间		100	—	—	ns	
74*	TscH2DIL，TscL2DIL	SDI 数据输入到 SCK 边沿的保持时间		100	—	—	ns	
75*	TDOR	SDO 数据输出上升时间	3.0-5.5V	—	10	25	ns	
			2.0-5.5V	—	25	50	ns	
76*	TDOF	SDO 数据输出下降时间		—	10	25	ns	
77*	TssH2DOZ	SS↑ 到 SDO 输出高阻态的时间		10	—	50	ns	
78*	TscR	SCK 输出上升时间 （主控模式）	3.0-5.5V	—	10	25	ns	
			2.0-5.5V	—	25	50	ns	
79*	TscF	SCK 输出下降时间 （主控模式）		—	10	25	ns	
80*	TscH2DOV，TscL2DOV	SCK 边沿后 SDO 数据输出有效的时间	3.0-5.5V	—	—	50	ns	
			2.0-5.5V	—	—	145	ns	
81*	TDOV2scH，TDOV2scL	SDO 数据输出建立到 SCK 边沿的时间		Tcy	—	—	ns	
82*	TssL2DOV	在 SS↓ 之后 SDO 数据输出有效的时间		—	—	50	ns	
83*	TscH2ssH，TscL2ssH	SCK 边沿到 SS ↑ 的时间		1.5TCY + 40	—	—	ns	

* 这些参数仅为特征值，未经测试。

† 除非另行声明，否则 “典型值” 栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

图 19-15： I²C™ 总线启动位 / 停止位时序



注：负载条件请参见图 19-2。

 初稿

表 **19-13**： **I²C™ 总线启动位 / 停止位要求**

参数编号	符号	特性		最小值	典型值	最大值	单位	条件
90*	TSU:STA	启动条件	100 kHz 模式	4700	—	—	ns	仅与重复启动条件相关
		建立时间	400 kHz 模式	600	—	—		
91*	THD:STA	启动条件	100 kHz 模式	4000	—	—	ns	这个周期后产生第一个时钟脉冲
		保持时间	400 kHz 模式	600	—	—		
92*	TSU:STO	停止条件	100 kHz 模式	4700	—	—	ns	
		建立时间	400 kHz 模式	600	—	—		
93	THD:STO	停止条件	100 kHz 模式	4000	—	—	ns	
		保持时间	400 kHz 模式	600	—	—		

* 这些参数仅为特征值，未经测试。

图 **19-16**： **I²C™ 总线数据时序**

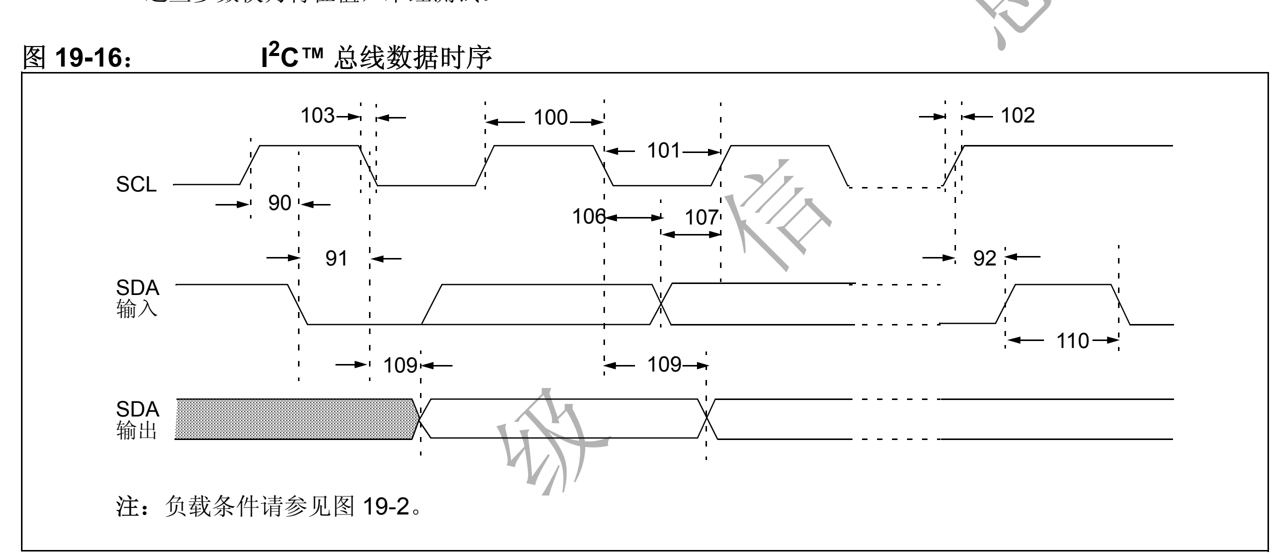




表 19-14： I²C™ 总线数据要求

参数编号	符号	特性		最小值	最大值	单位	条件
100*	THIGH	时钟高电平时间	100 kHz 模式	4.0	—	μs	器件工作频率不得低于 1.5 MHz
			400 kHz 模式	0.6	—	μs	器件工作频率不得低于 10 MHz
			SSP 模块	1.5TCY	—		
101*	TLOW	时钟低电平时间	100 kHz 模式	4.7	—	μs	器件工作频率不得低于 1.5 MHz
			400 kHz 模式	1.3	—	μs	器件工作频率不得低于 10 MHz
			SSP 模块	1.5TCY	—		
102*	TR	SDA 和 SCL 上升时间	100 kHz 模式	—	1000	ns	
			400 kHz 模式	20+0.1CB	300	ns	CB 值被指定为 10-400 pF
103*	TF	SDA 和 SCL 下降时间	100 kHz 模式	—	300	ns	
			400 kHz 模式	20+0.1CB	300	ns	CB 值被指定为 10-400 pF
90*	TSU:STA	启动条件建立时间	100 kHz 模式	4.7	—	μs	仅与重复启动条件相关
			400 kHz 模式	0.6	—	μs	
91*	THD:STA	启动条件保持时间	100 kHz 模式	4.0	—	μs	这个周期后产生第一个时钟脉冲
			400 kHz 模式	0.6	—	μs	
106*	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	ns	
			400 kHz 模式	0	0.9	μs	
107*	TSU:DAT	数据输入建立时间	100 kHz 模式	250	—	ns	（注 2）
			400 kHz 模式	100	—	ns	
92*	TSU:STO	停止条件建立时间	100 kHz 模式	4.7	—	μs	
			400 kHz 模式	0.6	—	μs	
109*	TAA	时钟输出有效时间	100 kHz 模式	—	3500	ns	（注 1）
			400 kHz 模式	—	—	ns	
110*	TBUF	总线空闲时间	100 kHz 模式	4.7	—	μs	在新的传输开始前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	μs	
	CB	总线的容性负载		—	400	pF	

* 这些参数仅为特征值，未经测试。

注 1：为避免产生意外的启动或停止条件，作为发送器的器件必须提供这个内部最小延时以补偿 SCL 下降沿的未定义区域 （最小值 300 ns）。

2：快速模式 （400 kHz）的 I²C 总线器件也可在标准模式 （100 kHz）的 I²C 总线系统中使用，但必须满足 TSU:DAT ≥ 250 ns 的要求。如果快速模式器件没有延长 SCL 信号的低电平周期，则必然满足此条件。如果该器件延长了 SCL 信号的低电平周期，其下一个数据位必须输出到 SDA 线。 SCL 线被释放前，根据标准模式 I²C 总线规范， TRmax.+TSU:DAT = 1000 + 250 = 1250 ns。

表 19-15： PIC16F946 A/D 转换器特性

标准工作条件（除非另外声明）
工作温度 -40°C≤ TA≤ +125°C

参数编号	符号	特性	最小值	典型值	最大值	单位	条件
A01	NR	分辨率	—	—	10 位	位	
A03	EIL	积分误差	—	—	<±1	LSb	VREF = 5.0V
A04	EDL	微分误差	—	—	<±1	LSb	不丢失编码至 10 位 VREF = 5.0V
A06	EOFF	偏移误差	—	—	<±1	LSb	VREF = 5.0V
A07	EGN	增益误差	—	—	<±1	LSb	VREF = 5.0V
A10	—	单调性	—	保证 (1)	—	—	VSS ≤ VAIN ≤ VREF+
A20	VREF	参考电压范围 （VREF+ – VREF-）	2.5	—	VDD	V	满 10 位精度
A21	VREF+	参考电压高电平	VDD - 2.5V	—	VDD + 0.3V	V	
A22	VREF-	参考电压低电平	VSS - 0.3V	—	VREF+ -2V	V	
A25	VAIN	模拟输入电压	VSS - 0.3V	—	VREF+ +0.3V	V	
A30	ZAIN	模拟电压源阻抗建议值	—	—	10	kΩ	
A50	IREF	VREF 输入电流 (2)	—	—	±5 ±150	μA μA	在采集 VAIN 期间 在 A/D 转换期间

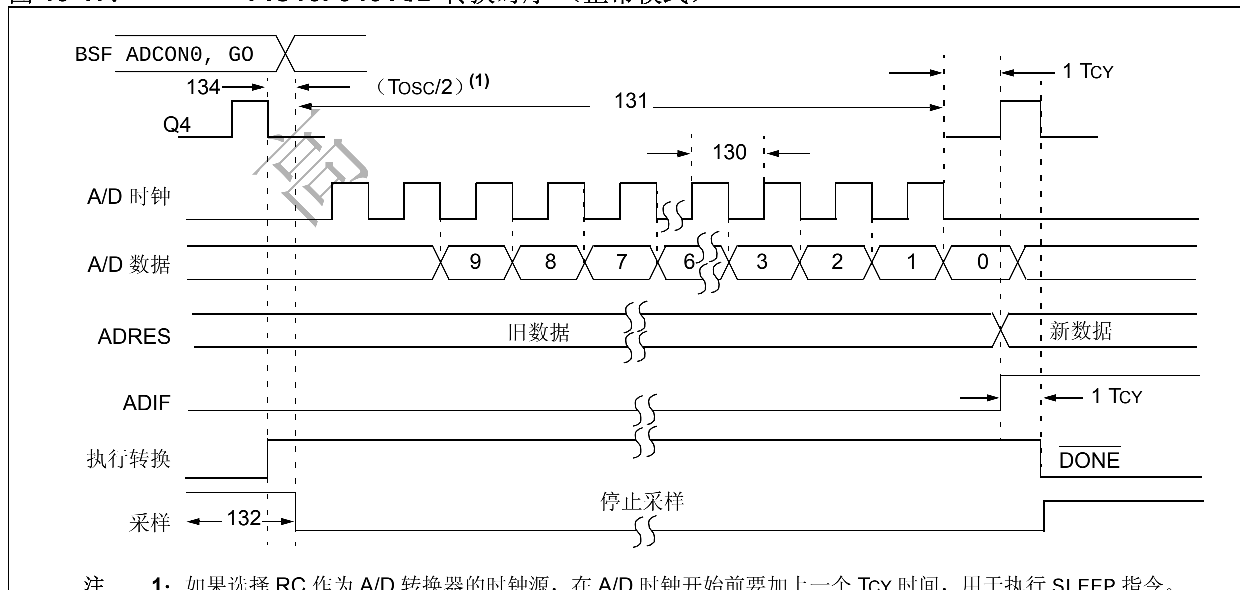
* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值” 栏中的数据均为 5.0V、 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：A/D 转换结果不会因输入电压的增加而减小，并且不会丢失编码。

2：VREF+ 电流来自作为 VREF+ 源的 RA3/AN3/C1+/VREF+/SEG15 引脚或 VDD。
VREF- 的电流来自作为 VREF- 源的 RA2/AN2/C2+/VREF-/COM2 引脚或 VSS。

图 19-17： PIC16F946 A/D 转换时序（正常模式）



注 1：如果选择 RC 作为 A/D 转换器的时钟源，在 A/D 时钟开始前要加上一个 TCY 时间，用于执行 SLEEP 指令。

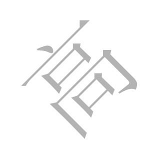
表 19-16： **PIC16F946 A/D 转换要求**

标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
130	TAD	A/D 时钟周期 (2)	1.6	—	—	µs	基于 TOSC， VREF ≥ 3.0V
			3.0*	—	—	µs	基于 TOSC， VREF 满量程
130	TAD	A/D 内部 RC 振荡器周期					ADCS<1:0> = 11 （RC 模式）
			3.0*	6.0	9.0*	µs	当 VDD = 2.5V 时
			2.0*	4.0	6.0*	µs	当 VDD = 5.0V 时
131	TCNV	转换时间（不包括采集时间） (1)	—	11	—	TAD	将 A/D 结果寄存器中的 GO/$\overline{DONE}$ 位设置为新的数据
132	TACQ	采集时间		11.5	—	µs	
			5*	—	—	µs	最小采集时间为放大器的稳定时间。如果 “新” 的输入电压相对于上一次采样到的电压（即存储在 CHOLD 上的电压）的变化不超过 1 LSb （即，当电压为 4.096V 时，为 4.1 mV），即可使用该参数。
134	TGO	Q4 至 A/D 时钟启动的时间	—	TOSC/2	—	—	如果选择 RC 作为 A/D 时钟源，在 A/D 时钟开始前要加上一个 TCY 时间，用于执行 SLEEP 指令。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则 “典型值” 栏中的数据均为 5.0V、 25 鶊条件下的值。这些参数仅供设计参考，未经测试。

注 1：将在接下来的 TCY 周期读 ADRESH 和 ADRESL 寄存器。
2：最小条件请参见表 12-1。



20.0 直流和交流特性图表

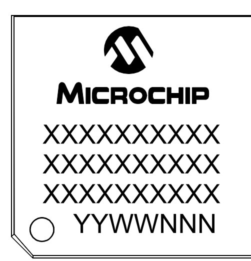
当前没有图表。

注：

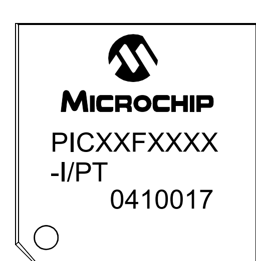
21.0 封装信息

21.1 封装标识信息

64 引脚 TQFP（10x10x1 mm）



示例



图注：		
	XX...X	客户信息
	Y	年份代码 （日历年的最后一位数字）
	YY	年份代码 （日历年的最后两位数字）
	WW	星期代码 （一月一日的星期代码为 “01”）
	NNN	以字母数字排序的追踪代码
	(e3)	雾锡 （Matte Tin， Sn）的 JEDEC 无铅标志
	*	表示无铅封装。JEDEC 无铅标志（(e3)）标示于此种封装的外包装上。

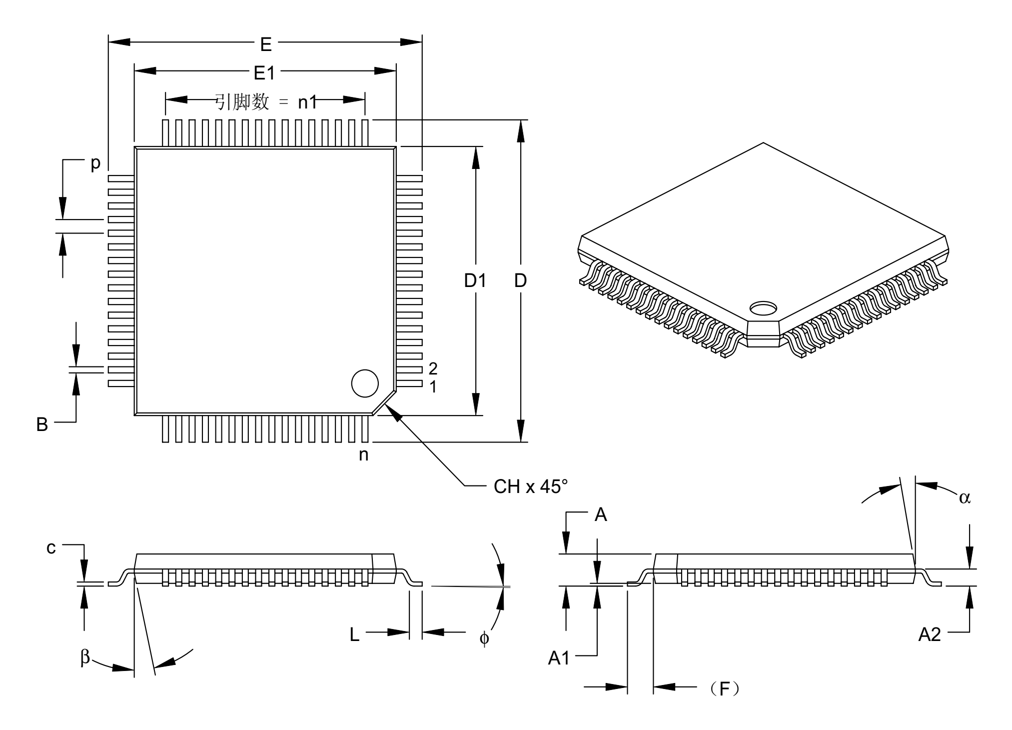
注： Microchip 元器件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户信息的字符数。

* 标准 PICmicro 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PICmicro 器件标识超出上述内容，需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件，任何特殊标记的费用都已包含在 QTP 价格中。

21.2 封装详细信息

以下部分将介绍各种封装的技术细节。

64 引脚塑封薄型正方扁平封装 （PT）主体 10x10x1 mm， 1.0/0.10 mm 引脚形式 （TQFP）



单位		英寸			毫米*		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		64			64	
引脚间距	p		.020			0.50	
每侧引脚数	n1		16			16	
总高度	A	.039	.043	.047	1.00	1.10	1.20
塑模封装厚度	A2	.037	.039	.041	0.95	1.00	1.05
悬空间隙	A1	.002	.006	.010	0.05	0.15	0.25
底脚长度	L	.018	.024	.030	0.45	0.60	0.75
引脚投影长度（参考）	(F)		.039			1.00	
底脚倾角	ϕ	0	3.5	7	0	3.5	7
总宽度	E	.463	.472	.482	11.75	12.00	12.25
总长度	D	.463	.472	.482	11.75	12.00	12.25
塑模封装宽度	E1	.390	.394	.398	9.90	10.00	10.10
塑模封装长度	D1	.390	.394	.398	9.90	10.00	10.10
引脚厚度	c	.005	.007	.009	0.13	0.18	0.23
引脚宽度	B	.007	.009	.011	0.17	0.22	0.27
引脚1切角斜面	CH	.025	.035	.045	0.64	0.89	1.14
塑模顶部锥度	α	5	10	15	5	10	15
塑模底部锥度	β	5	10	15	5	10	15

*控制参数

注：

尺寸D1和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过.010英寸（0.254毫米）。

等同于JEDEC号：MS-026

图号：C04-085

 初稿

附录 A： 数据手册版本历史

版本 A

这是新的数据手册。

附录 B： 从其他 PICmicro® 器件移植

本节将讨论从其他 PICmicro 器件移植到 PIC16F946 系列器件的一些问题。

已将此器件设计为按照数据手册上的参数来运行。它已经通过电气规范测试，确定它与这些参数的一致性。由于器件生产工艺存在差异，器件的工作特性可能与其早期版本的产品存在差异。这些差异可能会导致此器件与它的早期版本在应用中的性能差异。

B.1 PIC16F917 到 PIC16F946

表 B-1： 功能比较

功能	PIC16F917	PIC16F946
最大工作频率	20 MHz	20 MHz
程序存储器最大容量（字）	8K	8K
I/O	35	53
LCD 段驱动器	24	42
最大 SRAM （字节）	352	336
A/D 转换的分辨率	10 位	10 位
数据 EEPROM （字节）	256	256
定时器 （8/16 位）	2/1	2/1
振荡模式	8	8
欠压复位	有	有
内部上拉	RB<7:0>	RB<7:0>
电平变化中断	RB<7:4>	RB<7:4>
比较器	2	2
USART	有	有
扩展的 WDT	有	有
WDT/BOR 的软件控制选择	有	有
INTOSC 频率	32 kHz-8 MHz	32 kHz-8 MHz
时钟切换	有	有

附录 C： 转换注意事项

表 C-1 列出了从早期版本的器件转换到本数据手册中所列版本时的注意事项。

表 C-1： 转换注意事项

特性	PIC16F946	PIC16F926	PIC18F6490
引脚	64	64	64
定时器	3	3	4
中断	20	9	22
通信	USART， SSP （SPI， I²C™ 从动模式）	SSP （SPI， I²C 主控 / 从动模式）	USART， SSP （SPI， I²C 主控 / 从动模式）
频率	20 MHz	20 MHz	20 MHz
电压	2.0V-5.5V	2.5V-5.5V	2.0V-5.5V
A/D	10 位 7 种转换时钟可供选择	10 位 4 种转换时钟可供选择	10 位 8 种转换时钟可供选择
CCP	2	1	2
比较器	2	—	2
比较器参考电压	有	—	有
程序存储器	8K 闪存	8K OTP	8K 闪存
RAM	332 字节	336 字节	768 字节
EEPROM 数据	256 字节	—	—
代码保护	开 / 关	分段，从程序存储器末尾开始	开 / 关
程序存储器 写保护	—	—	—
LCD 模块	42 段驱动器， 4 个公共端	32 段驱动器， 4 个公共端	32 段驱动器， 4 个公共端
其他	在线调试器	—	在线调试器

 初稿

索引

 初稱

L

M

N

O

P

Q

R

S

初稿

T

初稿

注：

MICROCHIP 网站

Microchip 网站 （www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息：

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 （FAQ）、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com，点击 "变更通知客户 （Customer Change Notification）" 服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 （FAE）
- 技术支持

客户应联系其代理商、代表或应用工程师 （FAE）寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 http：//support.microchip.com 获得网上技术支持。

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。

请填写以下信息，并从下面各方面提出您对本文档的意见。

致: TRC 经理　　　　总页数 ________

关于: 读者反馈

发自: 姓名 ____________________

公司 ____________________

地址 ____________________

国家 / 省份 / 城市 / 邮编 ____________________

电话: (______) ____________　　传真: (______) ____________

应用（选填）:

您希望收到回复吗？是____ 否____

器件: PIC16F946　　文献编号: DS41265A_CN

问题

1. 本文档中哪些部分最有特色？

2. 本文档是否满足了您的软硬件开发要求？如何满足的？

3. 您认为本文档的组织结构便于理解吗？如果不便于理解，那么问题何在？

4. 您认为本文档应该添加哪些内容以改善其结构和主题？

5. 您认为本文档中可以删减哪些内容，而又不会影响整体使用效果？

6. 本文档中是否存在错误或误导信息？如果存在，请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进？

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号	X	/XX	XXX
器件	温度范围	封装	模式

器件：	PIC16F946[(1)] 和 PIC16F946T[(2)]
温度范围：	I = -40°C 至 +85°C E = -40°C 至 +125°C
封装：	PT = TQFP （薄型正方扁平封装）
模式：	3 位数字图案代码表示 QTP 模式 （否则为空白）

示例：

a) PIC16F946-E/SP 301 = 扩展级温度，小型 PDIP 封装， 20 MHz， QTP 模式 #301

b) PIC16F946-I/SO = 工业级温度， SOIC 封装，20 MHz

注 1： F = 标准电压范围
LF = 宽电压范围

2： T = 卷带式封装。

* JW 器件可用紫外线擦除，能编程为任何的器件配置。JW 器件符合每一类振荡器的电气要求。



全球销售及服务网点

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://support.microchip.com
网址：www.microchip.com

亚特兰大 **Atlanta**
Alpharetta, GA
Tel: 1-770-640-0034
Fax: 1-770-640-0307

波士顿 **Boston**
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 **Chicago**
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 **Dallas**
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 **Detroit**
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 **Kokomo**
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 **Los Angeles**
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣何塞 **San Jose**
Mountain View, CA
Tel: 1-650-215-1444
Fax: 1-650-961-0286

加拿大多伦多 **Toronto**
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

中国 – 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 – 成都
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

中国 – 福州
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

中国 – 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 – 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 – 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 – 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 – 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 – 顺德
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

中国 – 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 – 西安
Tel: 86-29-8833-7250
Fax: 86-29-8833-7256

台湾地区 – 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 – 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 – 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

亚太地区

澳大利亚 **Australia - Sydney**
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 **India - Bangalore**
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

印度 **India - New Delhi**
Tel: 91-11-5160-8631
Fax: 91-11-5160-8632

印度 **India - Pune**
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 **Japan - Yokohama**
Tel: 81-45-471- 6166
Fax: 81-45-471-6122

韩国 **Korea - Gumi**
Tel: 82-54-473-4301
Fax: 82-54-473-4302

韩国 **Korea - Seoul**
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 **Malaysia - Penang**
Tel: 60-4-646-8870
Fax: 60-4-646-5086

菲律宾 **Philippines - Manila**
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 **Singapore**
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 **Thailand - Bangkok**
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 **Austria - Wels**
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

丹麦 **Denmark-Copenhagen**
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 **France - Paris**
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 **Germany - Munich**
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 **Italy - Milan**
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 **Netherlands - Drunen**
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 **Spain - Madrid**
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 **UK - Wokingham**
Tel: 44-118-921-5869
Fax: 44-118-921-5820

02/16/06